

Федеральное агентство по образованию
Московский инженерно-физический институт
(государственный университет)

Н.А. Короткова

ЭЛЕКТРОТЕХНИКА, ЭЛЕКТРОНИКА И ОСНОВЫ МИКРОЭЛЕКТРОНИКИ

Текст лекций

Учебное пособие

Москва 2007

УДК 621.382(075)

ББК 32.844.1я7

К 68

Короткова Н.А. Электротехника, электроника и основы микроэлектроники. Текст лекций: учебное пособие. М.: МИФИ, 2007. – 260 с.

Приводятся общие и конкретные сведения по элементам, принципу действия, структуре электронных схем, являющихся основой современной микроэлектроники. Приведены базовые сведения из других областей, необходимые для освоения курса. Описаны принципы построения линейных каскадов электронных схем и микросхем (усилителей повторителей, операционных усилителей). Описаны ключевые каскады на биполярных и полевых транзисторах и логические схемы на их основе. Приводятся схемы импульсных устройств и генераторов импульсов на логических элементах. Содержание учебного пособия полностью соответствует утвержденной программе курса «Электротехника, электроника и основы микроэлектроники». Приводится список дополнительной литературы.

Пособие предназначено для студентов специальности «Вычислительные машины, комплексы, системы и сети». Пособие может быть полезно для широкого круга студентов, изучающих основы современной электроники и микроэлектроники.

Рецензент доц. *Н.Н. Нечаев*

Рекомендовано редсоветом МИФИ
к изданию в качестве учебного пособия

ISBN 978-5-7262-0871-8

© *Московский инженерно-физический институт
(государственный университет), 2007*

Оглавление

1. Основные понятия и определения	4
1.1. Характеристики электронного устройства	4
1.2. LRC-цепи	12
1.3. Полупроводниковые материалы	20
1.4. Электронно-дырочный переход (<i>pn</i> -переход)	23
Контрольные вопросы	28
2. Активные элементы микроэлектронных схем	29
2.1. Диоды	29
2.2. Биполярные транзисторы	41
2.3. Полевые транзисторы	59
Контрольные вопросы	70
3. Базовые каскады аналоговых микросхем	72
3.1. Влияние обратных связей на параметры каскада	73
3.2. Усилительные каскады на БТ и ПТ	79
3.3. Повторители напряжения на БТ и ПТ	99
3.4. Дифференциальный усилитель	114
Контрольные вопросы	127
4. Интегральные операционные усилители	128
4.1. Свойства и параметры ИОУ	128
4.2. Основные схемы включения ИОУ	136
4.3. Применение ИОУ в аналоговых вычислительных схемах	141
Контрольные вопросы	148
5. Ключевые каскады	150
5.1. Параметры ключевых каскадов	150
5.2. Использование транзисторов в ключевых каскадах	153
5.3. Ключевые каскады на биполярных транзисторах	157
5.4. Ключи на полевых транзисторах	177
Контрольные вопросы	192
6. Логические схемы	193
6.1. Диодно-транзисторная логика (ДТЛ)	195
6.2. Транзисторно-транзисторная логика (ТТЛ)	204
6.3. КМДП-логика	218
6.4. Работа ЛЭ на общую нагрузку	223
Контрольные вопросы	228
7. Импульсные устройства на логических элементах	230
7.1. Формирователи импульсов по длительности	231
7.2. Генераторы прямоугольных импульсов на ЛЭ	240
Контрольные вопросы	257
Список рекомендуемой литературы	258

1. ОСНОВНЫЕ ПОНЯТИЯ И ОПРЕДЕЛЕНИЯ

Микроэлектроника – область науки и техники, занимающаяся физическими и техническими проблемами создания интегральных схем.

Интегральная схема (ИС) – изделие, выполняющее преобразование или обработку информации, заданной в виде электрических сигналов (токов или напряжений), и составляющее единое целое с точки зрения приемки, поставки и эксплуатации. ИС представляет собой кристалл из полупроводникового материала. Большие интегральные схемы (БИС) содержат на одном кристалле 10^4 и более компонентов, что позволяет реализовать достаточно сложные функции (обработка и хранение информации, управление внешними устройствами и т.п.). Например, микропроцессор Pentium состоит из 5,5 млн транзисторов.

Цель курса – познакомить с физическими основами функционирования ИС и схемотехническими приемами построения ИС.

1.1. Характеристики электронного устройства

Электронная схема представляет собой устройство, преобразующее информацию, которая поступает на вход в виде электрического сигнала. Любую электронную схему можно описать неким набором характеристик. В зависимости от интересующих параметров, можно использовать следующие типы характеристик:

А) статические вольт-амперные характеристики (зависимость тока от напряжения – ВАХ) показывают, как ведет себя схема (прибор) при достаточно медленном изменении тока или напряжения;

Б) динамические характеристики:

в частотной области – зависимость какого-либо параметра от частоты обрабатываемого сигнала, так называемые **частотные** характеристики (амплитудно-частотные, фазочастотные и т.п.);

во временной области – реакция схемы на идеальную единичную ступеньку тока или напряжения, так называемая **переходная** характеристика.

1.1.1. Статические характеристики

Любое устройство можно представить в виде четырехполюсника (рис. 1.1) и, не вдаваясь в подробности внутреннего строения ИС, описать работу схемы четырьмя величинами $I_{\text{ВХ}}$, $I_{\text{ВЫХ}}$, $U_{\text{ВХ}}$, $U_{\text{ВЫХ}}$.



Рис. 1.1

Медленно изменяя один параметр и измеряя изменения другого при сохранении значений остальных двух параметров неизменными, получим различные статические зависимости токов и напряжений, характеризующие работу электронного устройства.

Таким образом, можно получить следующие серии вольт-амперных характеристик:

А) входные характеристики – зависимости $I_{\text{ВХ}}(U_{\text{ВХ}})$, параметрами которых являются постоянные значения $I_{\text{ВЫХ}}$ и $U_{\text{ВЫХ}}$. Входная характеристика позволяет оценить, как схема нагружает источник сигнала, т.е. определить входное сопротивление устройства

$$R_{\text{ВХ}} = \frac{dU_{\text{ВХ}}}{dI_{\text{ВХ}}};$$

Б) выходные характеристики – зависимости $I_{\text{ВЫХ}}(U_{\text{ВЫХ}})$ при постоянных значениях $I_{\text{ВХ}}$ и $U_{\text{ВХ}}$. Выходная характеристика позволяет оценить ток, который схема может отдать в нагрузку, т.е. определяет выходное сопротивление устройства

$$R_{\text{ВЫХ}} = \frac{dU_{\text{ВЫХ}}}{dI_{\text{ВЫХ}}};$$

В) передаточные характеристики – зависимости выходных тока или напряжения от входных тока или напряжения. Возможные варианты передаточных характеристик: $I_{\text{ВЫХ}}(I_{\text{ВХ}})$, $I_{\text{ВЫХ}}(U_{\text{ВХ}})$,

$U_{\text{ВЫХ}}(U_{\text{ВХ}})$, $U_{\text{ВЫХ}}(I_{\text{ВХ}})$. По передаточным характеристикам определяется коэффициент передачи схемы: $K_{\text{пер}} = \frac{dA_{\text{ВЫХ}}}{dA_{\text{ВХ}}}$. Если A – ток, то коэффициент $K_{\text{пер}} = K_I$ (коэффициент передачи тока), если A – напряжение, то коэффициент $K_{\text{пер}} = K_U$ (коэффициент передачи напряжения), если $A_{\text{ВЫХ}}$ – ток, а $A_{\text{ВХ}}$ – напряжение, то коэффициент передачи носит название крутизны передаточной характеристики и имеет размерность проводимости $K_{\text{пер}} = \frac{dI_{\text{ВЫХ}}}{dU_{\text{ВХ}}} = S$,

$$[S] = \left[\frac{A}{B} \right] = \left[\frac{1}{\text{Ом}} \right].$$

Если на передаточной характеристике электронной схемы можно выделить диапазон входных сигналов $A_{\text{ВХ}}$, на котором $K_{\text{пер}} = \text{const}$, то в этом диапазоне входных сигналов передаточная характеристика линейна. Схема, использующая для работы только линейный участок ПХ, называется **линейной**. К линейным схемам относятся различные усилители (по току, по напряжению и т.п.). Передаточная характеристика $\Delta U_{\text{ВЫХ}}(\Delta U_{\text{ВХ}})$ линейной схемы называется *амплитудной характеристикой*. Диапазон входных сигналов, в котором характеристика схемы линейна, обычно невелик из-за нелинейности характеристик элементов схемы.

В большом диапазоне изменения входных сигналов передаточная характеристика нелинейна, а коэффициент передачи не постоянный ($K_{\text{пер}} \neq \text{const}$). Такая схема называется **нелинейной**. Это различные ключи, ограничители, формирователи, логические схемы. Передаточная характеристика $U_{\text{ВЫХ}}(U_{\text{ВХ}})$ нелинейной схемы называется *переключательной характеристикой*. Коэффициент передачи зависит от значения входного сигнала. Как правило, при анализе работы нелинейных схем характеристику разбивают на относительно линейные участки и рассматривают работу схемы на каждом таком квазилинейном участке отдельно. Такое разбиение называется кусочно-линейной аппроксимацией характеристики.

На каждом квазилинейном участке электронную схему можно представить в виде эквивалентного четырехполюсника (рис. 1.2) с

ВХОДНЫМ и ВЫХОДНЫМ сопротивлением и источником сигнала $U_{XX} = K_{\text{пер}} \cdot U_{\text{ВХ}}$, который отражает передачу входного сигнала на выход при холостом ходе, т.е. при $R_H = \infty$. Иногда передачу сигнала на выход удобно представлять источником постоянного тока $I_{\text{ВЫХ}} = S \cdot U_{\text{ВХ}}$, параллельно которому включено выходное сопротивление.

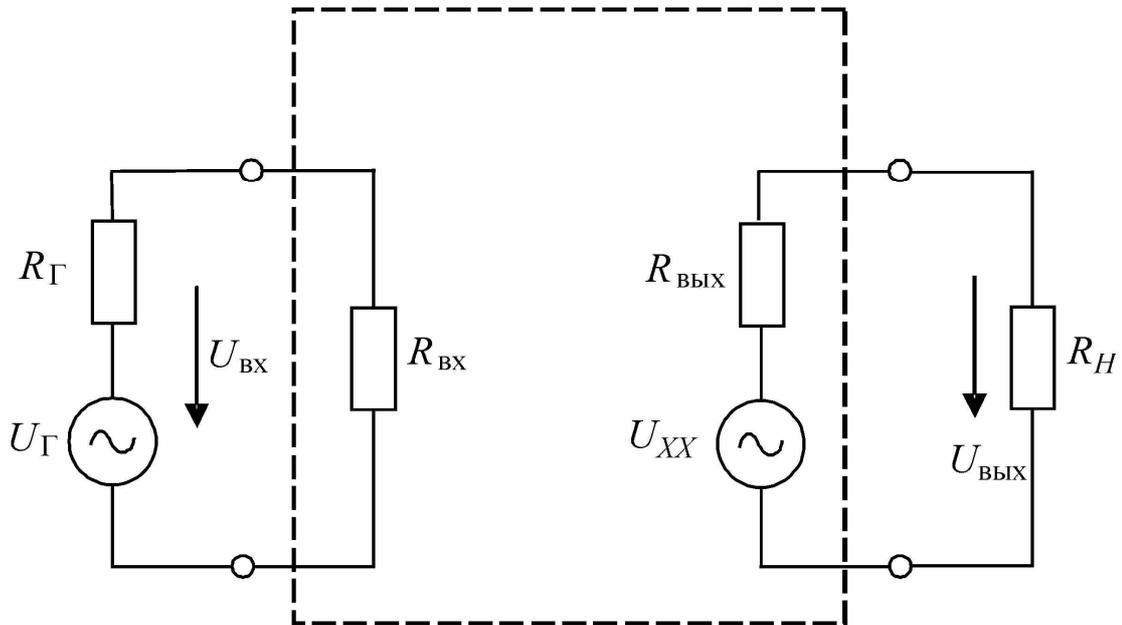


Рис. 1.2

Описанные характеристики являются статическими, так как не учитывают поведение схемы при резких изменениях входного сигнала. Считается, что все переходные процессы закончены к моменту измерения и каждому установившемуся значению входной (независимой) величины соответствует одно значение выходной (зависимой).

1.1.2. Динамические характеристики и параметры

Динамические характеристики учитывают влияние реактивных элементов схемы: индуктивностей L и емкостей C , сопротивление которых зависит от частоты сигнала. Емкостное сопротивление конденсатора $X_C = \frac{1}{\omega C}$, индуктивное сопротивление $X_L = \omega L$.

*) Если на вход ИС поступает гармонический сигнал с круговой частотой ω , то амплитуда и фаза сигнала претерпевают изменения при прохождении сигнала от входа к выходу. Причем сигналы с разными частотами передаются по-разному, т.е. коэффициент передачи электронного устройства $K_{\text{пер}} = \frac{dA_{\text{ВЫХ}}}{dA_{\text{ВХ}}}$ является функцией частоты $K_{\text{пер}} = F(\omega)$, например, как показано на рис. 1.3.

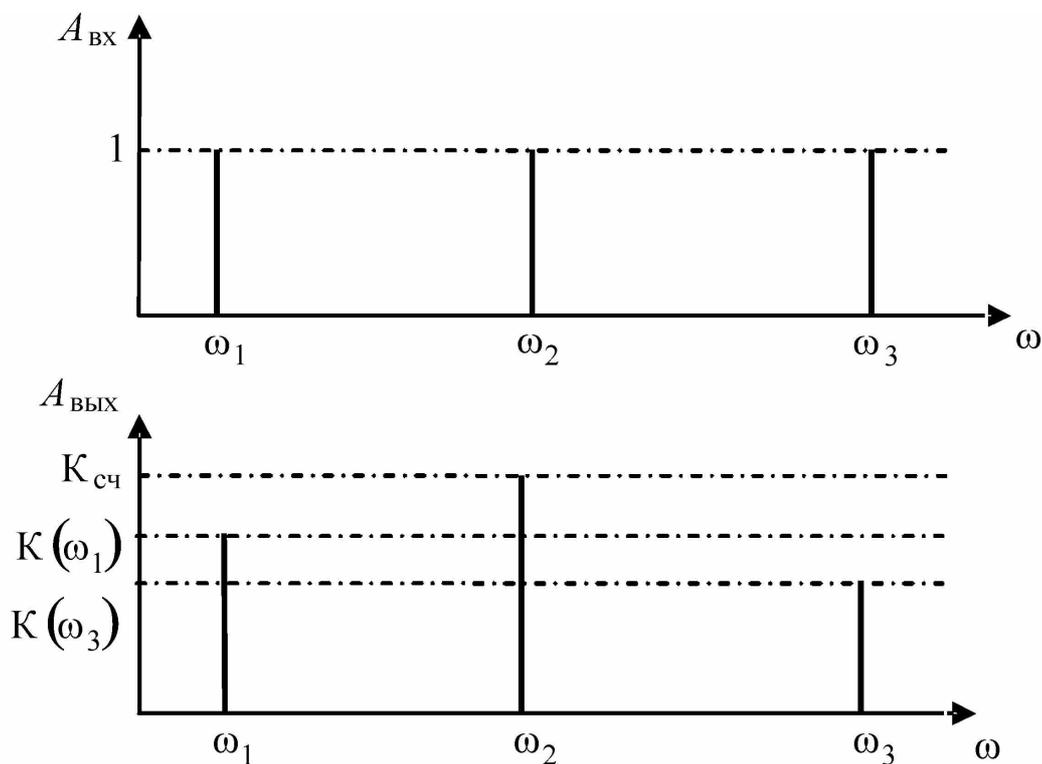


Рис. 1.3

Следовательно, можно построить частотные характеристики: зависимость модуля коэффициента передачи от частоты (*амплитудно-частотную характеристику*) (рис. 1.4) и зависимость фазы коэффициента передачи от частоты (*фазочастотную характеристику*).

Обычно эти характеристики строятся в логарифмическом масштабе. По этим характеристикам определяют частотную полосу пропускания схемы, т.е. диапазон частот, в котором схема работает так, как нам надо (на рис. 1.4 она отмечена как *область средних частот* — частотный диапазон, в котором коэффициент усиления меняется не более чем на 30%). Полоса пропускания ограничена

сверху верхней граничной частотой $\omega_{Вгр}$, а снизу – нижней граничной частотой $\omega_{Нгр}$. Нижняя граничная частота может быть и нулевой, т.е. схема может работать с постоянным входным сигналом.

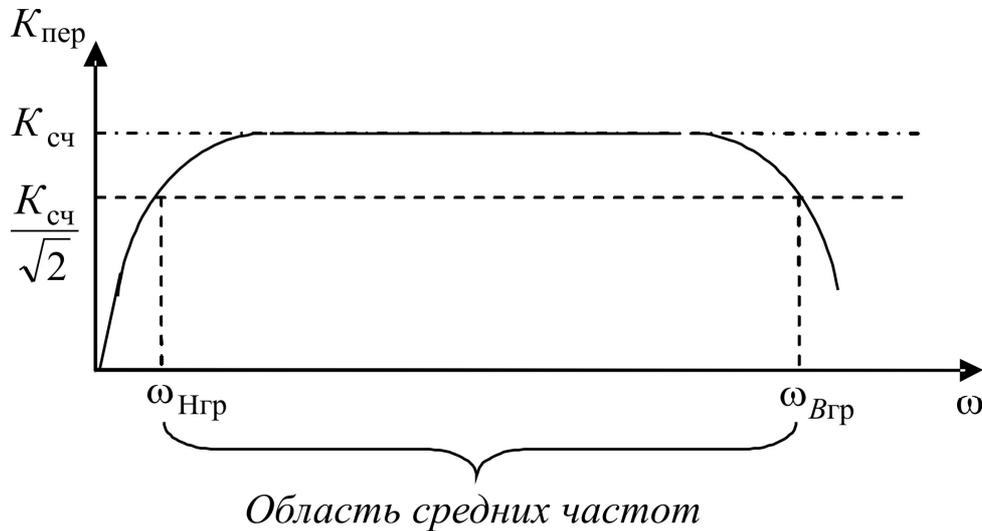


Рис. 1.4

***) Входной сигнал может быть ступенькой (тока или напряжения) $A(t) = \begin{cases} 1, (t \geq 0) \\ 0, (t < 0) \end{cases}$, время нарастания которой пренебрежимо мало.

Частотный спектр ступеньки представляет собой набор разных частот с разными амплитудами. Высоким частотам соответствуют малые времена, а низким частотам – большие времена. Поскольку частоты передаются неодинаково, то при прохождении ступеньки через электронное устройство на выходном сигнале появляются искажения в виде конечного фронта при скачке входного сигнала и спада напряжения на плоской вершине.

Искажения ступенчатого сигнала удобно представить в виде *переходной характеристики* – зависимости $U_{вых}(t)$, нормированной по входному сигналу:

$$h(t) = \frac{U_{вых}(t)}{U_{вх}(t)} \cdot \frac{1}{K_{пер}}.$$

При этом обычно искажения в области малых времен и в области больших рассматриваются отдельно, так как их масштабы несопоставимы на одном рисунке.

По переходной характеристике в области малых времен (рис. 1.5) можно определить фронт нарастания сигнала на выходе при подаче входной ступеньки.

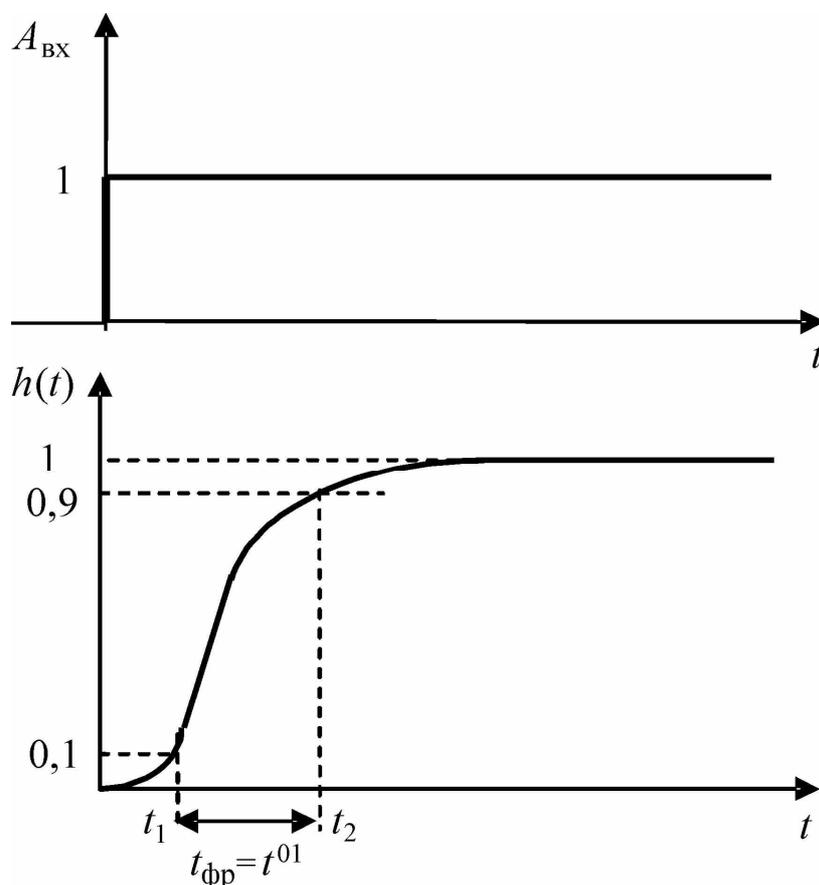


Рис. 1.5

На начальном участке изменения выходного сигнала и при окончательном установлении выходной амплитуды, как правило, изменение амплитуды очень плавное, и трудно точно определить момент начала импульса или момент установления амплитуды. Поэтому при определении времени нарастания фронта отсекают по 0,1 амплитудного значения снизу и сверху. Таким образом, время нарастания фронта равно разности времен $t_{\text{фр}} = t_2 - t_1$, где t_1 – момент, когда $U_{\text{ВЫХ}} = 0,1 \cdot U_m$, а t_2 – момент, когда $U_{\text{ВЫХ}} = 0,9 \cdot U_m$. Если на вход поступает импульс, то аналогично определяется и время среза импульса (заднего фронта) $t_{\text{ср}} \equiv t^{10}$.

Если изменить масштаб переходной характеристики и рассмотреть ее при значениях $t \gg t_{\text{фр}}$, то благодаря влиянию реактив-

ных элементов схемы при $t \rightarrow \infty$ на переходной характеристике может наблюдаться уменьшение амплитуды сигнала с течением времени, так называемый спад плоской вершины ступеньки (или импульса) (рис. 1.6).

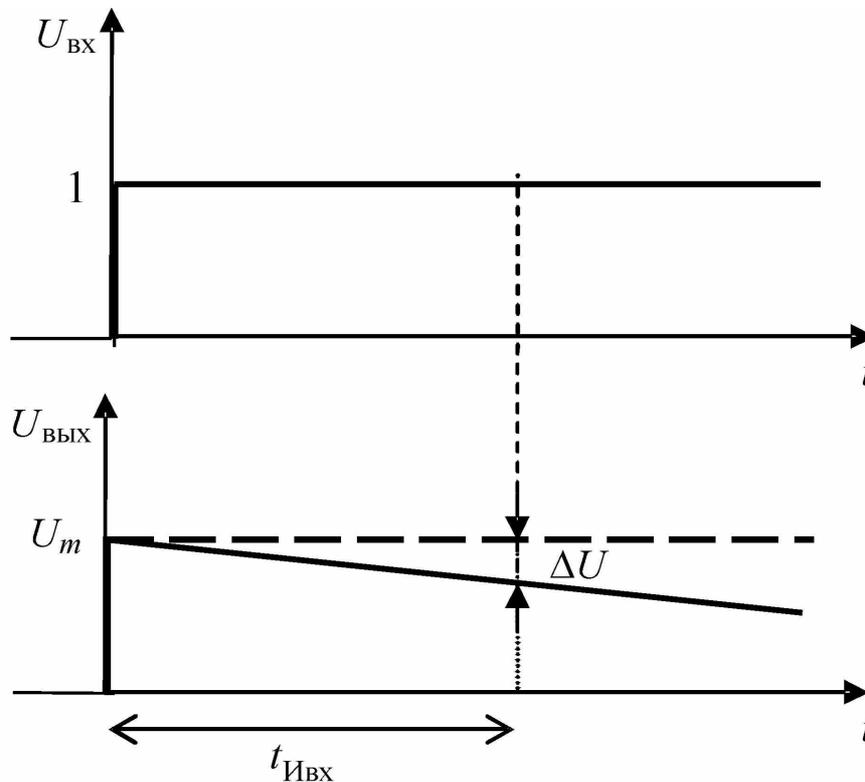


Рис. 1.6

Обычно оценивают спад плоской вершины за время длительности входного импульса $t_{\text{ИВХ}}$ и характеризуют его относительной величиной $\delta = \frac{\Delta U}{U_m}$, где ΔU – уменьшение амплитуды за время

длительности импульса, а U_m – установившаяся амплитуда в начальный момент времени. Спад плоской вершины импульса можно оценить в процентах.

Кроме фронта и спада плоской вершины на переходной характеристике могут быть выбросы и выбеги, которые получаются также за счет влияния реактивных элементов L и C . Накопление электрической энергии в этих элементах и рассеяние ее при изменении напряжений и токов в схеме может вызвать колебания тока и напряжения на выходе схемы.

Время фронта и среза, спад плоской вершины импульса, величина выброса являются динамическими временными параметрами электронной схемы. Эти динамические параметры характеризуют работу схемы в линейном диапазоне. Поэтому данные параметры описывают линейные искажения сигнала, происходящие из-за влияния реактивных элементов схемы. Если схема нелинейная, то динамические параметры зависят от того, на каком участке кусочно-линейной аппроксимации ВАХ рассматривается поведение схемы, и на каждом участке работа схемы характеризуется своими динамическими параметрами.

1.2. LRC-цепи

Пассивные цепи с реактивными элементами – индуктивностями и емкостями широко используются в микроэлектронике для формирования электрического сигнала (удлинения, укорочения, задания временных интервалов, формирования сигналов определенной формы – линейной, экспоненциальной и т.п.), а также для моделирования работы активных элементов при проектировании различных схем (например, влияние выводов микросхемы на работу схемы отражается индуктивной реакцией, емкостной характер имеют процессы образования и перемещения зарядов в активных элементах микросхем и т.п.).

Для анализа цепей с индуктивностью и емкостью используется понятие комплексного полного сопротивления $Z_{AB}(\omega)$.

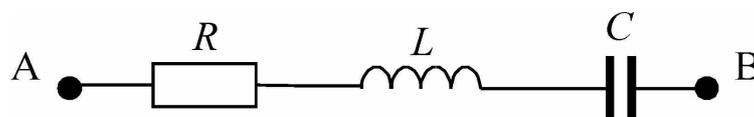


Рис. 1.7

Полное комплексное сопротивление участка электрической цепи АВ (рис. 1.7), где включены L , R , C , описывается формулой

$$Z_{AB}(\omega) = R + j\omega L + \frac{1}{j\omega C}, \text{ где } j = \sqrt{-1}, \text{ или в операционном виде:}$$

$$Z_{AB}(p) = R + pL + \frac{1}{pC}, \text{ где оператор } p = j\omega.$$

Математический аппарат анализа таких цепей – теория функций комплексного переменного и операционное исчисление.

Поскольку в ИС использование индуктивностей ограничено технологическими проблемами ее изготовления, а влияние выводов достаточно мало, то в курсе можно ограничиться рассмотрением RC -цепей.

Как известно, в статическом состоянии при постоянном напряжении, поданном на резистор, через него протекает постоянный ток, равный $I_R = \frac{U_R}{R}$, где $U_R = \varphi_2 - \varphi_1$ – напряжение на резисторе, равное разности потенциалов на его концах, R – сопротивление резистора. Ток через конденсатор с емкостью C определяется изменением заряда во времени $I_C = \frac{\partial Q}{\partial t} = C \frac{\partial U_C}{\partial t}$, где $U_C = \varphi_2 - \varphi_1$ – напряжение на конденсаторе, C – емкость конденсатора. Таким образом, если $U_C = \text{const}$, то $I_C = 0$. Если $U_C(t)$ – линейная функция, то ток I_C постоянный; если $U_C(t)$ – нелинейная функция, то ток изменяется со временем в соответствии с решением дифференциального уравнения.

Относительно источника сигнала резистор и конденсатор можно включить двумя способами, образуя так называемые интегрирующую и дифференцирующую RC -цепи. В случае интегрирующей цепи выходное напряжение снимается с конденсатора, в случае дифференцирующей – с резистора.

Описать работу RC -цепи можно как во временной области, так и в частотной области.

Во временной области рассматривается реакция конкретной цепи на идеальную единичную ступеньку напряжения (единичный скачок) – переходная характеристика цепи. Зная реакцию на единичную ступеньку, можно найти реакцию цепи на произвольную функцию времени с помощью интеграла Дюамеля.

В частотной области в качестве элементарного воздействия используется гармонический (синусоидальный) сигнал. Характеристики конкретной цепи при этом описываются в виде частотных характеристик: амплитудно-частотной характеристики – зависимости коэффициента передачи от частоты входного сигнала, и фазо-

частотной характеристики – зависимости сдвига фазы выходного сигнала по отношению к входному от частоты входного сигнала.

1.2.1. Интегрирующая RC-цепь

Рассмотрим работу интегрирующей RC-цепи (рис. 1.8) во временной области.

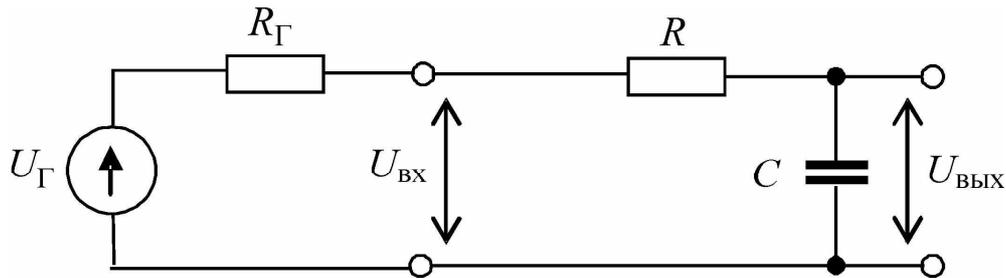


Рис. 1.8

Для упрощения анализа считаем, что источник входного сигнала имеет нулевое внутреннее сопротивление ($R_{\Gamma} = 0$). Выходное напряжение интегрирующей RC-цепи равно напряжению на конденсаторе U_C , которое определяется из линейного дифференциального уравнения:

$$U_{\Gamma}(t) = R \cdot C \cdot \frac{\partial U_C}{\partial t} + U_C,$$

где $U_{\Gamma}(t) = \begin{cases} 0, & t < 0 \\ U_m, & t \geq 0 \end{cases}$ – напряжение генератора сигнала – ступенька

напряжения с амплитудой U_m .

В этом случае решением уравнения является экспоненциальная функция:

$$U_C(t) = U_m \left[1 - \exp\left(-\frac{t}{\tau}\right) \right],$$

где $\tau = R \cdot C$ – постоянная времени цепи, имеет размерность времени.

Зависимости напряжений на входе и выходе интегрирующей RC-цепи от времени приведены на рис. 1.9.

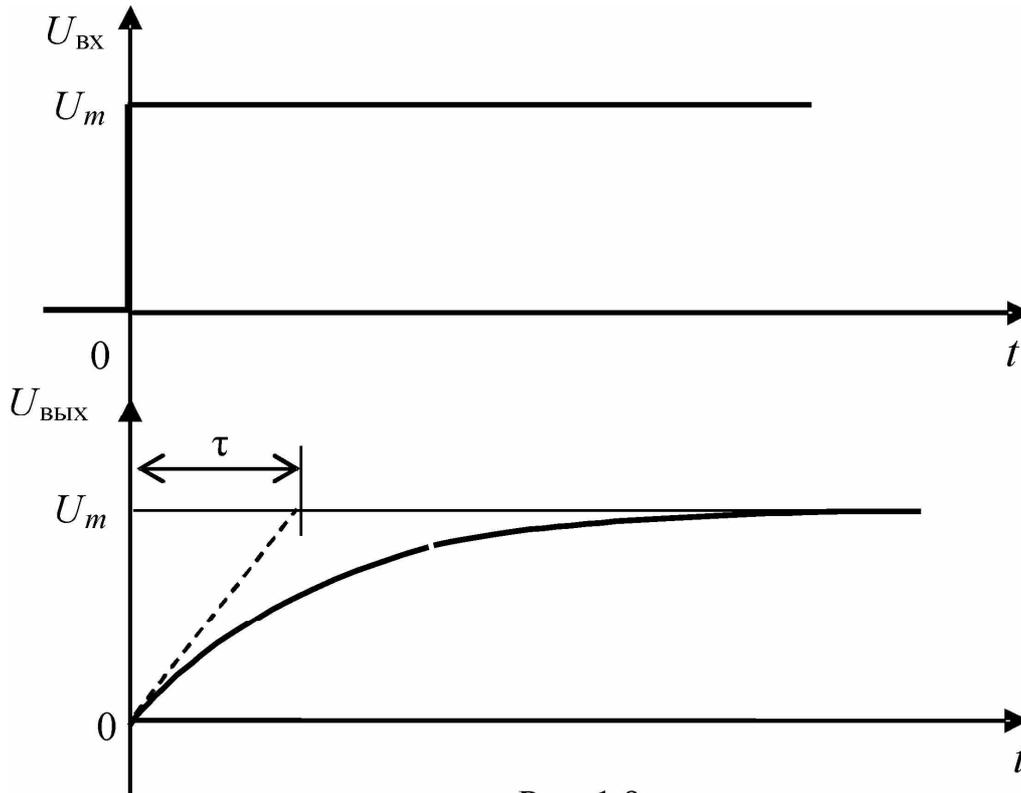


Рис. 1.9

В начальный момент времени $t=0$ конденсатор разряжен, $U_C(0) = 0$. При $t \rightarrow \infty$ конденсатор заряжается до максимального напряжения U_m . Поскольку напряжение на конденсаторе не может изменяться скачком, наблюдается нарастание выходного напряжения в соответствии с экспоненциальной функцией. За время $t = \tau$ напряжение на конденсаторе достигает уровня $U(\tau) = e^{-1} \cdot U_m \approx 0.63 \cdot U_m$. Длительность времени установления напряжения на конденсаторе принято оценивать по уровню 10 % от максимального напряжения. Это время равно примерно $2,3 \tau$. Обычно при определении длительности переходного процесса (установления выходного напряжения) начальным участком переходной характеристики от 0 до $0,1 U_m$ пренебрегают, и длительность переходного процесса оценивают по уровням $(0,1 - 0,9) U_m$. В этом случае длительность установления напряжения на выходе (фронт выходного сигнала) равен $t_{\text{фр}} = 2,2 \tau$.

Для расчета частотных характеристик интегрирующей цепи используем формулу коэффициента передачи (отношение напряжений на входе и выходе) в комплексной форме:

$$K_{\text{пер}}(j\omega) = \frac{\dot{U}_{\text{ВЫХ}}(j\omega)}{\dot{U}_{\text{ВХ}}(j\omega)} = \frac{1/j\omega C}{R + 1/j\omega C} = \frac{1}{1 + j\omega RC}$$

Отсюда, учитывая, что $K_{\text{пер}} = |K| \cdot e^{j\varphi}$, получим зависимость модуля коэффициента передачи от частоты (амплитудно-частотную характеристику):

$$|K| = 1 / \sqrt{1 + \omega^2 R^2 C^2}$$

и зависимость фазы коэффициента передачи от частоты (фазочастотную характеристику):

$$\varphi = -\text{arctg}(\omega RC).$$

Обычно амплитудно-частотную и фазочастотную характеристику строят в логарифмическом (или полулогарифмическом) масштабе (рис. 1.10).

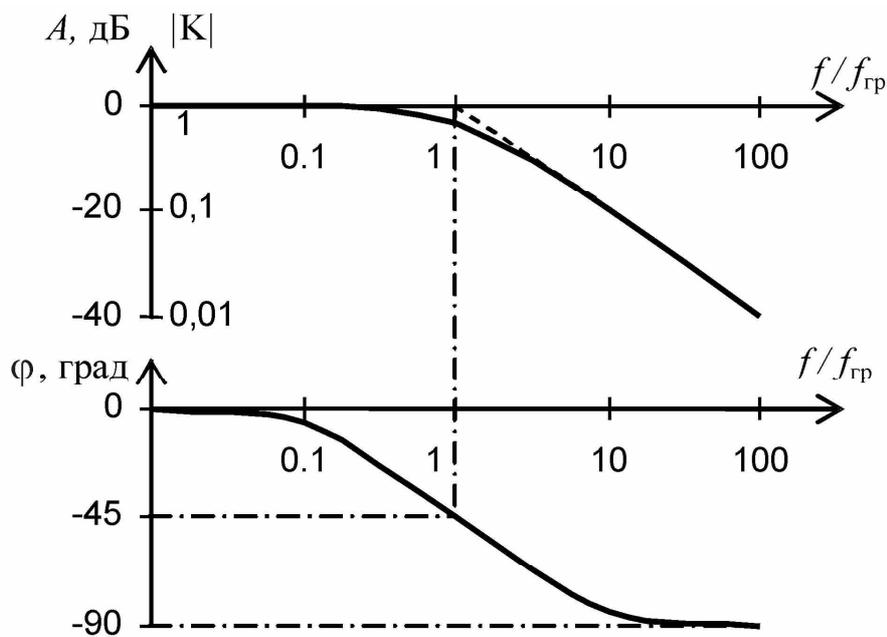


Рис. 1.10

Частота, на которой коэффициент передачи уменьшается в $\sqrt{2}$ раз, называется *частотой среза* или *граничной частотой* $f_{гр} = \omega_{гр}/2\pi$. Для интегрирующей RC-цепи частота среза определяется постоянной времени и равна $f_{гр} = 1/(2\pi RC)$.

Фазовый сдвиг на этой частоте составляет -45° .

В логарифмическом масштабе амплитудно-частотную характеристику удобно представить кусочно-линейной аппроксимацией с точкой излома при $f = f_{гр}$. При $f < f_{гр}$ выходное напряжение равно входному, т.е. модуль коэффициента передачи равен 1 ($|K| = 1$), а при $f > f_{гр}$ коэффициент передачи обратно пропорционален частоте $|K| \approx 1/(\omega RC)$, что в логарифмическом масштабе представляет собой прямую с постоянным наклоном. При увеличении частоты в 10 раз коэффициент передачи уменьшается в 10 раз. В электронике для удобства оценки коэффициента передачи часто используют величину $A = 20 \cdot \lg(U_{вых}/U_{вх})$, которая измеряется в децибелах (дБ).

В табл. 1.1 приведены некоторые значения величин A и $|K|$:

Таблица 1.1

$ K $	0,5	$\frac{1}{\sqrt{2}} \approx 0,7$	1	$\sqrt{2} \approx 1,4$	2	10	100	1000
$A, \text{ дБ}$	-6	-3	0	3	6	20	40	60

Фазочастотная характеристика аппроксимируется ступенчатой функцией со ступенькой -90° на частоте среза.

Интегрирующая RC -цепь, таким образом, представляет собой фильтр нижних частот, т.е. схему, которая без изменений передает сигналы нижних частот ($f \ll f_{гр}$), а на высоких частотах обеспечивает затухание сигналов и запаздывание их по фазе относительно входных. Частота среза в данном случае называется верхней граничной частотой фильтра. Наличие интегрирующей цепи в схеме приводит к появлению искажений выходного сигнала в виде конечной длительности фронта установления выходного сигнала.

1.2.2. Дифференцирующая RC -цепь

В дифференцирующей цепи (рис. 1.11) выходным является напряжение на резисторе $U_{вых} = U_R$.

Во временной области переходная характеристика цепи определяется из интегрального уравнения:

$$U_{\Gamma}(t) = \frac{1}{RC} \int U_R(t) dt + U_R(t).$$

Решением этого уравнения при условии того, что входной сигнал – ступенька напряжения с нулевым фронтом нарастания, является экспонента:

$$U_R(t) = U_m \cdot \exp\left(-\frac{t}{\tau}\right),$$

где $\tau = R \cdot C$ – постоянная времени RC -цепи.

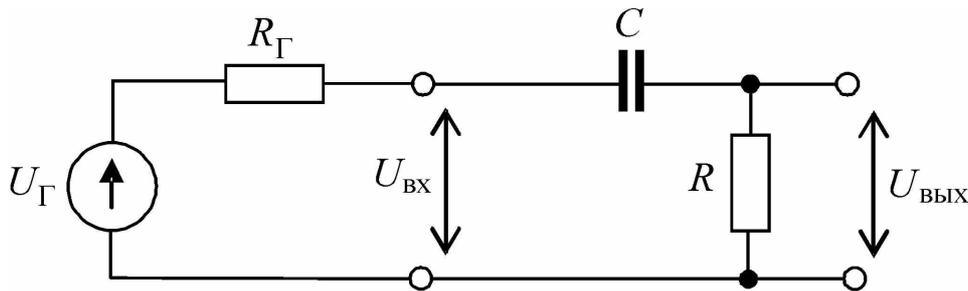


Рис. 1.11

В момент, когда входное напряжение $U_{\Gamma}(t)$ изменяется скачком, заряд конденсатора остается неизменным. Поэтому выходное напряжение $U_R(t)$ повторяет скачок входного напряжения от 0 до U_m , а затем по мере заряда конденсатора убывает по экспоненте до 0 (рис. 1.12). Через $t = 2,3\tau$ от начала скачка выходное напряжение составляет $0,1U_m$.

Если входной сигнал представляет собой импульс напряжения с длительностью $t_{ИВХ}$, то реакция цепи на импульс определяется методом суперпозиции, т.е. сложением реакции на положительный скачок напряжения и реакции на отрицательный скачок напряжения, сдвинутый на время длительности импульса. Наличие в схеме дифференцирующей цепи приводит к линейному искажению выходного сигнала в виде спада плоской вершины выходного импульса.

В частотной области выражение для амплитудно-частотной и фазочастотной характеристик получим из формулы для отношения напряжений

$$K_{\text{пер}}(j\omega) = \frac{\dot{U}_{\text{ВЫХ}}(j\omega)}{\dot{U}_{\text{ВХ}}(j\omega)} = \frac{R}{R + 1/j\omega C} = \frac{1}{1 + j\omega RC}.$$

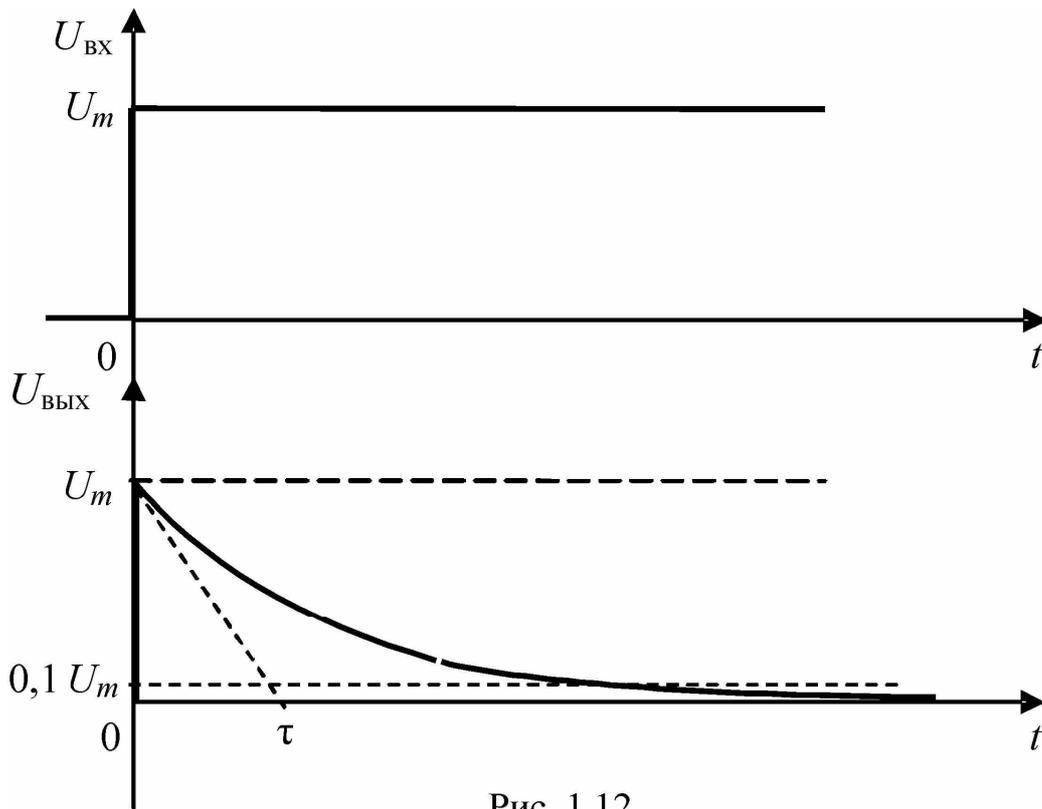


Рис. 1.12

Зависимость модуля коэффициента передачи от частоты (амплитудно-частотная характеристика) описывается выражением

$$|K| = \frac{1}{\sqrt{1 + 1/(\omega^2 R^2 C^2)}},$$

а фазочастотная характеристика: $\varphi = \text{arctg}\left(\frac{1}{\omega RC}\right)$, что показано в полулогарифмическом масштабе на рис. 1.13.

Частота среза, т.е. частота, на которой коэффициент передачи уменьшается на 3 дБ, совпадает с соответствующим выражением для интегрирующей цепи $f_{\text{гр}} = 1/2\pi RC$, однако ограничивает полосу частот с другой стороны. Фазовый сдвиг на этой частоте составляет $+45^\circ$.

Аналогично предыдущему случаю, амплитудно-частотную характеристику представляют кусочно-линейной аппроксимацией: один отрезок прямой при $f > f_{\text{гр}}$ $|K| = 1$ ($A = 0$ дБ), второй отрезок при $f < f_{\text{гр}}$, где коэффициент передачи прямо пропорционален

частоте: $|K| \approx \omega RC$. При уменьшении частоты в 10 раз коэффициент передачи уменьшается в 10 раз. Наклон асимптоты равняется +20 дБ на декаду. Фазочастотную характеристику аппроксимируют ступенчатой функцией со ступенькой 90° на частоте среза.

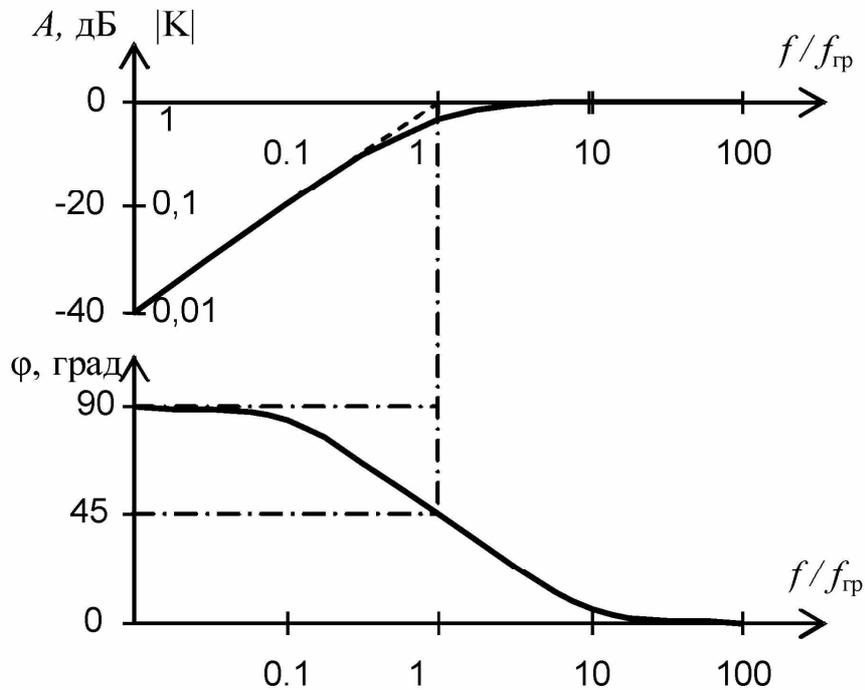


Рис. 1.13

Таким образом, дифференцирующая цепь представляет собой фильтр верхних частот, т.е. схему, которая передает без изменений сигналы высоких частот и обеспечивает затухание и сдвиг фазы на низких частотах. Частота среза в этом случае называется нижней граничной частотой фильтра.

1.3. Полупроводниковые материалы

Интегральные схемы выполняют в толще полупроводникового кристалла. Полупроводники – промежуточный класс веществ между металлами (проводниками) и диэлектриками (изоляторами). Значения удельного электрического сопротивления полупроводников лежат в широких пределах:

	Металл	Полупроводник	Диэлектрик
ρ , Ом*м	$< 10^{-6}$	$10^{-6} \dots 10^8$	$> 10^8$

В микроэлектронике традиционно используются полупроводники из IV группы Периодической системы с четырьмя валентными электронами – это германий (Ge) и кремний (Si). В полупроводниковом кристалле четыре электрона из последней электронной оболочки являются общими для четырех ближайших соседних атомов (рис. 1.14). В двумерной модели кристаллической решетки каждая связь образована двумя общими электронами.

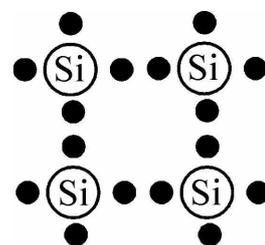


Рис. 1.14

Структура полупроводника при нулевой температуре по Кельвину представляет собой кристаллическую решетку, в которой нет свободных носителей заряда. Свободные носители появляются при сообщении извне энергии, достаточной для разрыва валентных связей. Нагревая или освещая кристалл, сообщаем энергию электронам, в результате связи разрываются и генерируется пара носителей заряда: «свободный» электрон и пустое место (из-под электрона) – так называемая «дырка». Электрон – носитель отрицательного электрического заряда, количество электронов в полупроводнике обозначается буквой n (negative). Дырка – носитель положительного электрического заряда, обозначается p (positive). В идеально чистом полупроводнике (без примесей) количество электронов и дырок равно друг другу $p_i = n_i$. Такой полупроводник называется *собственным*.

Если приложить внешнее электрическое поле к полупроводниковому кристаллу, свободные носители могут двигаться направленно, образуя электрический ток (рис. 1.15).

Потоки электронов и дырок двигаются в противоположных направлениях, сумма потоков образует постоянный электрический ток, на-

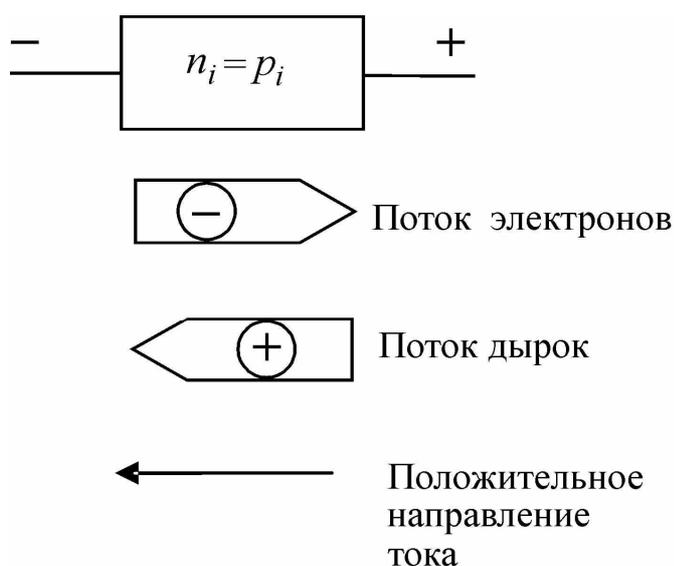


Рис. 1.15

правление которого совпадает с направлением движения положительно заряженных носителей.

Введение примесей из другой группы Периодической системы в кристалл изменяет его характеристики. При введении в полупроводниковый кристалл из германия или кремния примесей с пятью валентными электронами (V группа: P – фосфор, As – мышьяк, Sb – сурьма) появляются «лишние» электроны, нескомпенсированные дырками. Количество электронов оказывается много больше количества дырок, и проводимость примесного полупроводника в основном определяется движением электронов – такая проводимость называется электронной или донорной (так как примеси отдают электроны, т.е. являются донорами), а полупроводник называется полупроводником *n*-типа. Количество электронов проводимости пропорционально количеству атомов примеси (N_d), т.е. $n_n \sim N_d$, $p_n \ll n_n$.

Внешнее напряжение, приложенное к *n*-полупроводнику, вызывает движение электронов против направления электрического поля, образуя дрейфовую составляющую тока (рис. 1.16).

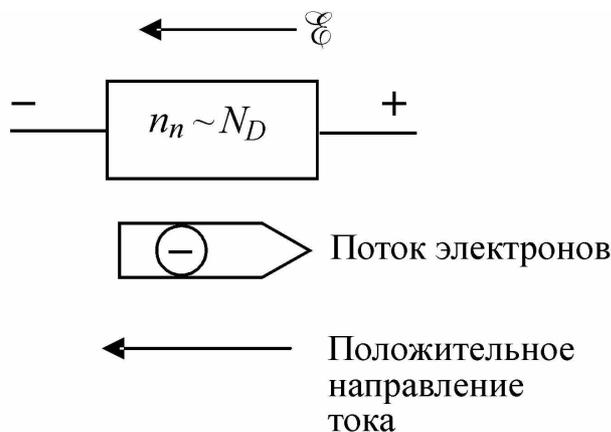


Рис. 1.16

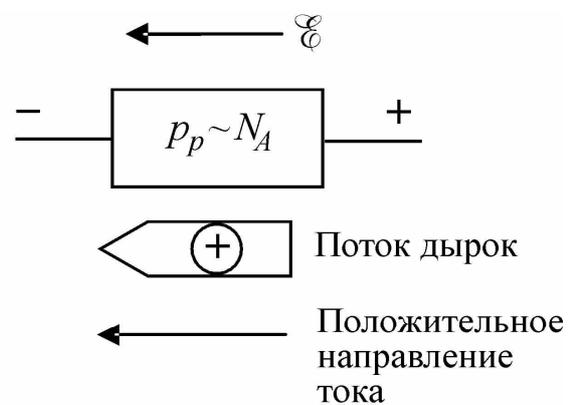


Рис. 1.17

При введении в материал IV группы (Ge, Si) примесей из III группы Периодической таблицы (B – бор, Al – алюминий, Ga – галлий, In – индий) образуется полупроводник с дырочной (акцепторной) проводимостью, или полупроводник *p*-типа. В полупроводнике *p*-типа проводимость создается носителями положительного заряда, т.е. дырками (рис. 1.17). Концентрация носителей заряда в таком полупроводнике $p_p \sim N_a$, $p_p \gg n_p$.

1.4. Электронно-дырочный переход (pn -переход)

Полупроводниковые приборы представляют собой обычно чередование слоев p - и n -полупроводников. Возьмем два полупроводника p - и n -типа и соединим их по линии 1-1 (рис. 1.18,а).

При контакте p - и n -полупроводников неизбежно должен возникнуть поток носителей заряда оттуда, где их много, туда, где их мало. Следовательно, возникает диффузный поток электронов из полупроводника n -типа в полупроводник p -типа, и поток дырок в обратном направлении. В результате прилегающая к границе часть p -полупроводника будет заряжаться отрицательно, т.е. там накапливаются неосновные для этого типа полупроводника носители, а прилегающая к границе часть n -полупроводника будет заряжена положительно (рис. 1.18,б). Образуется

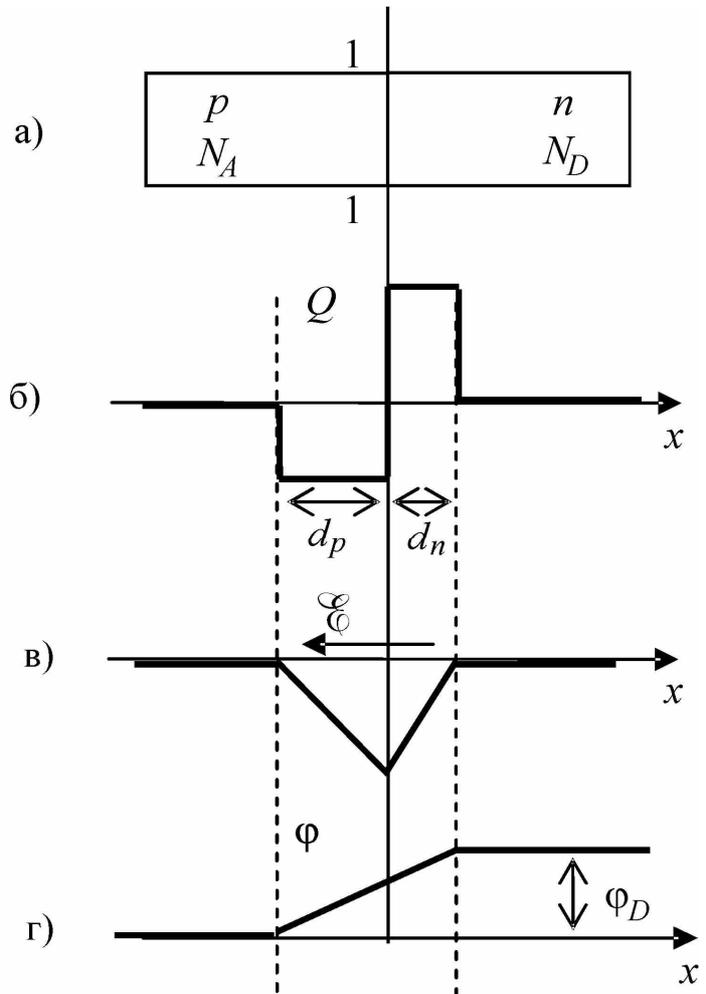


Рис. 1.18

двойной заряженный слой, обедненный основными для данного типа полупроводника носителями. Толщина обедненного слоя обратно пропорциональна концентрации примеси. Ширина pn -перехода равна $w = d_n + d_p$. Изменяя концентрацию примесей, можно управлять шириной перехода. Условие электронейтральности перехода $N_A \cdot d_p = N_D \cdot d_n$.

Двойной заряженный слой обладает электрическим полем, напряженность которого распространяется вдоль оси X в pn -переходе (рис. 1.18,в). Напряженность электрического поля пропорциональна интегралу от заряда $E \sim \int Q(x)dx$. Величина E максимальна при $x = 0$. Электрическое поле будет стремиться вытолкнуть носители, попавшие в переходный слой, при этом дырки выталкиваются в p -область, а электроны в n -область. Направление вектора электрического поля навстречу диффузионному процессу.

Если есть электрическое поле, то есть и разность потенциалов, так как $\varphi = -\int \epsilon dx$. Таким образом, на pn -переходе образуется потенциальный барьер, высота которого зависит от концентраций примесей по обе стороны перехода (рис. 1.18,г). Высота потенциального барьера носит название контактной разности потенциалов

$$\varphi_D = \varphi_T \cdot \ln \frac{N_A \cdot N_D}{n_i^2},$$

где $\varphi_T = \frac{E_T}{q} = \frac{k \cdot T}{q}$ – температурный потенциал, связанный с тепловой энергией,

$k = 1,38 \cdot 10^{-23}$ Дж/К – постоянная Больцмана, $q = 1,6 \cdot 10^{-19}$ Кулон – заряд электрона, T – температура по шкале Кельвина.

Температурный потенциал φ_T при комнатной температуре (300 К) равен примерно 25...26 мВ.

Итак, при контакте полупроводников противоположного типа проводимости в объеме кристалла можно выделить пространственные области (рис. 1.19):

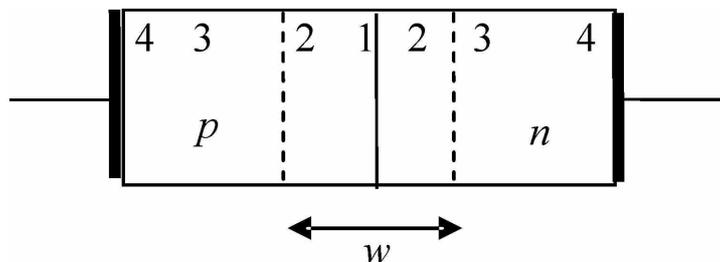


Рис. 1.19

1. Металлургическая граница – воображаемая плоскость, разделяющая p - и n -полупроводники;
2. Область pn -перехода – область объемного заряда шириной w , располагается по обе стороны от металлургической границы;
3. Нейтральные p - и n -области, лежащие между областью пространственного заряда и концами полупроводника;
4. Омические контакты, которыми заканчиваются нейтральные области.

Непосредственно область pn -перехода характеризуется следующими свойствами:

- 1) существование электрического поля;
- 2) существование потенциального барьера;
- 3) существование емкости, связанной с распределением и перемещением заряда.

В результате взаимодействия зарядов устанавливается равновесие между диффузионным процессом (перемещение носителей заряда благодаря перепаду концентрации примесей) и действием электрического поля. В условиях равновесия электрический ток через переход равен 0.

Внешнее напряжение, приложенное к области pn -перехода, изменяет толщину объемного заряда. Внешнее напряжение, приложенное отрицательным полюсом к p -области, увеличивает ширину обедненного слоя, а следовательно, увеличивает потенциальный барьер, «запрещая» протекание тока. Такая полярность называется обратным смещением. Ток через pn -переход равен 0.

Положительное напряжение, приложенное к p -области, уменьшает ширину обедненного слоя в p -полупроводнике (отталкивает дырки к металлургической границе), при этом уменьшается высота потенциального барьера, уменьшается сопротивление слоя pn -перехода, увеличивается поток носителей через pn -переход, и в конечном итоге увеличивается ток, текущий через переход (рис. 1.20). Такая полярность называется прямым смещением перехода.

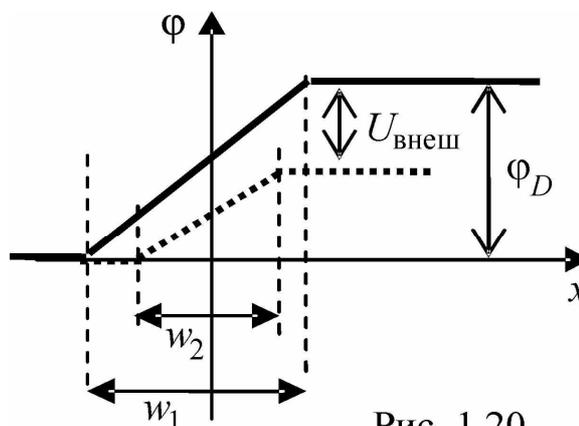


Рис. 1.20

В результате можем нарисовать вольт-амперную характеристику pn -перехода – зависимость тока, протекающего через переход, от внешнего напряжения (рис. 1.21).

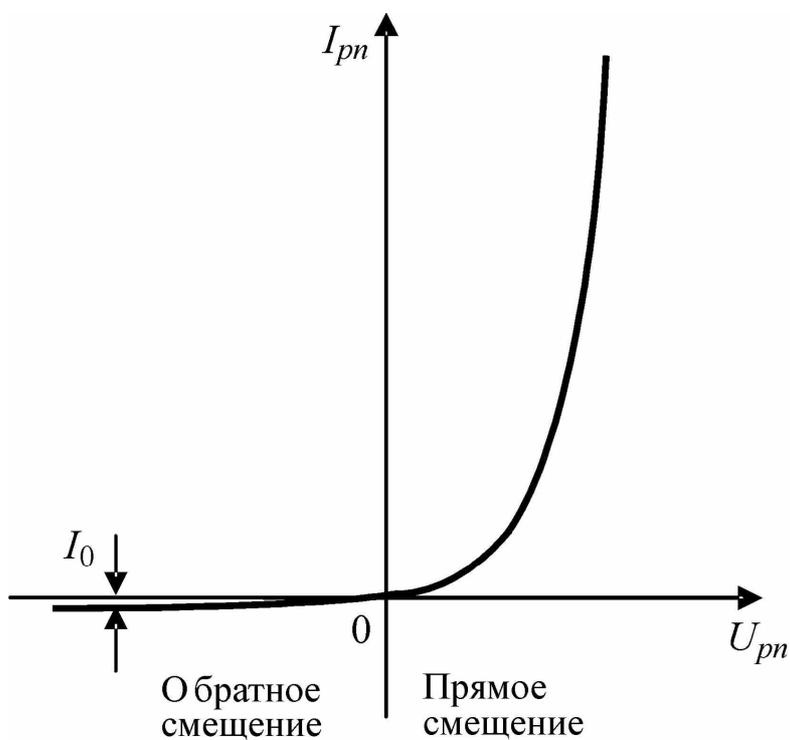


Рис. 1.21

Так как энергии носителей заряда распределяются по экспоненциальному закону, то и математическая аппроксимация ВАХ также описывается экспонентой $I_{pn} = I_0 \cdot \left[\exp\left(\frac{U_{pn}}{\Phi_T}\right) - 1 \right]$, где I_0 – малый ток, называемый обратным током перехода, который не зависит от напряжения на pn -переходе и определяется диффузионными параметрами кристалла полупроводника, концентрацией примесей, технологией изготовления pn -перехода. Значение обратного тока для различных материалов лежит в пределах $I_0 = (10^{-13} \dots 10^{-4})$ А, так что во многих случаях при обратном смещении pn -перехода этот ток можно считать нулевым.

Динамические свойства pn -перехода определяются скоростью инерционных процессов установления и переноса зарядов. Динамические параметры (частотные и временные) можно рассматри-

вать по отдельности для прямой и обратной ветвей ВАХ. При обратном смещении, когда $I_{pn} = -I_0$, длительность процесса установления заряда в области pn -перехода при мгновенном (скачкообразном) изменении внешнего напряжения можно представить емкостной реакцией $C_{pn} = \frac{dQ}{dU}$. Эта емкость называется барьерной емкостью $C_{pn} = C_{бар}$.

Барьерная емкость нелинейна, т.е. зависит от величины напряжения на pn -переходе, как показано на рис. 1.22.

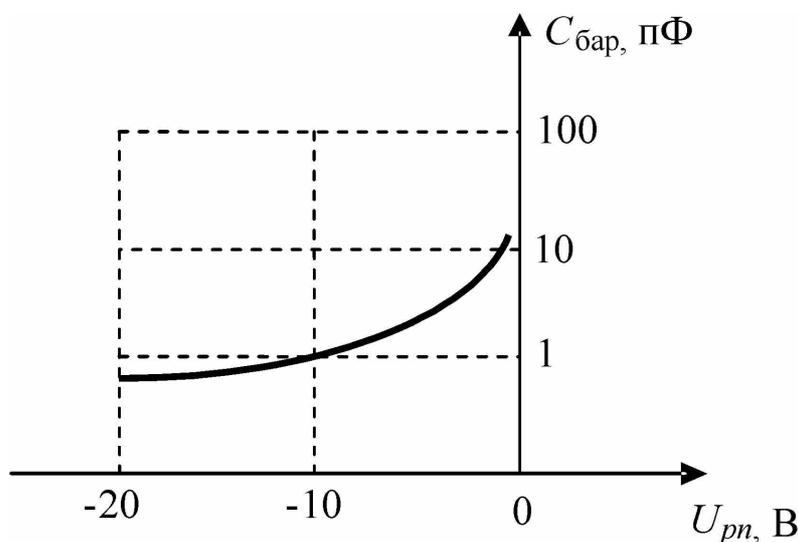


Рис. 1.22

При прямом смещении динамические свойства pn -перехода также можно характеризовать емкостью, которая называется диффузионной. Диффузионная емкость перехода зависит от протекающего тока, но нелинейность ее настолько велика, что ее использование при анализе работы pn -перехода не упрощает решение. Поэтому при прямом смещении рассматривают уравнение заряда $dQ = I(t) \cdot dt$, связывающее ток и заряд. Решение этого уравнения вводит постоянную времени накопления заряда τ_H , которая характеризует рекомбинацию носителей, находящихся в состоянии динамического равновесия. Таким образом, в прямом смещении динамическое поведение перехода можно описать с помощью постоянной времени накопления, а в обратном смещении – с помощью барьерной емкости.

Кроме pn -перехода в полупроводниковой технике широко распространены и другие типы переходов: например, контакт полупроводников одного типа проводимости (гетеропереходы) или контакт металл-полупроводник (барьер Шоттки). Эти переходы имеют особые свойства, что позволяет получать специфические активные приборы для микроэлектроники.

Контрольные вопросы

1. Что такое интегральная схема?
2. Перечислите характеристики, которыми можно описать работу электронного устройства, представленного в виде четырехполюсника.
3. Какие параметры электронной схемы можно определить по входным характеристикам? Выходным характеристикам? Передаточным характеристикам?
4. В чем различие линейных и нелинейных схем?
5. Какими динамическими характеристиками и параметрами можно описать электронную схему?
6. Нарисуйте схемы интегрирующей и дифференцирующей RC -цепей. Поясните различие их характеристик.
7. Чем отличаются полупроводники p - и n -типа?
8. Почему на границе между p - и n -полупроводниками создается объемный заряд? Электрическое поле? Потенциальный барьер?
9. Нарисуйте ВАХ pn -перехода. Что такое прямое смещение перехода? Обратное смещение перехода?
10. Чем определяются динамические свойства pn -перехода?

2. АКТИВНЫЕ ЭЛЕМЕНТЫ МИКРОЭЛЕКТРОННЫХ СХЕМ

ИС состоят из пассивных и активных компонентов. К пассивным компонентам относятся резисторы, конденсаторы, катушки индуктивности, соединительные провода. К активным – диоды и транзисторы различных типов. Структура диодов и транзисторов представляет собой обычно чередование слоев p - и n -полупроводников, на границе которых создаются pn -переходы, определяющие физические принципы работы полупроводниковых приборов.

2.1. Диоды

Диоды – двухвыводные полупроводниковые приборы, которые пропускают ток в одном направлении. Условное обозначение диода в электронных схемах приведено на рис. 2.1.

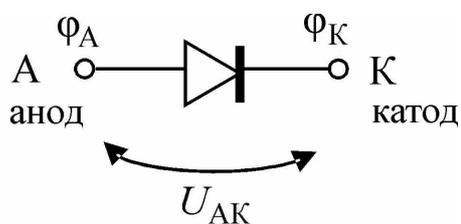


Рис. 2.1

Если потенциал точки А (анода) больше потенциала точки К (катода) ($\varphi_A > \varphi_K$), то диод может пропускать значительный ток, зависящий от напряжения, приложенного между анодом и катодом. В этом случае говорят, что диод смещен прямо ($\varphi_A - \varphi_K = U_{AK} > 0$).

Если потенциал $\varphi_A < \varphi_K$, то диод практически не пропускает ток; диод смещен в обратном направлении ($\varphi_A - \varphi_K = U_{AK} < 0$). Обратный ток диода очень мал, он определяется электрофизическими параметрами материалов, из которых изготовлен диод, и практически не зависит от приложенного обратного напряжения.

В микроэлектронике наиболее широко используются диоды двух видов: полупроводниковые на основе pn -перехода и диоды Шоттки на основе контакта металл-полупроводник (рис. 2.2). Физические принципы работы этих диодов различны, но в обоих случаях на границе контакта образуется потенциальный барьер для носителей, высотой которого, а следовательно, величиной тока, можно управлять с помощью внешнего напряжения, приложенного к диоду.

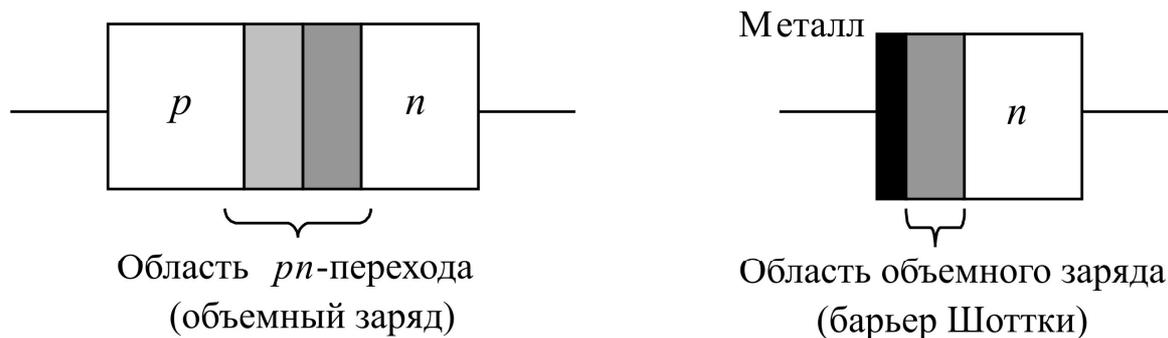


Рис. 2.2

2.1.1. Вольт-амперная характеристика диода

Так как в основе полупроводникового диода лежит pn -переход, то вид вольт-амперной характеристики полупроводникового диода определяется видом вольт-амперной характеристики pn -перехода, т.е. экспонентой. Действительно, при прямом смещении уже при небольших положительных напряжениях $U_{AK} > 0$ ток диода резко возрастает. Обычно прямой ток диода ограничивают некоторым максимальным значением тока $I_{МАКС}$, соответствующего падению напряжения на диоде $U_D = U_{D.МАКС}$. При $I_D > I_{МАКС}$ происходит перегрев диода, и диод может выйти из строя. При обратном смещении через диод протекает очень малый ток $I_{обр} \ll 0,1 \cdot I_{МАКС}$, причем, напряжение обратного смещения на диоде ограничено напряжением пробоя $|U_D| = U_{обр.МАКС}$, при котором ток резко возрастает до значений, сравнимых с прямым током – возникает пробой, сначала обратимый, а затем необратимый. Величина обратного тока диода находится в пределах (100...250) мкА для германиевых диодов и (10...50) мкА для кремниевых, а величина обратного максимального напряжения (напряжения пробоя) в зависимости от материала диода и других технологических параметров — в пределах (10...1000) В. Диод в области обратимого пробоя используется как источник постоянного напряжения (стабилизатор напряжения).

Вольт-амперная характеристика диода (рис. 2.3) как на прямой, так и на обратной ветвях (до пробоя) хорошо аппроксимируется математической функцией экспоненты, незначительно отличаясь от ВАХ pn -перехода из-за того, что на зависимость ток-напряжение

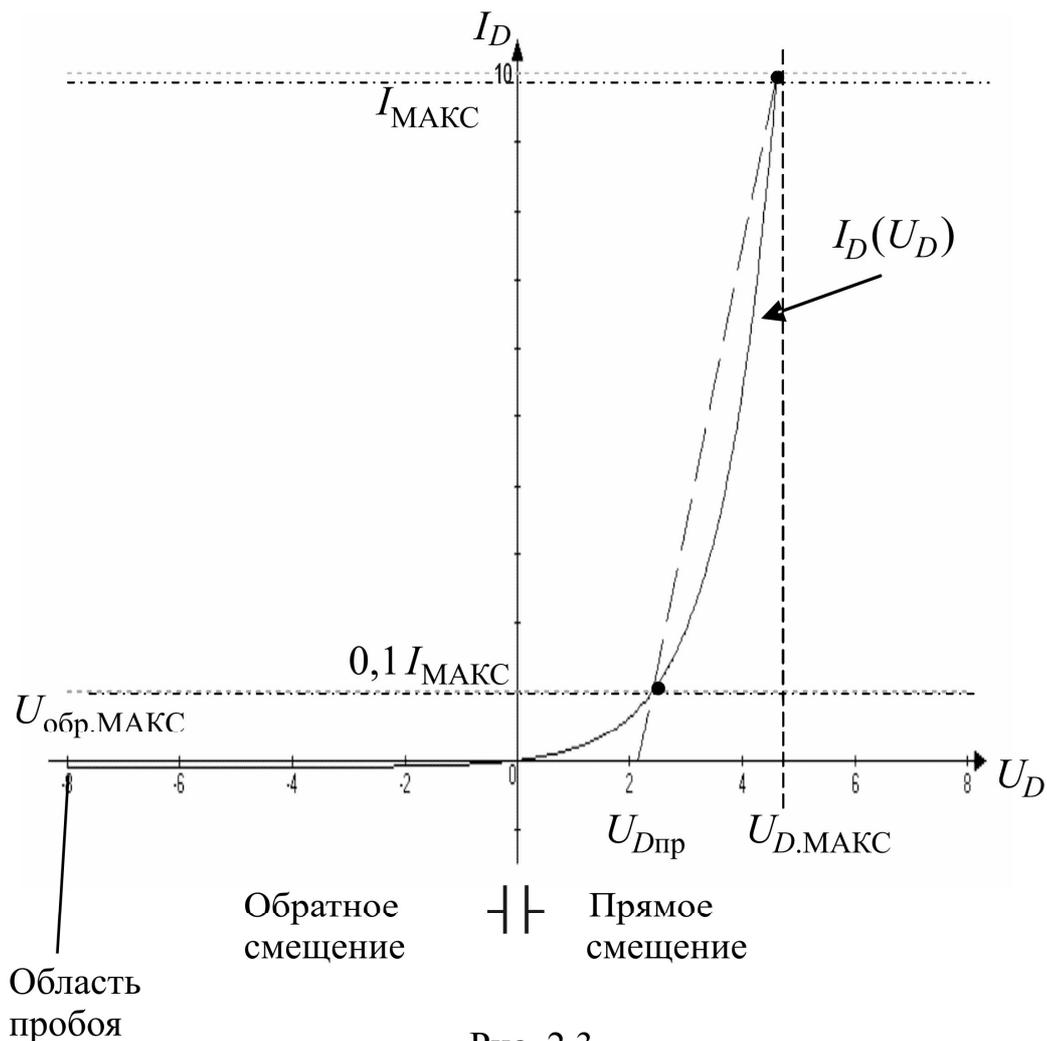


Рис. 2.3

вливают пассивная область полупроводника и наличие контактов и корпуса:

$$I_D = I_0 \cdot \left[\exp\left(\frac{U_D}{m \cdot \varphi_T}\right) - 1 \right],$$

где I_0 – теоретический обратный ток диода, определяющийся электрофизическими параметрами материала (полупроводника), из которого сделан диод. [К таким параметрам относятся коэффициент диффузии, диффузионная длина, концентрация носителей в полупроводнике и т.п.], $\varphi_T = \frac{kT}{q}$ – температурный потенциал,

$k = 1,38 \cdot 10^{-23}$ Дж/К – постоянная Больцмана, $q = 1,6 \cdot 10^{-19}$ Кулон – заряд электрона, T – температура по шкале Кельвина, m – по-

правочный коэффициент, учитывает отклонение реальной характеристики от теории диода Шокли. Обычно $m = 1 \dots 2$. (В дальнейшем для простоты будем полагать $m = 1$.)

Температурный потенциал φ_T при комнатной температуре (300 К) равен примерно 25...26 мВ.

Обратный ток диода зависит от температуры окружающей среды, поэтому ВАХ диода при изменении температуры сдвигаются с температурным коэффициентом, равным примерно 2 мВ/град.

2.1.2. Кусочно-линейная аппроксимация ВАХ и эквивалентные схемы диода

При оценочных расчетах использовать экспоненту неудобно; для приближенных расчетов используют аппроксимацию ВАХ линейными отрезками, т.е. кусочно-линейную аппроксимацию.

При прямом смещении, когда $U_D \approx (10 \dots 15)\varphi_T$ и более, т.е. $U_D = (250 \dots 300)$ мВ, изменение напряжения на диоде U_D всего на 25 мВ (одну десятую от значения U_D) вызывает изменение тока диода в 3 раза, т.е. ток возрастает очень резко при почти неизменном U_D . Это позволяет характеризовать диод в прямом смещении некоторым постоянным напряжением $U_{D.пр}$, которое определяют

как напряжение на диоде при $I_D = 0,1 \cdot I_{МАКС}$. Для германиевых диодов $U_{D.пр}$ находится в пределах от 0,2 до 0,4 В, а для кремниевых – от 0,5 до 0,8 В. Изменение напряжения на диоде при изменении тока можно представить как падение напряжения на некотором сопротивлении. Дифференцируя выражение для ВАХ диода и пренебрегая 1 по сравнению со значением экспоненты, получим так называемое *дифференциальное сопротивление диода*

$$r_D = \frac{dU_D}{dI_D} \cong \frac{\varphi_T}{I_0 \cdot \exp\left(\frac{U_D}{\varphi_T}\right)} \approx \frac{\varphi_T}{I_D}$$

диода обратно пропорционально току, протекающему через диод. При увеличении тока на порядок дифференциальное сопротивление диода уменьшается на порядок. Кроме дифференциального со-

противления r_D нужно учесть еще объемное сопротивление полупроводника $r_{\bar{\sigma}}$, которое имеет типичное значение 50...500 Ом и мало зависит от тока. При токах $0,1 \cdot I_{\text{МАКС}} < I_D < I_{\text{МАКС}}$ объемное сопротивление много больше дифференциального ($r_{\bar{\sigma}} \gg r_D$), и суммарное сопротивление диода определяется объемным сопротивлением. Таким образом, если значения токов лежат в пределах $0,1 \cdot I_{\text{МАКС}} < I_D < I_{\text{МАКС}}$, то работу диода можно охарактеризовать малым постоянным сопротивлением $r_{D.\text{пр}} = r_{\bar{\sigma}} + r_D \approx r_{\bar{\sigma}}$. Введение параметров $U_{D.\text{пр}}$ и $r_{D.\text{пр}}$ позволяет представить диод в прямом смещении (при $U_D > U_{D.\text{пр}}$) простой линейной эквивалентной схемой, содержащей источник постоянного напряжения $U_{D.\text{пр}}$ и малое сопротивление $r_{D.\text{пр}} \approx \frac{(2...3) \cdot \varphi_T}{I_{\text{МАКС}}}$ (рис. 2.4).

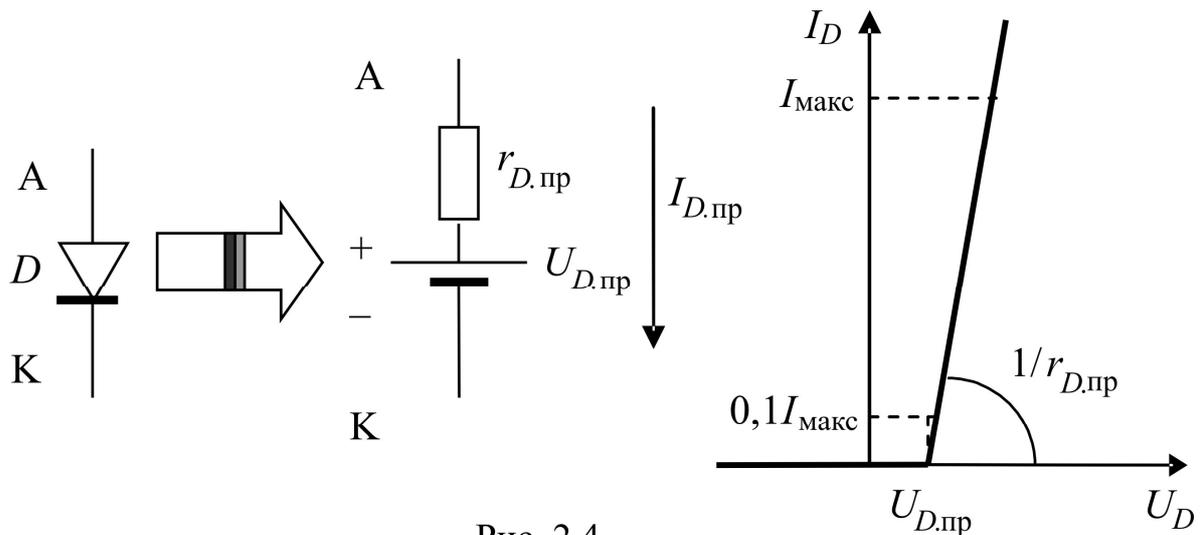


Рис. 2.4

При $0 < U_D < U_{D.\text{пр}}$ величина прямого тока составляет менее одной десятой максимального значения тока диода, в этом диапазоне можно считать ток равным 0, поэтому напряжение $U_{D.\text{пр}}$ называют также напряжением отпирания диода.

Обратносмещенный диод считают разрывом цепи. Действительно, при обратном смещении ток диода значительно меньше прямого рабочего тока диода. Если необходимо учесть обратный

ток диода и наклон ВАХ диода в обратном смещении при расчетах, можно воспользоваться эквивалентной схемой, содержащей источник постоянного тока I_0 , величина которого составляет $10^{-4} \dots 10^{-5}$ А (в зависимости от материала диода), и сопротивление обратносмещенного диода $r_{D.обр} \approx 10^6$ Ом (рис. 2.5).

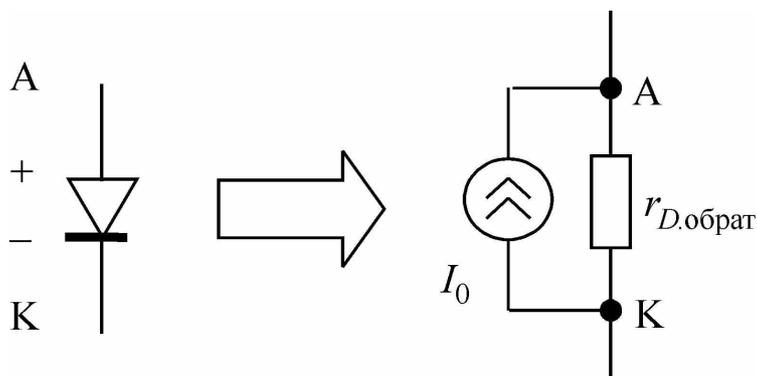


Рис. 2.5

В реальности, разумеется, линейная аппроксимация возможна с большими погрешностями, так как считать ВАХ диода линейной можно лишь в малом диапазоне изменения $dU \ll U_{D.пр}$. Диод может использоваться как линейный прибор при прямом смещении, стабильной рабочей точке и небольших изменениях тока и напряжения. В линейных схемах диоды используются как источник постоянного напряжения $U_{D.пр}$, что позволяет строить схемы сдвига постоянного уровня напряжения.

В нелинейных схемах используются обе ветви ВАХ – это диодные ограничители, ключи, выпрямители и т.д.

2.1.3. Статический режим диода

При включении диода в схему с источниками напряжения и внешними сопротивлениями в схеме устанавливается **статическое состояние**, которое можно характеризовать конкретными постоянными значениями тока и напряжения в каждой ветви схемы – так называемые **режимные токи и напряжения**.

Пусть диод включен в схему с одним источником напряжения E и резистором с сопротивлением R (рис. 2.6). Полярность источника напряжения E соответствует прямому смещению диода.

Чтобы определить статический режим схемы, используем правило Кирхгофа для замкнутого контура. В данной схеме $E = I_D \cdot R + U_D$. На вольт-амперной плоскости нарисуем ВАХ диода для прямого смещения и ВАХ резистора $U_D = E - I_D \cdot R$. Точка пересечения этих характеристик Q имеет координаты U^* , I^* , которые и определяют статический режим диода в этой схеме (рис. 2.7).

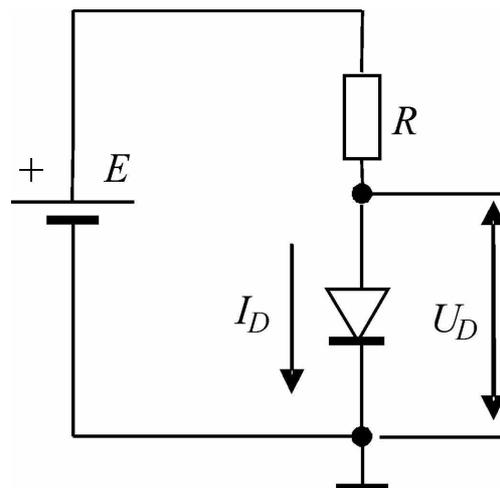


Рис. 2.6

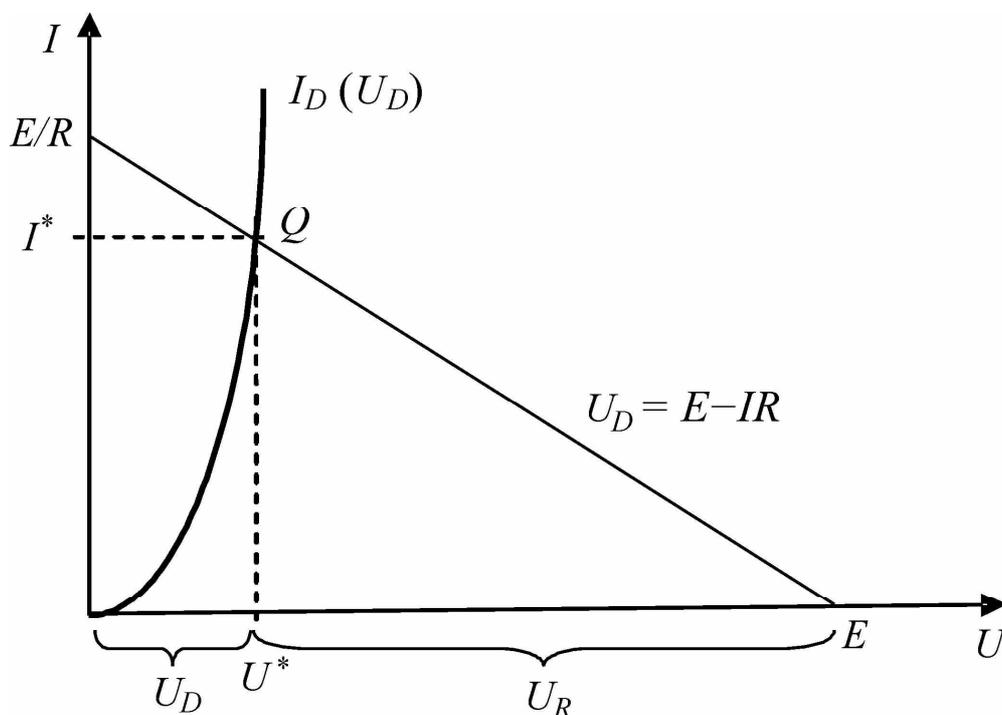


Рис. 2.7

Итак, *рассчитать статический режим диода* означает *определить положение рабочей точки* на ВАХ диода, которое обеспечивается внешними по отношению к диоду источником напряжения и сопротивлением.

Рабочая точка при обратном смещении определяется так же, только используется обратная ветвь ВАХ.

2.1.4. Динамический режим диода (процессы переключения диода)

Основой структуры диода является *pn*-переход. Область *pn*-перехода – область объемного заряда. При изменении протекающего через этот слой тока или приложенного напряжения количество носителей заряда изменяется. Следовательно, меняется и величина объемного заряда. Изменение заряда – инерционный процесс, т.е. при мгновенном (скачкообразном) изменении тока или напряжения на величину ΔI (или ΔU) установление заряда, соответствующего новому значению тока или напряжения, требует некоторого времени. При резком изменении напряжения можно говорить о емкостной реакции переходного слоя, что моделируется емкостью, подключенной параллельно *pn*-переходу. Эту емкость принято разделять на две составляющие: 1) барьерная, которая существенна при обратном смещении диода (когда ток диода практически равен нулю) и 2) диффузионная, которая существенна при прямом смещении диода. Обе емкости нелинейны, т.е. величина емкости зависит от напряжения на ней.

Диффузионная емкость зависит от протекающего тока, нелинейность ее настолько велика, что ее использование при анализе работы *pn*-перехода не упрощает решение. Поэтому при прямом смещении в качестве характеристики переходного процесса рассматривают не емкость, а уравнение заряда $dQ = I(t) \cdot dt$, связывающее ток и заряд. Решение этого уравнения вводит постоянную времени накопления заряда τ_n , физический смысл которой – среднее время жизни носителей заряда в диоде. Таким образом, в прямом смещении динамическое поведение диода можно описать с помощью постоянной времени накопления, а в обратном смещении – с помощью барьерной емкости.

Рассмотрим переходный процесс переключения диода из состояния обратного смещения в прямое и наоборот.

Пусть диод включен в схему, изображенную на рис. 2.8,а. Напряжение источника U_{Γ} изменяется от значения $-U_1$, соответствующего обратному смещению диода, до значения $+U_2$, соответствующего прямому смещению диода, и обратно.

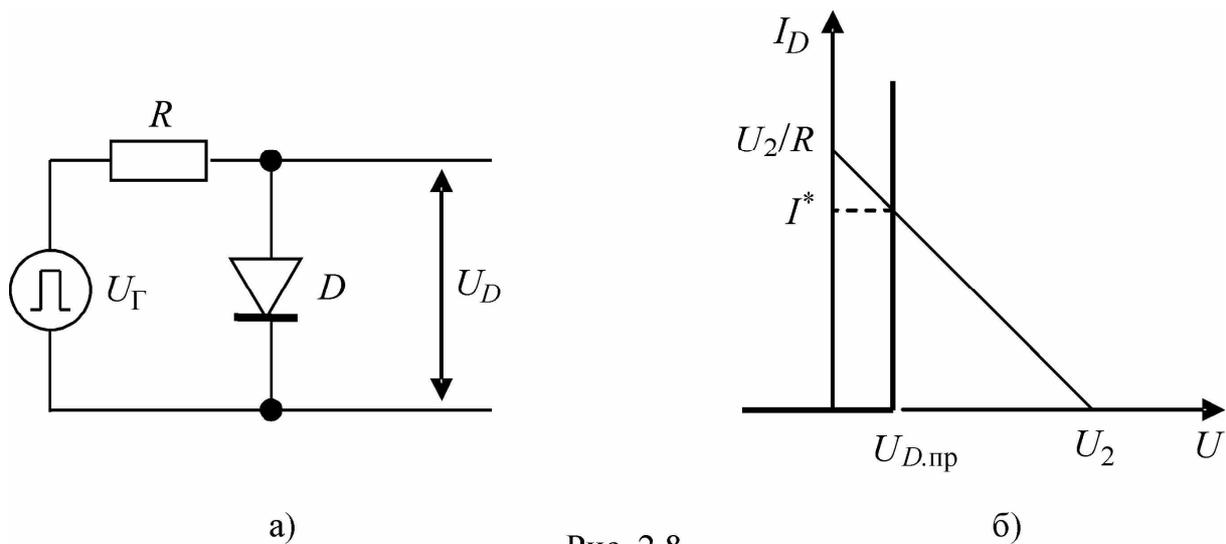


Рис. 2.8

Для упрощения выражений будем считать, что в прямом смещении диод обладает нулевым внутренним сопротивлением $r_{D.пр} \approx 0$, и представляет собой идеальный источник напряжения $U_{D.пр}$. В обратном смещении ток диода равен 0, а внутреннее сопротивление диода бесконечно велико. Тогда ВАХ диода аппроксимируется ступенчатой функцией (рис. 2.8,б).

В исходном состоянии напряжение входного генератора равно $-U_1$, что соответствует обратному смещению диода. Ток диода равен нулю, напряжение на диоде $U_D = -U_1$. В момент времени t_1 напряжение входного генератора мгновенно устанавливается на значении $+U_2$, соответствующем прямому смещению диода. Положение рабочей точки при прямом смещении можно найти графическим или аналитическим путем, используя аппроксимацию ВАХ диода. Координаты рабочей точки в прямом смещении равны $(I^*, U_{D.пр})$.

Поскольку диод в обратном смещении обладает емкостью C_D , источником которой служит барьерная емкость pn -перехода, то при мгновенном изменении напряжения входного генератора от $-U_1$ до $+U_2$ установление напряжения на диоде $U_D(t)$ будет проходить по экспоненте с постоянной времени $\tau_{вкл} = C_D \cdot R$ (переходный процесс показан на рис. 2.9).

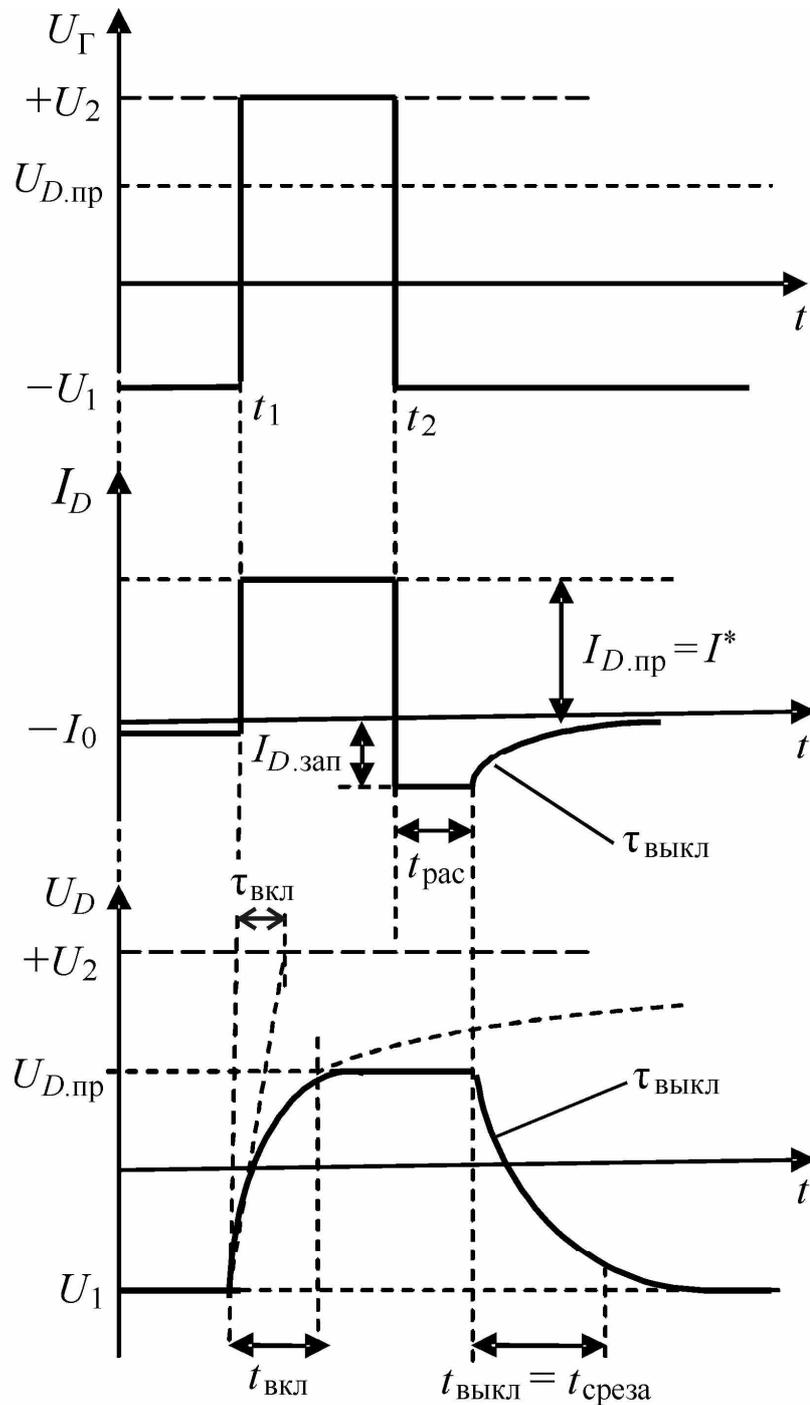


Рис. 2.9

Как следует из графика для определения рабочей точки, напряжение на диоде не может быть больше значения $U_{D.пр}$, каким бы ни было $+U_2$. Поэтому при отпирании диода экспоненциальное нарастание $U_D(t)$ прекращается по достижении $U_{D.пр}$, экспонента

как бы «обрезается». Время установления прямого напряжения на диоде ($t_{\text{вкл}}$) описывается формулой $t_{\text{вкл}} = \tau_{\text{вкл}} \cdot \ln \frac{U_2 + |U_1|}{U_2 - U_{D.\text{пр}}}$.

Ток диода в прямом смещении устанавливается равным $I_{D.\text{пр}} = I^* = \frac{U_2 - U_{D.\text{пр}}}{R}$. Прямое напряжение на диоде $U_{D.\text{пр}}$ является параметром диода и определяется материалом диода и технологией изготовления диода.

Поскольку заряд неосновных носителей Q в прямосмещенном диоде пропорционален току I , то каждому значению тока $I_{D.\text{пр}}$ соответствует свое значение заряда в области pn -перехода, избыточного по отношению к нулевому смещению ($Q_{\text{изб}}$). При выключении диода этот заряд должен исчезнуть (рассосаться), так как обратному току диода соответствует нулевой заряд $Q_{\text{изб}} = 0$.

Пусть в момент времени t_2 напряжение входного генератора мгновенно изменяется от $+U_2$ до $-U_1$. Изменение заряда происходит по экспоненциальному закону $Q(t) = Q_{\text{изб}} \cdot \exp\left(\frac{-t}{\tau_{\text{н}}}\right)$ с постоян-

ной времени $\tau_{\text{н}}$. Благодаря тому, что заряд уходит сравнительно медленно, избыточный заряд в области pn -перехода будет существовать еще некоторое время после момента времени t_2 . Пока есть избыточный заряд, переход может пропускать большие токи, т.е. остается смещенным прямо, а поскольку внешнее напряжение уже сменило знак ($-U_1$), то и ток через диод меняет свое направление на обратное. Таким образом, через диод протекает ток запирания

$I_{\text{зап}} \approx \frac{-U_1}{R}$, который способствует выносу носителей из области

перехода. Такое положение сохраняется некоторое время, необходимое для рассасывания заряда: $t_{\text{рас}} = \tau_{\text{н}} \cdot \ln\left(1 + \frac{I^*}{I_{\text{зап}}}\right)$. По оконча-

нии процесса рассасывания ($t_{\text{рас}}$) наступает второй этап переход-

ного процесса выключения диода – формирование фронта выключения $t_{\text{выкл}} \approx 2,2 \cdot C_D \cdot R$.

Длительность переходного процесса переключения диода ограничивает частоту повторения входных сигналов (перепадов). Рабочая частота не может превышать значения $\frac{1}{f_{\text{МАКС}}} = T = t_{\text{вкл}} + t_{\text{рас}} + t_{\text{выкл}}$.

2.1.5. Диоды Шоттки

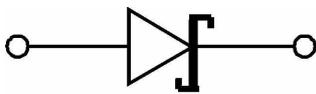


Рис. 2.10

В микроэлектронике, кроме полупроводниковых диодов, широко используется переход металл-полупроводник, так называемый барьер Шоттки, на котором и строятся диоды Шоттки (рис. 2.10).

Физические принципы работы барьера Шоттки отличаются от принципов работы pn -перехода, однако ВАХ этого барьера также хорошо описывается экспоненциальной зависимостью

$$I_{\text{дш}} = I_{0\text{дш}} \cdot \left[\exp\left(\frac{U_{\text{дш}}}{\Phi_T}\right) - 1 \right].$$

Обратный ток диода Шоттки $I_{0\text{дш}}$

имеет другой физический смысл, чем у pn -перехода, и сильно зависит от материалов контакта, как металла, так и полупроводника. Как правило, $U_{D.\text{пр.дш}} < U_{D.\text{пр.pn}}$.

Принципиальное отличие диодов Шоттки от полупроводниковых диодов заключается в том, что электрический ток составляют электроны, которые не накапливаются ни в металле, ни в полупроводнике n -типа. Поэтому динамические свойства диодов Шоттки значительно лучше, чем у полупроводниковых диодов, из-за отсутствия накопления и рассасывания объемного заряда. Время рассасывания отсутствует. Быстродействие диодов Шоттки ограничивается только емкостью контакта металл-полупроводник, которая достаточно мала благодаря малой площади контакта.

При обратном смещении барьер Шоттки работает как управляемый напряжением конденсатор, в качестве которого часто используется в микроэлектронике.

2.2. Биполярные транзисторы

Структура биполярного транзистора (БТ) представляет собой чередование трех слоев полупроводников разного типа проводимости. В зависимости от центрального слоя могут быть два типа биполярных транзисторов: pnp -типа и npn -типа. Рассмотрим биполярный транзистор npn -типа (имея в виду, что все рассуждения справедливы для pnp -транзисторов с учетом знака носителей заряда и полярности питающих напряжений). На рис. 2.11 приведена упрощенная структура npn -транзистора.

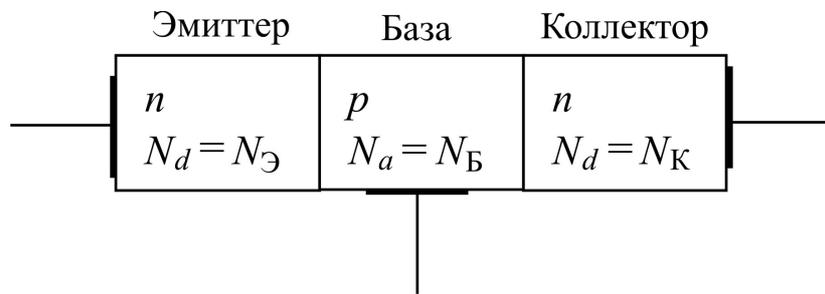


Рис. 2.11

На границе между слоями p - и n -типа образуются pn -переходы. Слои носят названия: эмиттер (n), база (p) и коллектор (n). Соответственно, pn -переходы называются базово-эмиттерными (или просто эмиттерными) и базово-коллекторными (или просто коллекторными). Обозначение биполярного транзистора на принципиальных электрических схемах (условно-графическое обозначение) приведено на рис. 2.12.

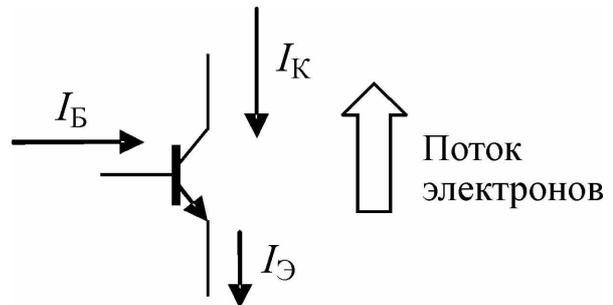


Рис. 2.12

Стрелка на эмиттерном выводе указывает направление тока. В npn -транзисторе ток образуется потоком электронов (неосновными для области базы носителями), и поэтому при положительном напряжении, приложенном к коллектору (относительно эмиттера), электроны движутся к коллектору, а направление тока определяется по движению положительных зарядов. Втекающий ток считается положительным, а вытекающий – отрицательным.

Обычно $N_{\text{Э}} > N_{\text{К}}$, т.е. распределение концентрации примесей в слоях эмиттера и коллектора несимметрично. Типичные значения концентрации примесей для биполярного транзистора в составе интегральных схем $N_{\text{Э}} = 10^{18} \text{ см}^{-3}$, $N_{\text{Б}} = 10^{14} \text{ см}^{-3}$, $N_{\text{К}} = 10^{16} \text{ см}^{-3}$. Возможен и симметричный транзистор, но его характеристики хуже.

В зависимости от внешних напряжений, приложенных к выводам эмиттера, базы и коллектора, возможны четыре варианта смещения переходов, и соответственно, четыре режима работы биполярного транзистора (табл. 2.1).

Таблица 2.1

Режим работы БТ	Состояние перехода база-эмиттер	Состояние перехода база-коллектор
Область отсечки	<i>Обратное смещение</i>	<i>Обратное смещение</i>
Нормальная активная область	<i>Прямое смещение</i>	<i>Обратное смещение</i>
Область насыщения	<i>Прямое смещение</i>	<i>Прямое смещение</i>
Инверсная активная область	<i>Обратное смещение</i>	<i>Прямое смещение</i>

Началом отсчета напряжений может быть потенциал любого вывода, однако чаще всего используют включение транзистора с **общим эмиттером**, когда эмиттер подключен к общей шине ($\varphi_{\text{Э}} = 0$), а потенциалы базы и коллектора отсчитываются от общей шины.

2.2.1. Нормальная активная область

Особый интерес представляет активный режим работы биполярного транзистора. Для обеспечения соответствующих смещений переходов потенциал базы должен быть больше потенциала эмиттера ($\varphi_{\text{Б}} > \varphi_{\text{Э}}$), а потенциал коллектора больше потенциала базы ($\varphi_{\text{К}} > \varphi_{\text{Б}}$). В активной области БТ способен усиливать ток, т.е. ток

коллектора больше тока базы ($I_K > I_B$). Как происходит усиление? Достаточно просто это можно пояснить с помощью следующей модели (рис. 2.13):

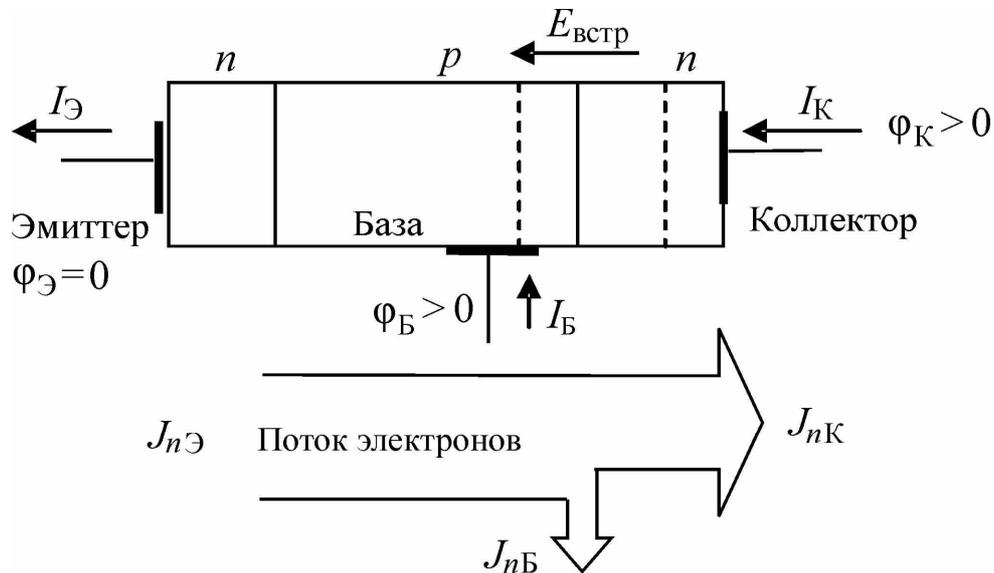


Рис. 2.13

Обратное смещение коллекторного перехода создает непосредственно у границы перехода область, обедненную основными носителями. Таким образом, в n -полупроводнике (в коллекторе) у границы перехода создается слой неосновных носителей, заряд которых противоположен типу полупроводника, т.е. дырок, а в базе, наоборот, слой электронов. В результате в переходном слое образуется встроенное электрическое поле, напряженность которого направлена от коллектора к базе. Дырки не могут пройти из базы в коллектор, так как им препятствует поле, а электронам это поле способствует (захватывает электроны из базы и сбрасывает их в коллектор). Пусть в базу поступает некоторое количество дырок p_1 , соответствующее току базы I_B ($p_1 \sim I_B$). Уйти из базы они не могут, так как им препятствует поле, но по закону сохранения электронейтральности полупроводника из эмиттера поступают электроны для нейтрализации этих дырок, $n_1 = p_1$. Часть электронов действительно рекомбинирует с частью дырок, однако большая часть захватывается полем коллекторного перехода и сбрасывается в коллектор. Количество ушедших в коллектор электронов обозна-

чим $\gamma \cdot n_1$, где $\gamma < 1$. Для нейтрализации оставшихся в базе ($\gamma \cdot p_1$) дырок из эмиттера поступает еще порция электронов $n_2 = \gamma \cdot p_1$. Часть их опять уходит в коллектор, и так далее до установления равновесия. В результате получается, что для нейтрализации p_1 дырок в базе (базовый ток) необходимо, чтобы из эмиттера поступило $n_3 = (1 + \beta) \cdot p_1$ электронов, где коэффициент $\beta \gg 1$. Большая часть этих электронов уходит в коллектор, образуя коллекторный ток $I_K = \beta \cdot I_B$ (так как $I_Э = I_K + I_B$, то ток коллектора можно определить через ток эмиттера: $I_K = \alpha \cdot I_Э$, где коэффициент передачи тока эмиттера $\alpha = \frac{\beta}{1 + \beta} < 1$). Коэффициент передачи тока базы β

зависит от длины базы w , концентрации носителей в эмиттере и базе, напряжений на переходах и других электрофизических параметров полупроводников, образующих БТ.

Аналогично ведет себя транзистор в инверсной активной области, только в качестве эмиттера работает коллектор. Так как транзистор, как правило, несимметричен, то коэффициент передачи тока базы в инверсной области меньше, чем коэффициент передачи в нормальной области ($\beta_N > \beta_I$). Активный режим работы БТ используется для построения усилительных каскадов. Так как $I_K > I_B$, то можно усиливать сигналы, поступающие в базу транзистора.

2.2.2. Область отсечки

В области отсечки оба перехода смещены в обратном направлении: $\varphi_B < \varphi_Э$ ($U_{БЭ} < 0$) и $\varphi_B < \varphi_K$ ($U_{БК} < 0$) (рис. 2.14).

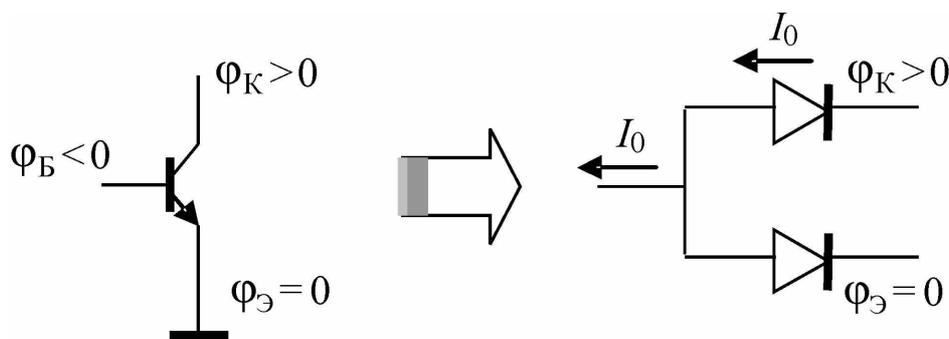


Рис. 2.14

Ток, втекающий в коллектор, равен обратному току перехода: $I_K = I_0$, ток вывода базы $I_B = -I_0$ (вытекающий ток), ток эмиттера $I_\Theta = 0$. В большинстве случаев этими токами можно пренебречь по сравнению с токами, протекающими в соседних цепях, и поэтому считается, что в области отсечки между базой и коллектором, а также между базой и эмиттером будет разрыв электрической цепи. Следовательно, между эмиттером и коллектором в области отсечки нет связи по постоянному току.

Эта область работы БТ используется в ключах и соответствует разомкнутому ключу, не пропускающему ток между коллектором и эмиттером. Подобное представление транзистора в виде ключа показано на рис. 2.15.

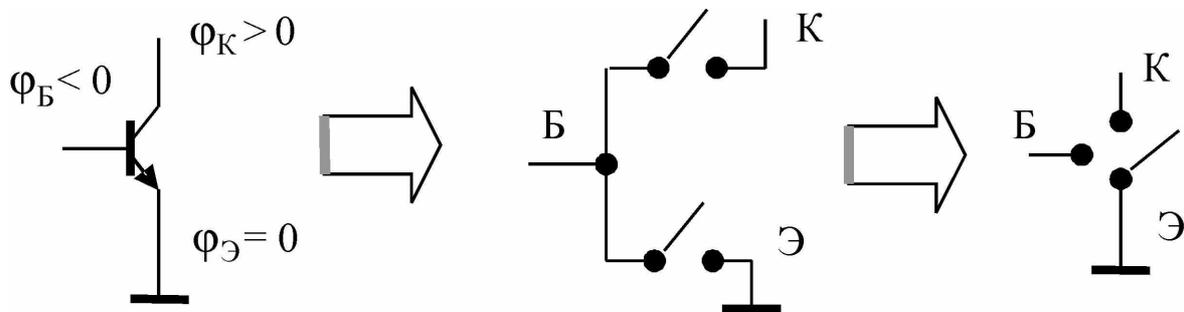


Рис. 2.15

2.2.3. Область насыщения

Если оба перехода смещены в прямом направлении, т.е. $U_{БЭ} > 0$ и $U_{БК} > 0$, то каждый переход может пропускать значительные токи при почти постоянном напряжении на соответствующем переходе.

Прямосмещенный переход можно заменить эквивалентной схемой, состоящей из источника постоянного напряжения $U_{БЭ_{np}}$ или $U_{БК_{np}}$ и небольшого сопротивления. Тогда между коллектором и эмиттером эти источники оказываются включены встречно, и поэтому в области насыщения напряжение между коллектором и эмиттером (без учета падения напряжения от тока на сопротивлениях r_{np}) равно разности напряжений на прямосмещенных переходах $U_{КЭН} = U_{БЭ_{np}} - U_{БК_{np}}$. Если бы БТ был симметричен, т.е. пло-

щади, концентрации носителей и другие электрофизические параметры эмиттерного и коллекторного переходов были одинаковы, то напряжение между коллектором и эмиттером в области насыщения было бы равно 0 ($U_{КЭН} = 0$), однако БТ всегда несимметричен, и потому $U_{КЭН} \neq 0$, хотя и очень малая величина. Поскольку для pn -перехода значение прямого падения напряжения на переходе ($U_{БЭnp}$, $U_{БКnp}$) считается параметром перехода, т.е. постоянной величиной для данного перехода, то и напряжение $U_{КЭН}$ будет параметром БТ, характеризующим напряжение между коллектором и эмиттером в области насыщения. Сопротивление участка цепи между коллектором и эмиттером равно $r_{КЭН} = r_{npК} + r_{npЭ}$ и также постоянно для данного транзистора. Параметр $r_{КЭН}$ отражает изменение напряжения $U_{КЭ}$ при изменении тока коллектора. Типичные значения $U_{КЭН} = 50 \dots 100$ мВ, $r_{КЭН} = 10 \dots 20$ Ом.

С учетом параметров $U_{КЭН}$ и $r_{КЭН}$ эквивалентная схема выходной цепи биполярного транзистора в области насыщения имеет вид, представленный на рис. 2.16.

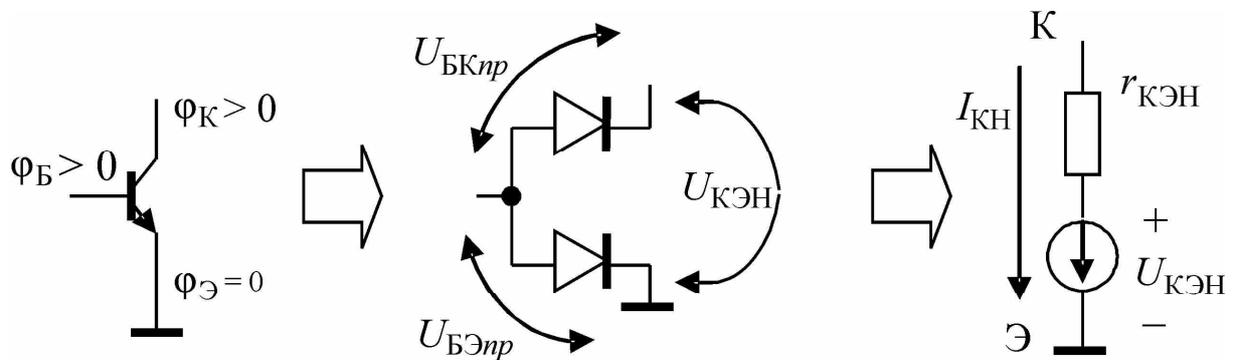


Рис. 2.16

Обратите внимание, что ток коллектора протекает навстречу прямому направлению смещения коллекторного перехода, т.е. как в активной, так и в области насыщения БТ нельзя рассматривать как два независимых перехода.

Область насыщения используется при работе БТ в качестве ключа. Эта область соответствует замкнутому состоянию ключа. Величина тока коллектора в области насыщения ($I_{КН}$)

определяется внешними по отношению к самому транзистору элементами схемы: источниками питания и резисторами. В области насыщения БТ можно представить замкнутым ключом (рис. 2.17).

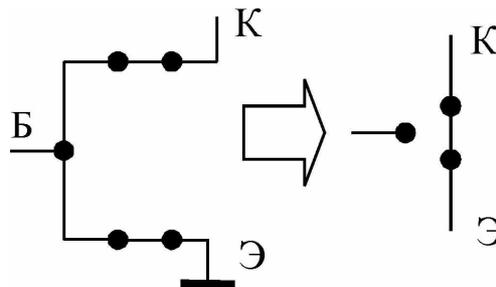


Рис. 2.17

2.2.4. Статические характеристики и параметры БТ

Если представить включение БТ с общим эмиттером в виде четырехполюсника (рис. 2.18), то для данного включения можно построить три семейства статических характеристик:

- 1) входные $I_{\text{ВХ}}(U_{\text{ВХ}}) \equiv I_{\text{Б}}(U_{\text{БЭ}})$;
- 2) выходные $I_{\text{ВЫХ}}(U_{\text{ВЫХ}}) \equiv -I_{\text{К}}(U_{\text{КЭ}})$;
- 3) передаточные.

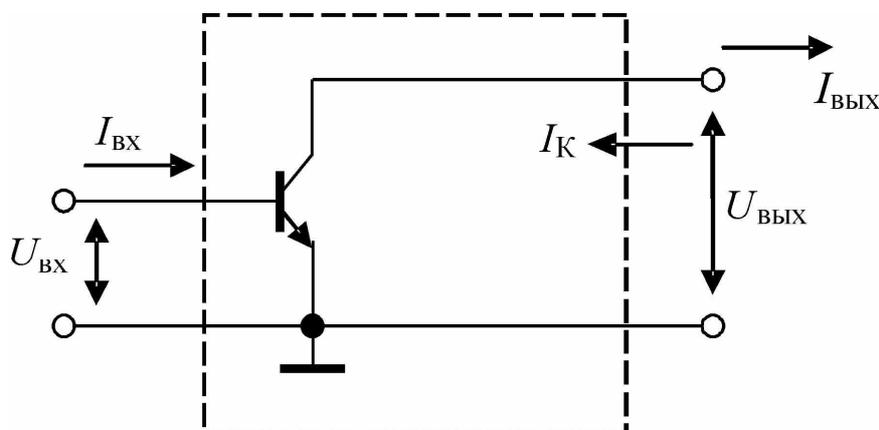


Рис. 2.18

Входным напряжением БТ является напряжение на базово-эмиттерном переходе, поэтому входные характеристики представляют собой экспоненциальную функцию (рис. 2.19). Параметром семейства входных характеристик является выходное напряжение ($U_{\text{КЭ}1}$ и $U_{\text{КЭ}2}$). Изменение выходного напряжения мало влияет на входную ВАХ (сдвиг незначительный), поэтому обычно вместо семейства входных характеристик используют одну входную вольт-амперную характеристику.

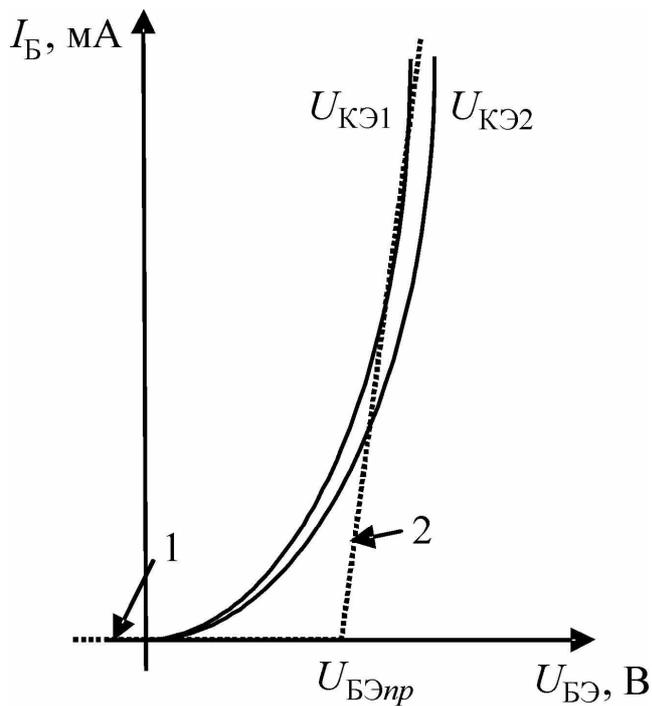


Рис. 2.19

Аналогично диодной входную характеристику БТ можно аппроксимировать линейными отрезками 1 и 2. В этом случае параметром БТ будет напряжение на прямосмещенном эмиттерном переходе $U_{БЭпр}$. При $0 < U_{БЭ} < U_{БЭпр}$ ток базы равен 0, т.е. переход база-эмиттер открыт по напряжению, но закрыт по току. Напряжение $U_{БЭпр}$ называют также *напряжением отпирания транзистора*. При $U_{БЭ} < 0$ эмиттерный переход смещен в обратном направлении, т.е. закрыт.

Выходные характеристики БТ – это зависимость тока коллектора от напряжения между коллектором и эмиттером $I_K(U_{КЭ})$ при заданном токе базы или напряжении база-эмиттер (рис. 2.20). Поскольку зависимость $I_B(U_{БЭ})$ носит экспоненциальный характер, то малое изменение входного напряжения ($\Delta U_{БЭ}$) приводит к значительному изменению тока базы и поддерживать постоянным входное напряжение затруднительно. Поэтому в качестве параметра выходных характеристик обычно используется ток базы. Выходные характеристики БТ имеют две резко выраженных области. При малых напряжениях $U_{КЭ}$ выходной ток коллектора сильно зависит от выходного напряжения и почти не зависит от входного тока базы (соответствует области насыщения БТ). Вторая область соответствует работе БТ в нормальной активной области, где коллекторный ток линейно зависит от входного тока базы (с коэффициентом передачи тока базы β) и практически не зависит от выходного напряжения.

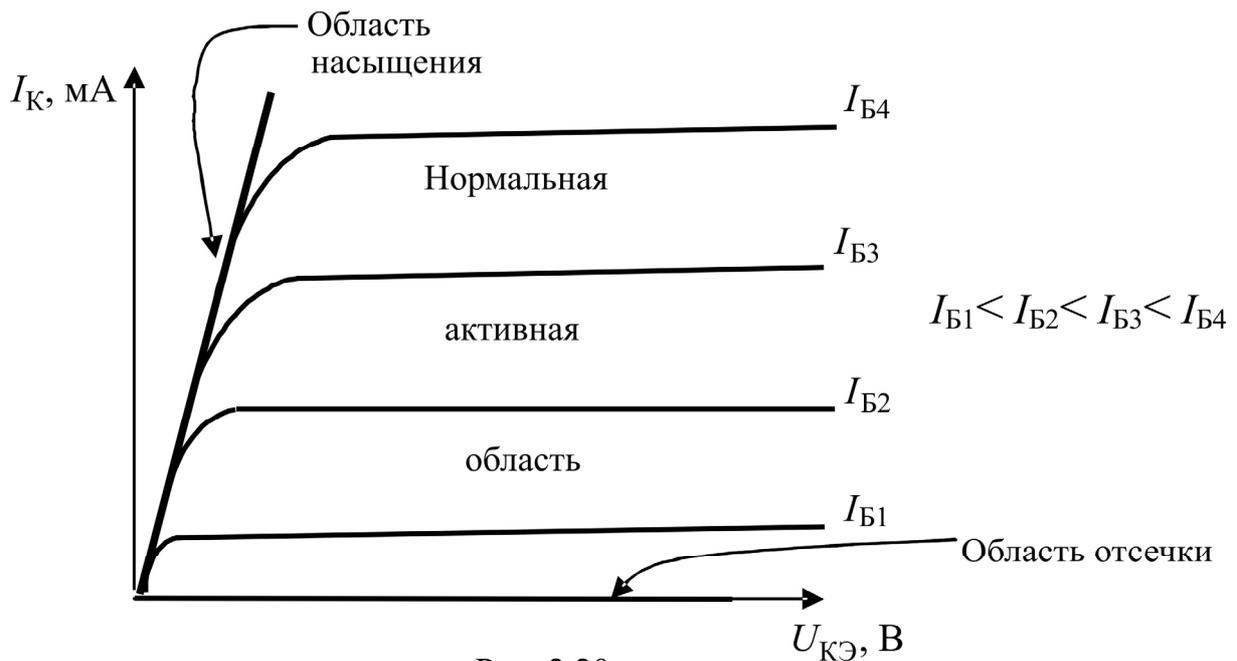


Рис. 2.20

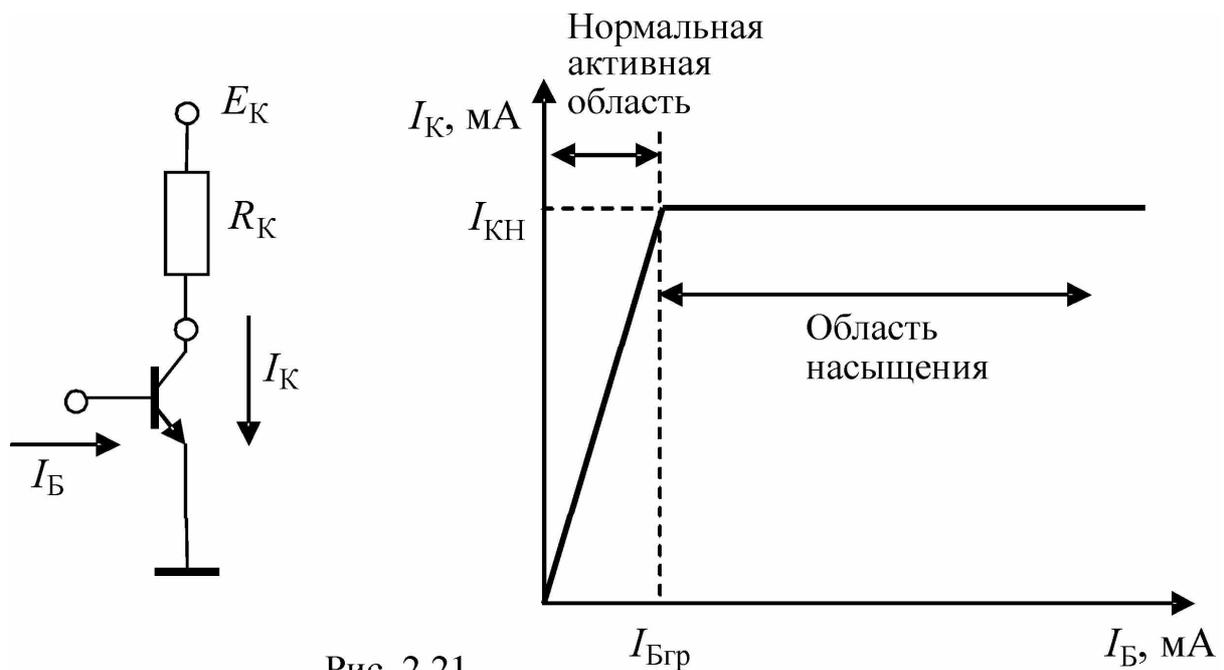


Рис. 2.21

Передаточные характеристики могут быть *токовыми*, т.е. зависимостью тока коллектора от тока базы $I_{\text{вых}} (I_{\text{вх}}) \equiv I_{\text{К}} (I_{\text{Б}})$ (рис. 2.21). В нормальной активной области $I_{\text{К}} = \beta \cdot I_{\text{Б}}$. Если ток коллектора ничем не ограничен, линейная зависимость продолжается бесконечно. Если ток коллектора ограничивается внешними по отношению к БТ элементами схемы (напряжением источника питания, сопротивлением резисторов), то при достижении некото-

рого тока базы ($I_{Бгр}$) коллекторный ток не может больше расти (ток коллектора не может превышать значение $I = \frac{E_K}{R_K}$) и ограничивается на уровне тока коллектора насыщения ($I_{КН}$), что соответствует переходу транзистора в область насыщения.

Другой тип передаточных характеристик – *потенциальная характеристика*, т.е. зависимость $U_{Вых} (U_{Вх}) \equiv U_{КЭ} (U_{БЭ})$ (рис. 2.22). Пока входное напряжение $U_{БЭ}$ меньше $U_{БЭ_{пр}}$, ток эмиттера равен 0, т.е. БТ находится в отсечке. В области отсечки переходы БТ представляют собой разрыв электрической цепи, выходное напряжение определяется только внешними источниками питания и не зависит от входного напряжения. Когда входное напряжение достигает значения $U_{БЭ_{пр}}$, открывается эмиттерный переход и БТ попадает в нормальную активную область работы. В нормальной активной области выходное напряжение $U_{КЭ}$ при наличии внешнего источника питания E_E и резистора R_K определяется через ток коллектора по правилу Кирхгофа $U_{КЭ} = E_K - I_K \cdot R_K$. Увеличение входного напряжения, а следовательно, входного тока I_B , соответствует увеличению выходного тока коллектора I_K , а следовательно, уменьшению выходного напряжения, т.е. транзистор инвертирует фазу входного сигнала. Когда коллекторное напряжение становится меньше входного (базового) на величину $U_{БК_{пр}}$, что происходит при некотором значении $U_{БЭ} = U_{гран}$, открывается коллекторный переход, транзистор входит в область насыщения, и коллекторное напряжение фиксируется на уровне $U_{КЭН}$. В этом режиме ток коллектора насыщения определяется внешними по отношению к БТ элементами схемы: $I_{КН} = \frac{E_K - U_{КЭН}}{R_K} \approx \frac{E_K}{R_K}$ (при условии, что $U_{КЭН} \ll E_K$), и практически не зависит от параметров транзистора. Поскольку наклон передаточной характеристики в нормальной активной области зависит от параметров внешних элементов, то $U_{гран}$ также зависит от внешних элементов, тогда как $U_{БЭ_{пр}}$ для данного транзистора постоянная величина.

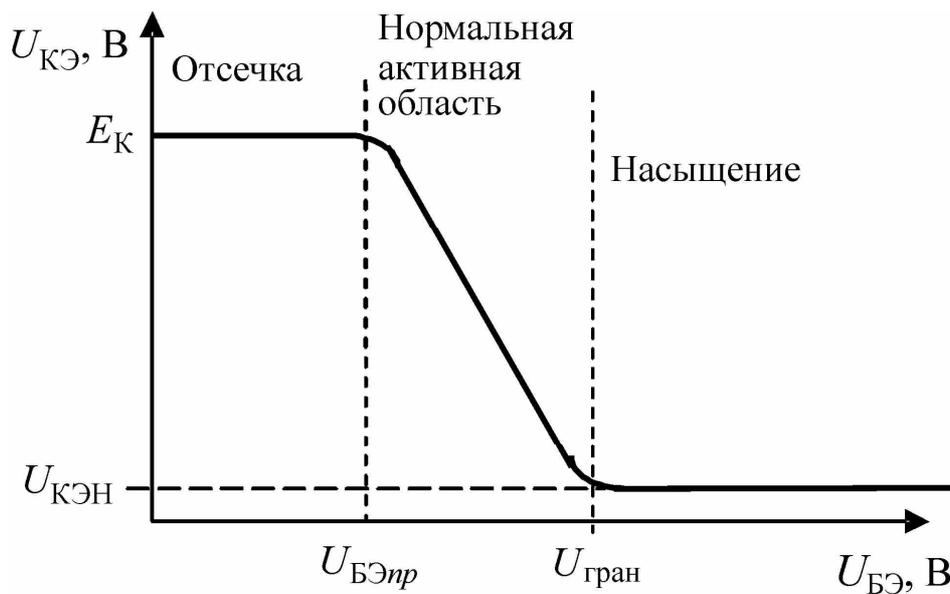


Рис. 2.22

Еще один тип передаточных характеристик – зависимость выходного тока (тока коллектора) от входного напряжения $I_K(U_{БЭ})$. Эта зависимость имеет сильную нелинейность и близка к экспоненциальной. Поэтому данной характеристикой пользуются редко.

Для анализа работы схем на БТ удобно заменять транзистор линейной эквивалентной схемой. Так как в областях отсечки и насыщения выходные напряжения и токи практически не зависят от входных, то и эквивалентные схемы для анализа работы БТ, заменяющие транзистор в этих областях, представляют собой разрыв электрической цепи (в области отсечки) или короткое замыкание (в области насыщения).

Более сложная эквивалентная схема БТ в нормальной (инверсной) активной области. Используя ВАХ БТ в нормальной активной области, можно ввести параметры БТ, которые позволяют заменить БТ эквивалентной схемой, приведенной на рис. 2.23.

Статические параметры БТ в нормальной активной области

1) Усилительная способность БТ характеризуется *коэффициентом усиления (передачи) тока базы* β . Коэффициент β определяется по передаточной токовой характеристике БТ: $\beta = \frac{dI_K}{dI_B}$. Типичные

значения β для транзисторов в составе интегральных микросхем 50...100.

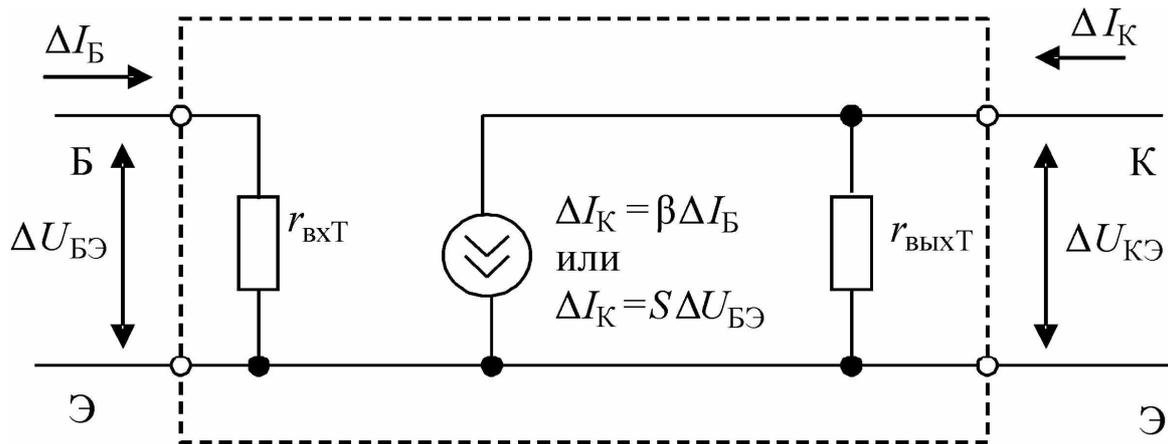


Рис. 2.23

2) Усиление, оцениваемое по передаточной характеристике $I_K(U_{БЭ})$, характеризуется *крутизной характеристики* БТ:

$$S_{БТ} = \frac{dI_K}{dU_{БЭ}}. \text{ С учетом экспоненциальной зависимости выражение}$$

для крутизны можно записать как $S_{БТ} \approx \frac{I_K}{\Phi_T}$. При токе коллектора

равном 1 мА и комнатной температуре типичные значения крутизны 40 мА/В.

3) *Дифференциальное сопротивление эмиттерного перехода* $r_{Э} = \frac{dU_{БЭ}}{dI_{Э}} \approx \frac{\Phi_T}{I_{Э}}$. При достаточно больших β (более 50) и комнатной

температуре величина $r_{Э}$ составляет примерно 25 Ом.

4) *Входное сопротивление транзистора* $r_{вхТ}$ состоит из двух частей: дифференциального сопротивления $r_{БЭ} = \frac{dU_{БЭ}}{dI_{Б}}$ и объемно-

го сопротивления полупроводника пассивной области базы, прилегающей к внешним выводам, $r_{Б}$. Таким образом, входное сопротивление транзистора, т.е. сопротивление, нагружающее источник входного сигнала, равно $r_{вхТ} = r_{БЭ} + r_{Б} \approx \beta \cdot r_{Э}$.

5) *Выходное сопротивление БТ* $r_{выхТ}$ характеризует наклон выходных характеристик БТ в нормальной активной области.

$r_{\text{выхТ}} = r_{\text{кЭ}} = \frac{dU_{\text{кЭ}}}{dI_{\text{к}}}$. Типичное значение выходного сопротивления

БТ в составе ИС 100...500 кОм, т.е. достаточно большое по сравнению с внешними сопротивлениями, чтобы считать $r_{\text{выхТ}} = \infty$.

2.2.5. Задание режима БТ по постоянному току

Чтобы построить схему на БТ, выполняющую определенную функцию (усиления, переключения и т.д.), необходимо предварительно поместить транзистор в условия, обеспечивающие работу в определенной области ВАХ. Наиболее важно задание рабочей точки в усилительных схемах, где БТ работает в нормальной активной области, так как усиление и допустимый диапазон входных сигналов зависит от выбора рабочей точки.

Задание рабочей точки обеспечивается внешними по отношению к транзистору элементами схемы. Поэтому схема любого каскада, кроме самого БТ, содержит ряд резисторов, источников питания и других необходимых элементов.

Для задания нормального активного режима нужно обеспечить прямое смещение эмиттерного перехода и обратное смещение коллекторного перехода. Воспользуемся тем же способом, что и для диода, а именно, подключим к базе БТ внешний источник питания $E_{\text{Б}}$ через резистор $R_{\text{Б}}$ (рис. 2.24).

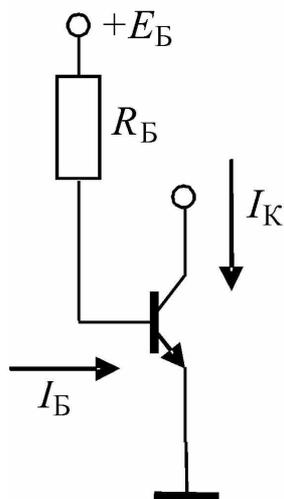


Рис. 2.24

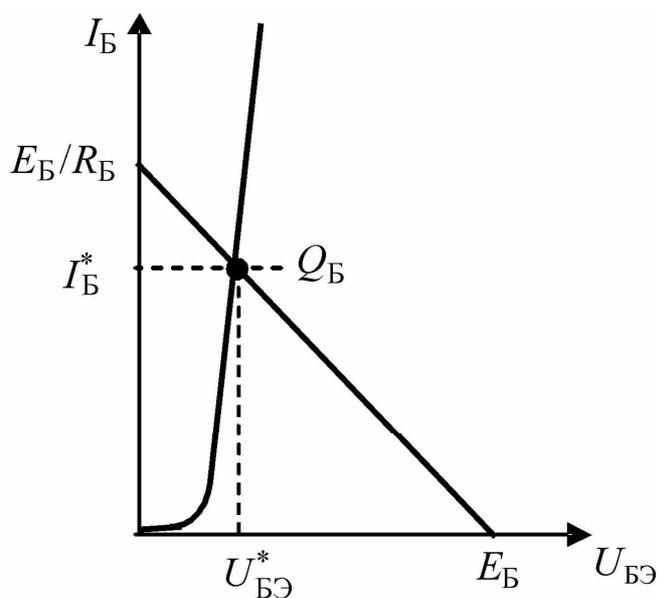


Рис. 2.25

Тогда рабочая точка в базовой цепи находится на пересечении входной характеристики транзистора $I_{\text{вх}}(U_{\text{вх}}) \equiv I_{\text{Б}}(U_{\text{БЭ}})$ и линейной

характеристики $I = \frac{E_{\text{Б}} - U_{\text{БЭ}}}{R_{\text{Б}}}$. Пересечению соответствует точка $Q_{\text{Б}}$ с координатами $(U_{\text{БЭ}}^*, I_{\text{Б}}^*)$, как показано на рис. 2.25. Если пренебречь значением внутреннего сопротивления транзистора $r_{\text{Б}}$ по сравнению $R_{\text{Б}}$, т.е. использовать ступенчатую аппроксимацию входной характеристики, то значение $U_{\text{БЭ}}^* = U_{\text{БЭ}np}$. Тогда ток базы, заданный с помощью $E_{\text{Б}}$, $R_{\text{Б}}$, равен $I_{\text{Б}}^* = \frac{E_{\text{Б}} - U_{\text{БЭ}np}}{R_{\text{Б}}}$ и при условии стабильных величин $E_{\text{Б}}$, $R_{\text{Б}}$ и $U_{\text{БЭ}np}$ постоянен.

На плоскости выходных характеристик данному значению тока базы $I_{\text{Б}}^*$ соответствует характеристика $I_{\text{К}}(U_{\text{КЭ}})$, т.е. множество рабочих точек. Для правильной работы транзистора надо задать одну точку. Дополним схему источником постоянного напряжения $E_{\text{К}}$ и резистором $R_{\text{К}}$ (рис. 2.26,а).

На плоскости выходных характеристик данному значению тока базы $I_{\text{Б}}^*$ соответствует характеристика $I_{\text{К}}(U_{\text{КЭ}})$, т.е. множество рабочих точек. Для правильной работы транзистора надо задать одну точку. Дополним схему источником постоянного напряжения $E_{\text{К}}$ и резистором $R_{\text{К}}$ (рис. 2.26,а).

На плоскости выходных характеристик данному значению тока базы $I_{\text{Б}}^*$ соответствует характеристика $I_{\text{К}}(U_{\text{КЭ}})$, т.е. множество рабочих точек. Для правильной работы транзистора надо задать одну точку. Дополним схему источником постоянного напряжения $E_{\text{К}}$ и резистором $R_{\text{К}}$ (рис. 2.26,а).

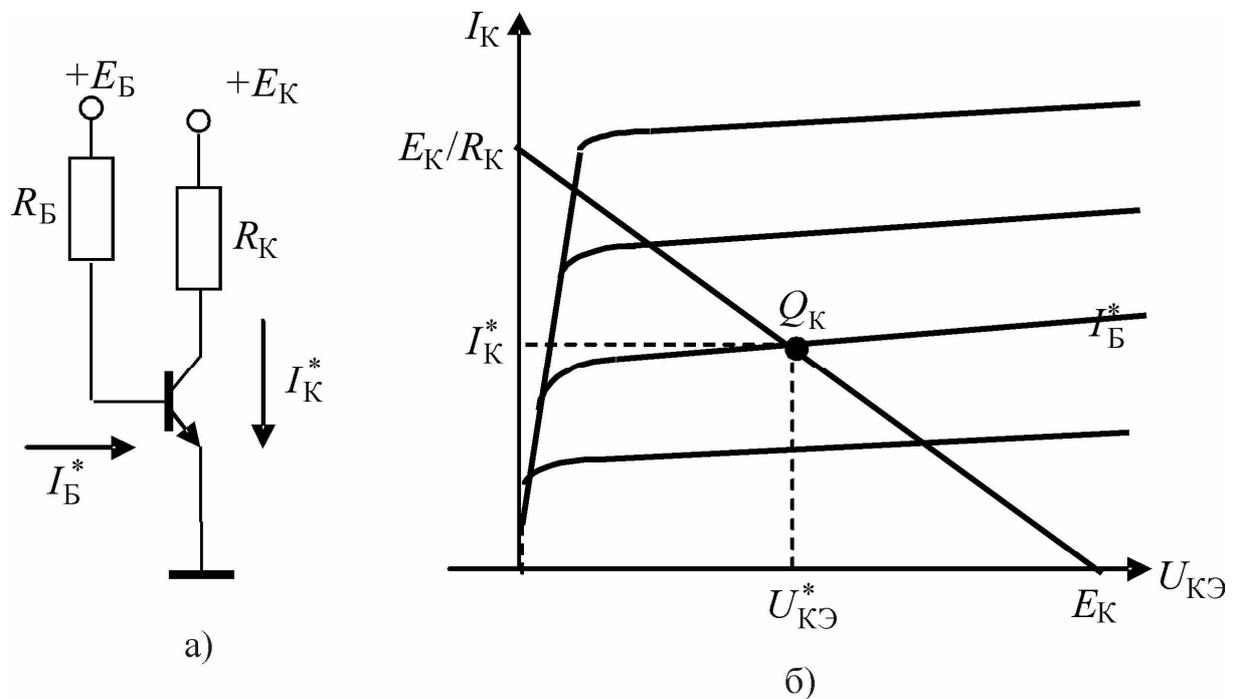


Рис. 2.26

Нарисуем на вольт-амперной плоскости выходных характеристик (рис. 2.26,б) нагрузочную прямую – линию, определяемую равенством $I = \frac{E_K - U_{КЭ}}{R_K}$. Координаты точки пересечения нагрузочной прямой и выходной характеристики БТ, соответствующей току базы I_B^* , однозначно задают ток коллектора I_K^* и напряжение между выводами коллектора и эмиттера БТ $U_{КЭ}^*$. Токи I_K^* и I_B^* и напряжения $U_{КЭ}^*$ и $U_{БЭ}^* = U_{БЭпр}$ постоянны, если не изменяются значения E_B , R_B и E_K , R_K . Режим по постоянному току – это постоянные значения токов I_K^* , I_B^* , $I_Э^*$ и постоянные значения напряжений между выводами транзистора $U_{БЭ}^*$, $U_{КЭ}^*$, $U_{БК}^*$ в отсутствии входного переменного сигнала (рис. 2.27). Очевидно, что стабильность рабочих точек зависит от стабильности напряжения внешних источников питания и стабильности сопротивлений внешних резисторов.

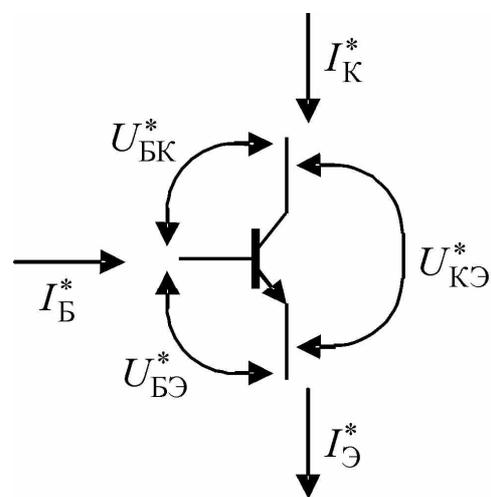


Рис. 2.27

Чтобы уменьшить количество источников питания, смещение на базу задают от источника E_K с помощью резистивного делителя напряжения R_1 , R_2 (рис. 2.28). Входной переменный сигнал поступает в точку входа (на базу транзистора) и суммируется с режимными токами. Если переменный входной сигнал имеет постоянную составляющую, следует разделить точку базы и источник входного сигнала по постоянному току.

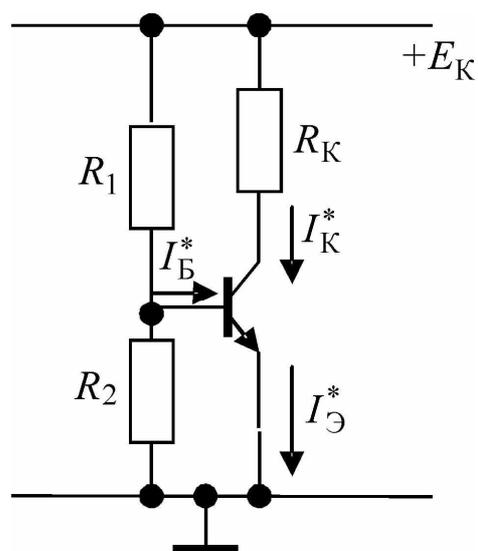


Рис. 2.28

2.2.6. Динамические характеристики и параметры БТ

Если ток и напряжение на входе БТ изменять медленно, то скорость установления новых значений токов и напряжений совпадает со скоростью изменения входного сигнала. Если же входной сигнал меняется резко, что свойственно высокочастотному синусоидальному сигналу или ступеньке прямоугольного напряжения, то установление нового значения выходного тока (а следовательно, и напряжения) происходит не мгновенно. Это связано с инерционностью процесса переноса носителей в базе транзистора и процесса изменения заряда носителей в базе и переходных слоях (эмиттерного и коллекторного переходов). Динамические характеристики и параметры БТ характеризуют быстродействие прибора, т.е. как скоро установятся новые токи и напряжения в транзисторе при резком изменении входного сигнала. Для описания быстродействия используют частотные и переходные характеристики.

В активной области коллекторный переход БТ смещен обратно, а эмиттерный прямо. Какие факторы затягивают установление тока коллектора при ступенчатом входном напряжении?

1) Конечная длина области базы (между коллекторным и эмиттерным переходами) и конечная скорость носителей заряда и ее разброс.

Пусть в базу со стороны эмиттерного перехода входят одновременно n_1 носителей с одинаковой скоростью v_1 . До коллекторного перехода носители доходят с задержкой равной τ_T – времени пролета носителей через базу, которое зависит от начальной скорости носителей и длины базы. Пока носители двигаются к коллектору

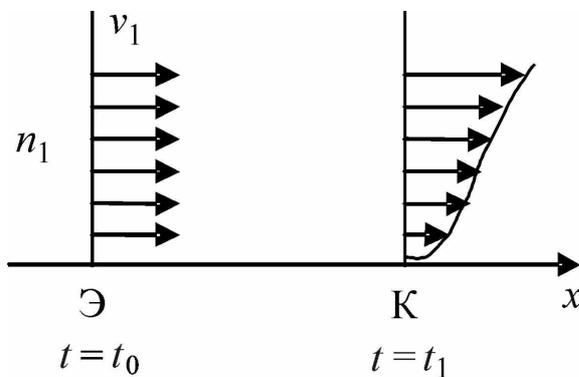


Рис. 2.29

под влиянием электрического поля, они испытывают соударения, от чего меняется их скорость и направление движения. Поэтому у коллектора носители оказываются неодновременно и с разными скоростями (рис. 2.29). Чем длиннее база, тем более «размазан» будет фронт коллек-

торного тока. Таким образом, кроме среднего времени пролета проявляется разброс времени пролета.

Процессы переноса носителей приводят к тому, что коэффициент передачи тока базы β зависит от частоты передаваемого сигнала. На высоких частотах коэффициент β уменьшается по сравнению со значением на средних и низких частотах. Частотная характеристика коэффициента передачи тока базы $\beta(f)$ имеет спад на высоких частотах (аналогично интегрирующему звену) (рис. 2.30).

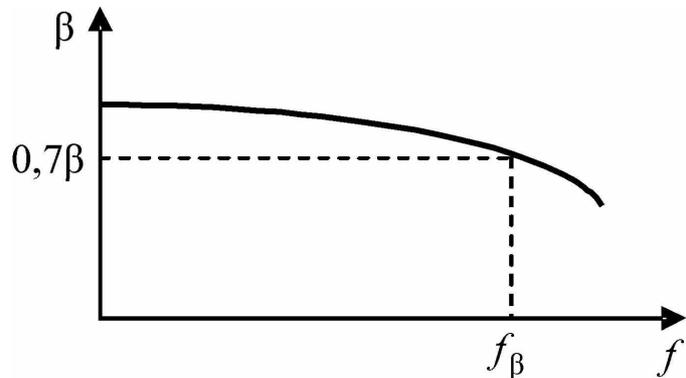


Рис. 2.30

Характерная частота f_β определяется как частота, на которой коэффициент β уменьшается в $\sqrt{2}$ раз и связывается с постоянной времени τ_β , физический смысл которой — среднее время жизни неосновных носителей в базе БТ, $f_\beta = \frac{1}{2\pi \cdot \tau_\beta}$.

2) Чтобы через базу мог протекать ток I_1 , в базе необходим заряд Q_1 , току I_2 соответствует заряд Q_2 . При скачке тока от I_1 до I_2 процесс установления заряда инерционен и подобен влиянию емкости. Процесс установления заряда и влияние его длительности на быстродействие транзистора можно отразить емкостью коллекторного перехода C_K , включенной параллельно коллекторному переходу (между базой и коллектором), перезаряд которой осуществляется через параллельное соединение внутреннего выходного сопротивления транзистора $r_{\text{выхТ}}$ и внешнего по отношению к транзистору сопротивления R_K , задающего режим БТ. Постоянная времени перезаряда емкости C_K равна $\tau_{C_K} = \beta \cdot C_K \cdot r_{\text{выхТ}} \parallel R_K$. Коэффициент β в формуле появляется из-за того, что емкость коллектора включена между входом и выходом транзистора (в обратной

связи), поэтому изменение потенциала на этой емкости увеличено в β раз.

Влияние емкости эмиттерного перехода на быстродействие БТ пренебрежимо мало по сравнению с емкостью коллекторного перехода, так как эмиттерный переход смещен прямо и емкость $C_Э$ шунтирована малым сопротивлением эмиттерного перехода. Постоянная времени перезаряда $C_Э$ мала.

Для упрощения анализа переходный процесс установления тока коллектора в нормальной активной области работы БТ аппроксимируется экспоненциальной зависимостью с обобщенной эквивалентной постоянной времени, включающей в себя оба фактора, ограничивающих быстродействие БТ (рис. 2.31). Эквивалентная постоянная времени равна $\tau_{\text{ЭКВ}} = \tau_{\beta} + \tau_{C_K}$. В этом случае переходный процесс установления тока коллектора описывается следующим образом: $\Delta I_K = \beta \cdot \Delta I_B \left[1 - \exp\left(-\frac{t}{\tau_{\text{ЭКВ}}}\right) \right]$.

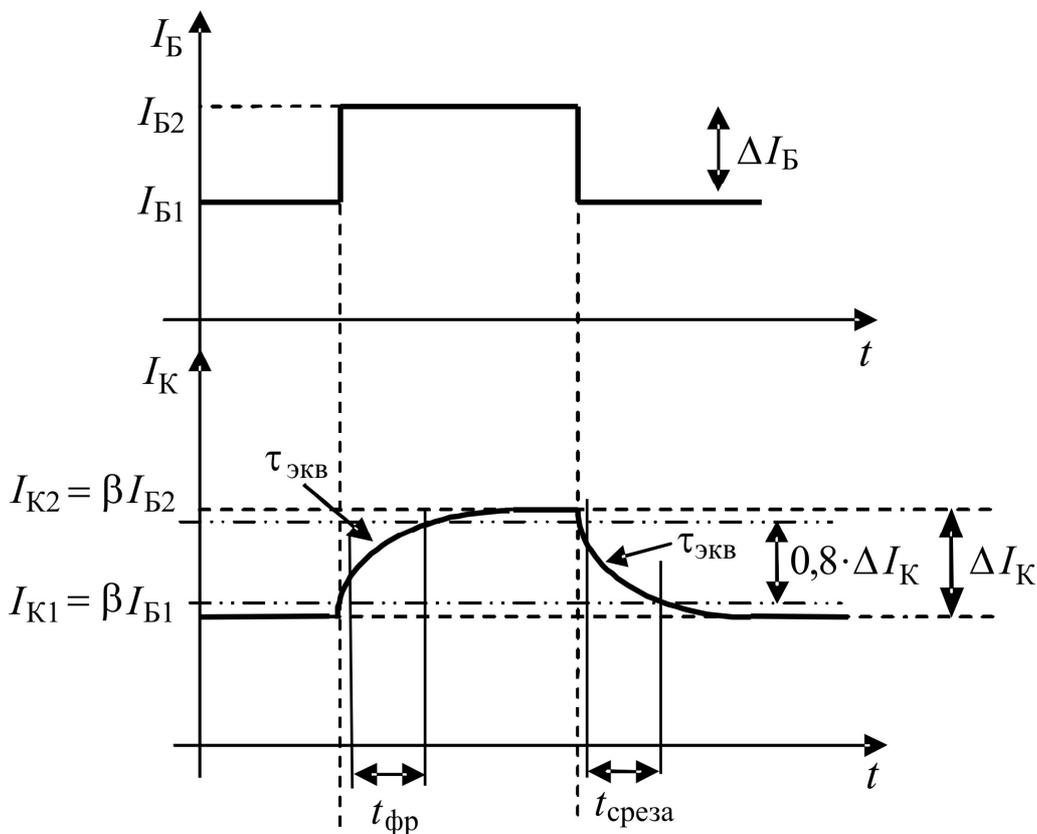


Рис. 2.31

Амплитуда изменения тока базы ΔI_B должна быть мала, чтобы диапазон работы БТ можно было считать линейным и БТ не выходил за пределы нормальной активной области. Тогда длительность переходного процесса установления тока коллектора, определенная по уровню 0,1...0,9 амплитудного значения ΔI_K , равна $t_{фр} \cong 2,2 \cdot \tau_{эКВ} \approx t_{среза}$.

В области отсечки, когда оба перехода смещены в обратном направлении, быстрое действие БТ характеризуется перезарядом барьерных емкостей переходов $C_{Э}$ и C_K через внутренние и внешние сопротивления, и постоянной времени $\tau_{от}$ – средним временем жизни носителей в базе в режиме отсечки.

В области насыщения, когда оба перехода смещены прямо, длительностью процесса перезаряда емкостей переходов можно пренебречь, а быстрое действие характеризуется постоянной времени накопления заряда τ_H – средним временем жизни носителей в режиме насыщения.

2.3. Полевые транзисторы

2.3.1. Принцип работы полевых транзисторов

Кроме БТ в микроэлектронике широко используются полевые транзисторы.

Физические принципы работы ПТ отличаются от принципа работы БТ:

1) Управление потоком носителей осуществляется с помощью электрического поля, которое создается подачей соответствующего напряжения на управляющий электрод. (Отсюда название *полевой*.)

2) В полевых транзисторах ток создается потоком носителей одного типа, основного для данного типа полупроводника, т.е. дырки в полупроводнике *p*-типа и электроны в полупроводнике *n*-типа. (Отсюда второе название этих приборов – *униполярный*.)

3) Между управляющим электродом и управляемым потоком носителей нет гальванической связи, т.е. через управляющий электрод не протекает ток.

Возьмем кристалл полупроводника n -типа, приложим к нему напряжение $+U_{СИ}$ (рис. 2.32). Если в полупроводнике есть свободные электроны, а они при комнатной температуре есть, то потечет ток I , величина которого зависит от концентрации носителей, подвижности носителей, электродинамической проницаемости полупроводника, геометрических размеров кристалла и т.п. параметров кристалла полупроводника. Ток образуется потоком электронов, перемещающихся от истока к стоку.

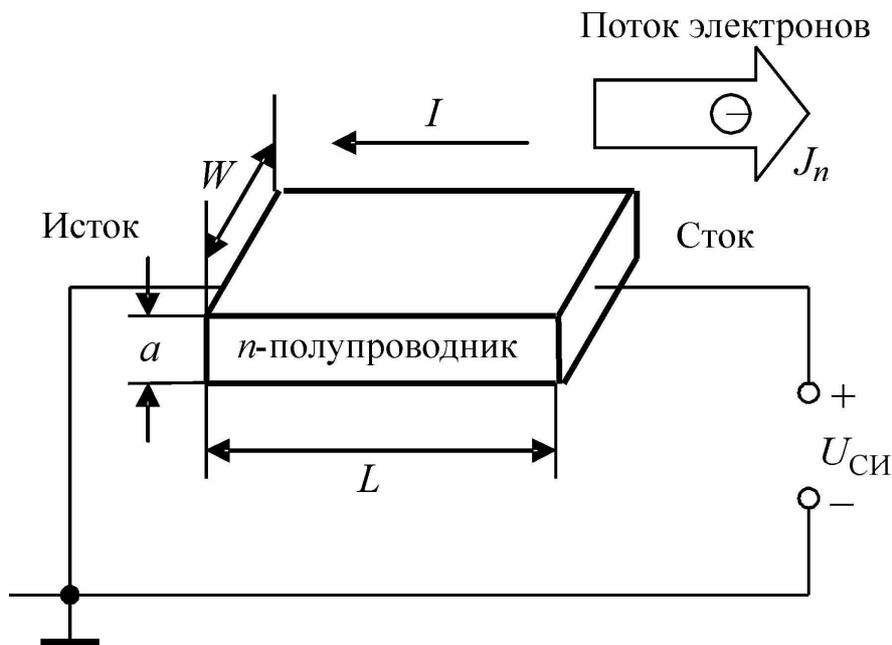


Рис. 2.32

Если сверху кристалла установить пластину, на которую подать электрическое напряжение, то в кристалле возникнет электрическое поле, которое изменяет объемное сопротивление полупроводника. Отрицательное напряжение на пластине будет отталкивать электроны вглубь полупроводника, а положительное, напротив, подтаскивать их к поверхности. Изменение количества носителей в слое полупроводника приводит к изменению сопротивления слоя, а следовательно, к изменению тока, текущего через кристалл.

Управляющий электрод называется затвором. Область под затвором называется каналом. Между затвором и каналом не должно быть гальванической связи. В качестве затвора используются:

1) обратносмещенные pn -переходы (полевые транзисторы с управляющим pn -переходом (ПТУП));

2) барьер Шоттки в обратном смещении (полевые транзисторы с затвором Шоттки (ПТШ));

3) металлическая пластина с изолирующим слоем диэлектрика между ней и каналом (полевые транзисторы со структурой металл-диэлектрик (окисел)-полупроводник (МДП-транзисторы или МОП-транзисторы)). В качестве диэлектрика чаще всего используется двуокись кремния толщиной 20–100 нм.

Материал канала может быть как n -, так и p -типа, т.е. полевые транзисторы бывают n -канальные и p -канальные. Условное обозначение ПТУП и ПТШ на схемах одинаковое, тип канала отражается направлением стрелки на затворе (рис. 2.33).



Рис. 2.33

ПТШ обеспечивают более высокую граничную частоту, большую рассеиваемую мощность, а также более технологичны. ПТУП используется главным образом в усилительной технике, а ПТШ – в логических схемах.

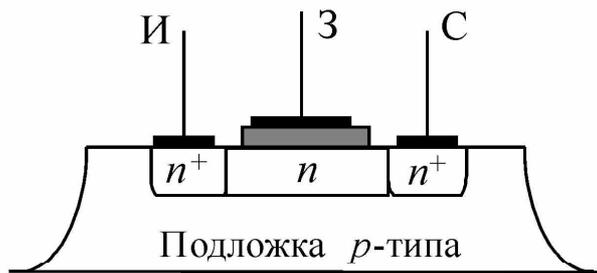
МДП-транзисторы могут быть как со встроенным каналом (т.е. при нулевом напряжении на затворе канал уже существует), так и с индуцированным каналом (т.е. при нулевом напряжении на затворе канала нет, а возникает он лишь при некотором пороговом значении напряжения на затворе).

Структуры МДП со встроенным каналом и с индуцированным каналом отличаются незначительно. Тип канала отображается направлением стрелки на выводе подложки (рис. 2.34).

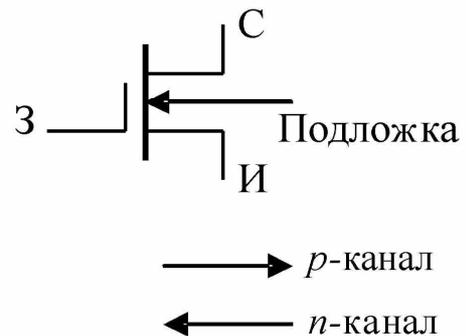
В структуре МДП-транзистора канал с подложкой образуют pn -переход. Естественно, для нормальной работы транзистора необходимо, чтобы этот переход был смещен в обратном направлении. Для этого контакт (вывод) подложки n -канального МДП-транзистора должен быть подключен к точке схемы с наименьшим потенциалом (например, к истоку). У p -канального МДП-транзистора вывод подложки, наоборот, подключается к точ-

ке с наибольшим положительным потенциалом. В принципе, если менять потенциал вывода подложки, то можно управлять током через канал, аналогично ПТУП. Иногда это свойство используют, при этом подложка работает в качестве второго управляющего электрода.

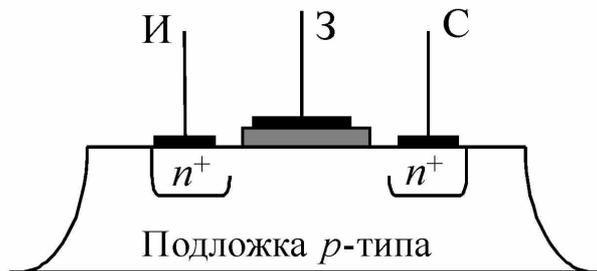
Структура МДП-транзистора с встроенным каналом n -типа



Обозначение



Структура МДП-транзистора с индуцированным каналом n -типа



Обозначение

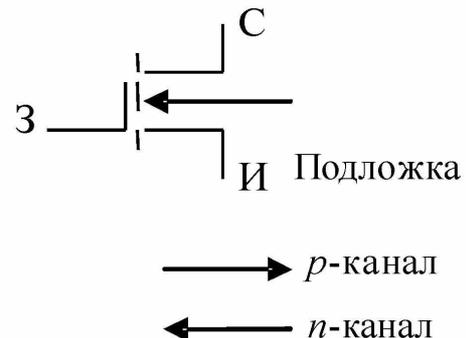


Рис. 2.34

В интегральных схемах широко используется сочетание МДП-транзисторов с каналами разного типа. Такие пары транзисторов (с p - и n -каналом) называются комплементарными (взаимодополняющими) МДП-транзисторами (КМДП).

2.3.2. Статические характеристики и параметры полевых транзисторов

А) Полевые транзисторы с управляющим pn -переходом

Для ПТУП (и ПТШ) обычной является схема включения с общим истоком, изображенная на рис. 2.35:

Так как согласно принципу работы ПТ между затвором и каналом нет гальванической связи, ток затвора пренебрежимо мал (ток обратносмещенного *pn*-перехода) и не зависит от напряжения $U_{ЗИ}$, поэтому у ПТ нет входных характеристик, а только выходные и передаточные. Входное сопротивление транзистора в любой области работы будет очень велико ($I_{30} \approx 10^{-12}$ А, $r_{вхТ} = 1 \dots 10$ МОм). Благодаря малости тока затвора можно считать, что у ПТ ток стока равен току истока $I_C = I_{И}$.

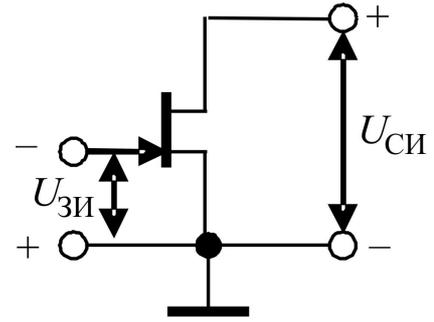
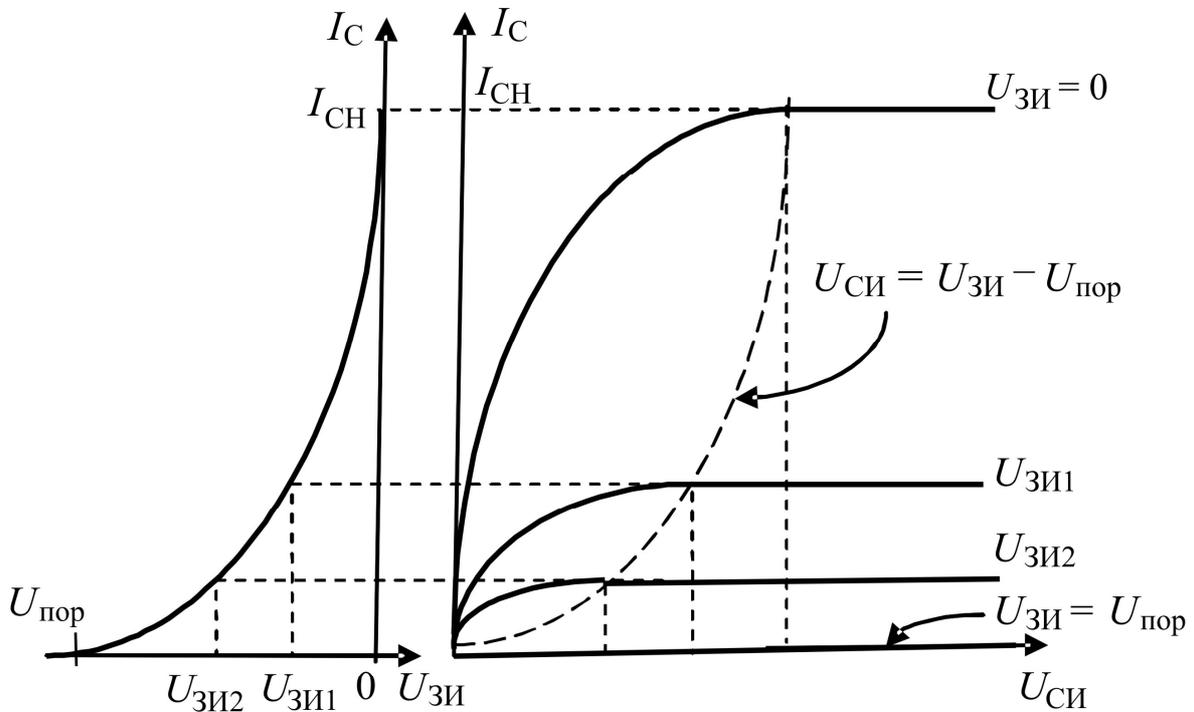


Рис. 2.35

На рис. 2.36 приведены передаточная и выходные характеристики ПТ с управляющим переходом. Чтобы управляющий переход не смещался в прямом направлении, потенциал затвора U_3 должен быть меньше потенциала истока $U_{И}$: $U_3 < U_{И}$. Поэтому рабочая область управляющего напряжения ограничена диапазоном $U_{ЗИ} < 0$.



Передаточная характеристика

Выходные характеристики

Рис. 2.36

При $U_{ЗИ} = 0$ ток стока максимален, обозначим его $I_{СН}$. Увеличение отрицательного напряжения на затворе относительно истока увеличивает сопротивление канала, ток в канале (I_C) уменьшается. При некотором пороговом напряжении $U_{ЗИ} = U_{пор}$ сопротивление канала становится слишком большим, ток в канале прекращается, наступает отсечка.

Математически передаточная характеристика полевого транзистора хорошо аппроксимируется квадратичным выражением:

$$I_C = I_{СН} \cdot \left(1 - \frac{U_{ЗИ}}{U_{пор}}\right)^2 = \frac{I_{СН}}{U_{пор}^2} \cdot (U_{ЗИ} - U_{пор})^2. \text{ Для каждого значения}$$

$U_{ЗИ}$ ток стока постоянен и не зависит от напряжения $U_{СИ}$. Ток стока $I_{СН}$ и пороговое напряжение $U_{пор}$ являются параметрами транзистора, которые приводятся в справочных листках на ПТ. Обычно для характеристики ПТ используют обобщенный параметр, который называют удельной крутизной полевого транзистора

$$k^* = \frac{2I_{СН}}{U_{пор}^2}. \text{ Значение удельной крутизны } k^* \text{ зависит от электрофизических и геометрических характеристик полупроводника и}$$

структуры полевого транзистора. Типичное значение удельной крутизны для ПТУП $k^* = 0,1 \text{ мА/В}^2$.

Выходные характеристики ПТ внешне подобны выходным характеристикам БТ, они имеют две резко различающиеся области. В одной области ток стока сильно зависит от напряжений $U_{СИ}$ и $U_{ЗИ}$, эта область работы называется крутой областью и является аналогом области насыщения на ВАХ БТ. Во второй области ток стока практически не зависит от $U_{СИ}$, а зависит только от $U_{ЗИ}$. Эта область называется пологой и является аналогом нормального активного режима БТ. В пологой области математическое описание выходных характеристик ПТ совпадает с математическим выражением для передаточной характеристики

$$I_C = \frac{I_{СН}}{U_{пор}^2} \cdot (U_{ЗИ} - U_{пор})^2 = \frac{k^*}{2} \cdot (U_{ЗИ} - U_{пор})^2.$$

В крутой области выходных характеристик ток стока равен

$$I_C = \frac{I_{CH}}{U_{пор}^2} \cdot [2(U_{ЗИ} - U_{пор}) \cdot U_{СИ} - U_{СИ}^2] = \frac{k^*}{2} \cdot [2(U_{ЗИ} - U_{пор}) \cdot U_{СИ} - U_{СИ}^2].$$

Граница между крутой и пологой областями определяется равенством: $U_{СИ} = U_{ЗИ} - U_{пор}$.

Статические параметры ПТ в пологой области ВАХ

1) Усилительная способность полевого транзистора описывается крутизной передаточной характеристики: $S_{ПТ} = \frac{dI_C}{dU_{ЗИ}}$. Выраже-

ние для крутизны в пологой области ВАХ можно получить, если продифференцировать математическое выражение передаточной характеристики, $S_{ПТ} = \frac{2 \cdot I_{CH}}{U_{пор}^2} (U_{ЗИ} - U_{пор}) = k^* \cdot (U_{ЗИ} - U_{пор})$. Кру-

тизна зависит от $U_{ЗИ}$, а следовательно, от тока стока, т.е. от режима по постоянному току $S_{ПТ} = \sqrt{2 \cdot k^* \cdot I_C}$. Максимальное значение крутизны (максимальное усиление) обеспечивается при $U_{ЗИ} = 0$ ($S_{ПТ\max} = k^* \cdot |U_{пор}|$). Если $(U_{ЗИ} - U_{пор}) = 1$ В, то крутизна $S_{ПТ}$ равна удельной крутизне k^* . Таким образом, физический смысл удельной крутизны – крутизна при значении $U_{ЗИ} = U_{пор} + 1$ В. Крутизна полевого транзистора обычно меньше крутизны БТ, так как экспонента более крутая функция, чем парабола.

2) Входное сопротивление ПТ велико, так как обратносмещенный переход между затвором и каналом практически не пропускает ток. Поэтому полевые транзисторы не нагружают источник сигнала. Для оценочных расчетов можно считать входное сопротивление полевых транзисторов равным бесконечности: $r_{вхТ} = r_{ЗИ} \rightarrow \infty$. Реальные значения входного сопротивления лежат в пределах $r_{вхТ} = r_{ЗИ} = 1 \dots 10$ МОм.

3) Выходное сопротивление ПТ в пологой области также велико. В первом приближении можно считать, что сопротивление ка-

нала в пологой области $r_{\text{выхТ}} = r_{\text{СИ}} \rightarrow \infty$. Однако реальные выходные характеристики ПТ в пологой области имеют небольшой наклон, который характеризуется сопротивлением, большим 100 кОм.

Это сопротивление зависит от тока стока $r_{\text{СИполог}} \sim \frac{1}{\sqrt{I_C}}$.

В крутой области выходных характеристик зависимость I_C от $U_{\text{ЗИ}}$ линейна, а от $U_{\text{СИ}}$ квадратична. Выходное сопротивление ПТ в крутой области можно получить дифференцированием математического выражения ВАХ в крутой области $r_{\text{СИ.крут}} = \frac{dU_{\text{СИ}}}{dI_C} =$

$$= \frac{1}{2k^*(U_{\text{ЗИ}} - U_{\text{пор}} - U_{\text{СИ}})}$$

. При значениях $U_{\text{СИ}}$, близких к 0, величиной $(U_{\text{СИ}})^2$ можно пренебречь, ВАХ считать линейной. Тогда сопротивление канала в крутой области зависит только от $U_{\text{ЗИ}}$:

$$r_{\text{СИкрут}} \approx \frac{1}{2k^*(U_{\text{ЗИ}} - U_{\text{пор}})}$$

характеристик может быть использован как линейное сопротивление, управляемое напряжением на затворе, причем, чем ближе $U_{\text{ЗИ}}$ к $U_{\text{пор}}$, тем больше сопротивление канала.

Б) МДП-транзисторы

Вольт-амперные характеристики полевых транзисторов со структурой МДП и встроенным каналом при значениях $U_{\text{ЗИ}}$, лежащих между $U_{\text{пор}}$ и нулем ($U_{\text{пор}} < U_{\text{ЗИ}} < 0$), аналогичны ВАХ ПТУП. Однако при $U_{\text{ЗИ}} > 0$ МДП-транзисторы работоспособны, передаточная характеристика продолжается в область положительных значений $U_{\text{ЗИ}}$. Таким образом, у МДП-транзистора со встроенным каналом по сравнению с ПТУП более широкий диапазон управляющего напряжения $U_{\text{ЗИ}}$.

Для упрощенных расчетов можно пользоваться теми же математическими аппроксимациями, что и для ПТУП, с учетом того, что управляющее напряжение может быть как меньше нуля, так и больше нуля.

Ток стока в области положительных значений $U_{ЗИ}$ больше значения $I_{СН}$. Выходные и передаточная характеристики приведены на рис. 2.37.

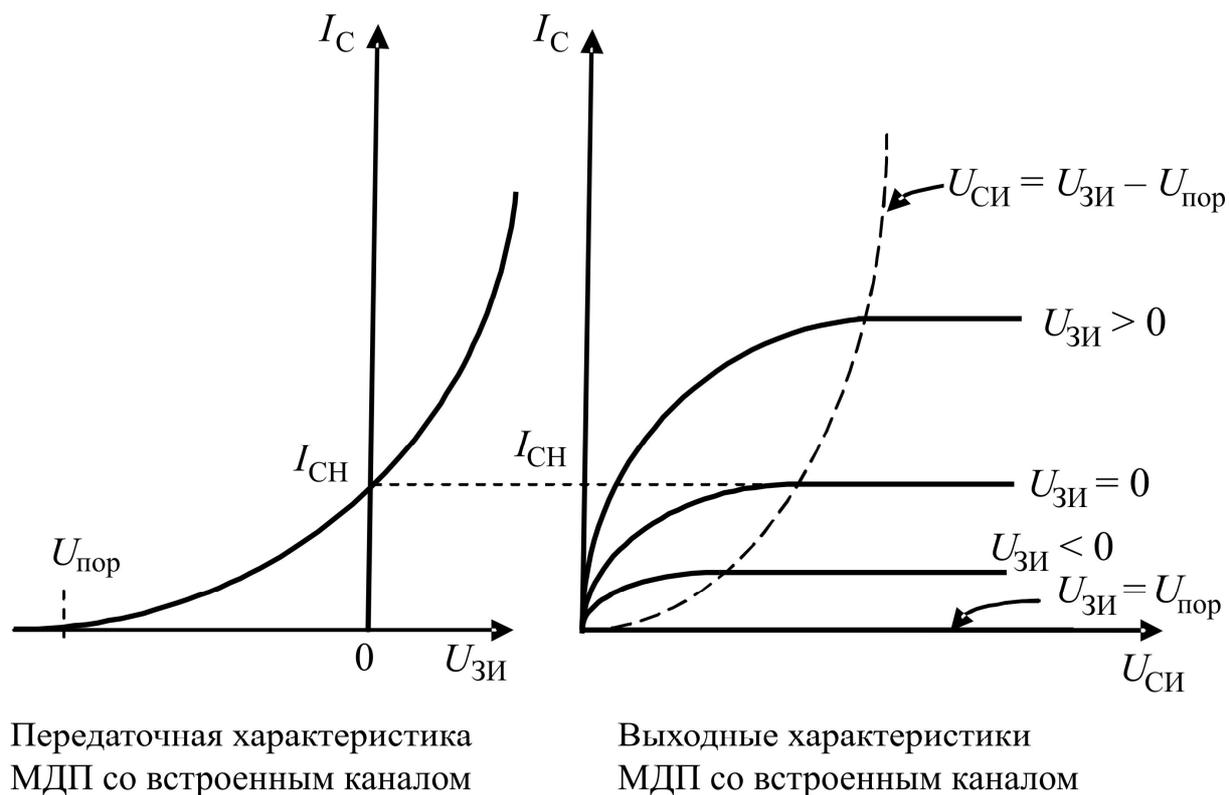


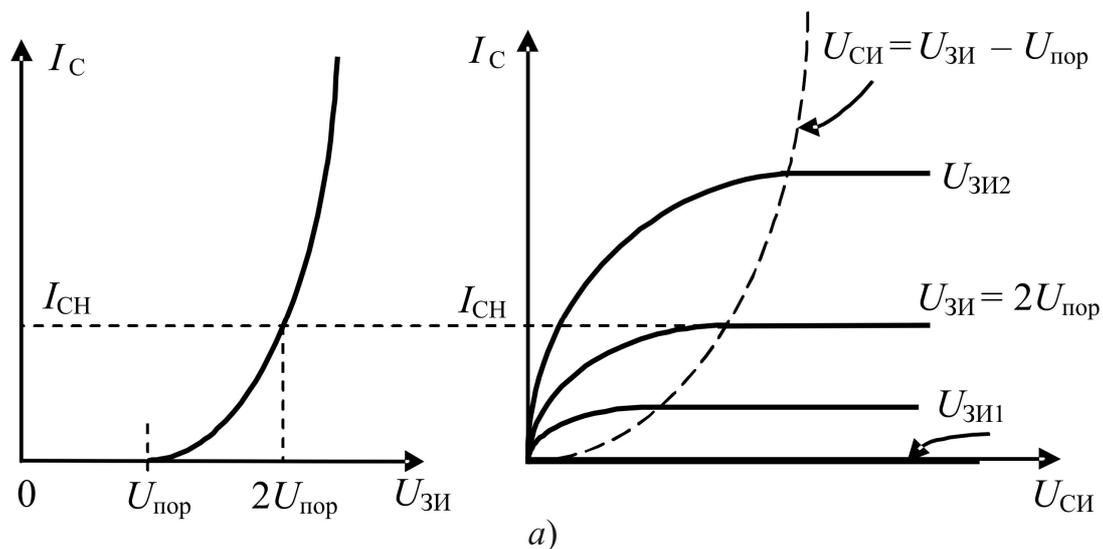
Рис. 2.37

Все основные параметры можно оценивать так же, как у ПТУП.

Характеристики для МДП-транзистора с индуцированным каналом в первом или втором квадрантах (рис. 2.38, а, б). С хорошей степенью точности для аналитических решений можно использовать такие же квадратичные аппроксимации, как для ПТУП, с учетом определения тока $I_{СН}$ как тока стока при значении напряжения затвор-исток $U_{ЗИ} = 2 \cdot U_{пор}$.

Передаточная характеристика
МДП-транзистора с индуцированным
каналом n -типа

Выходные
характеристики



Передаточная характеристика
МДП-транзистора с
индуцированным каналом p -типа

Выходные
характеристики

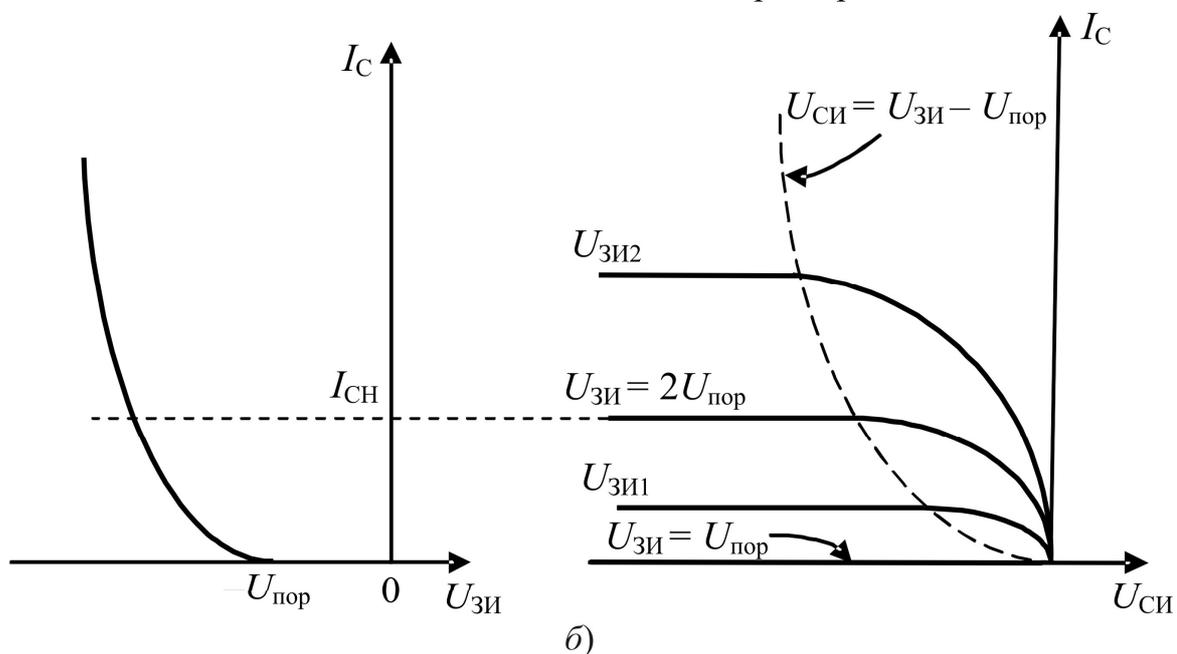


Рис. 2.38

2.3.3. Динамические характеристики полевых транзисторов

Все нижесказанное относится к ПТ любого типа.

Инерционность полевого транзистора по отношению к быстрым изменениям управляющего напряжения определяется двумя факторами:

- 1) инерционностью крутизны,
- 2) перезарядом межэлектродных емкостей.

Первый фактор описывается зависимостью крутизны от частоты (рис. 2.39). В аналитическом виде эта зависимость описывается

формулой (в операторном виде): $S_{ПТ}(f) = \frac{S_0}{1 + p\tau_S}$, где

$\tau_S = C_3 \cdot r_{СИ}$, C_3 – распределенная емкость между электродом затвора и каналом, $r_{СИ}$ – сопротивление канала между истоком и стоком.

Соответственно, при скачке управляющего напряжения $U_{ЗИ}$ установление тока стока происходит по экспоненте с постоянной времени τ_S . Постоянная времени τ_S зависит от геометрических размеров транзистора и электрофизических параметров полупроводника $\tau_S \sim \frac{L^2}{U_{пор}}$, где L – длина канала.

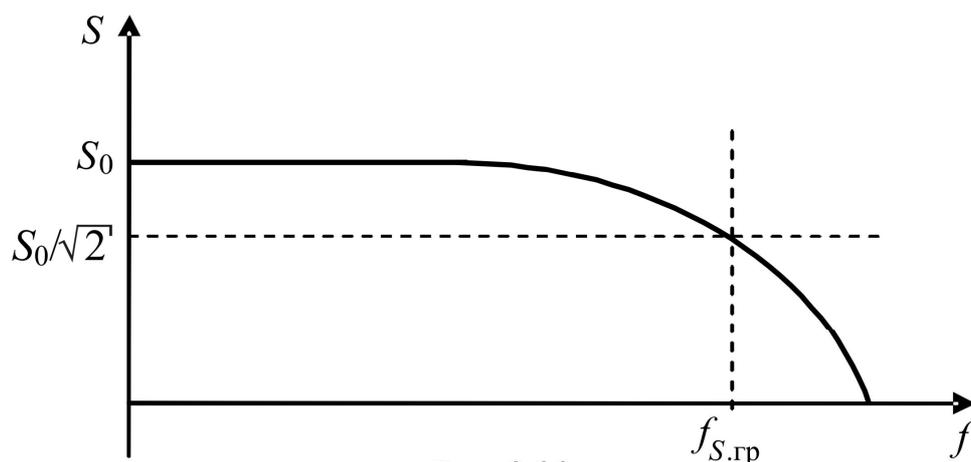


Рис. 2.39

Верхняя граничная частота крутизны $f_{S.гр} = \frac{1}{2 \cdot \pi \cdot \tau_S}$. Типичное

значение $f_{S.гр}$ 10^8 Гц.

Второй фактор, ограничивающий быстродействие полевых транзисторов, – время перезаряда межэлектродных емкостей $C_{3И}$ и $C_{3С}$, а также монтажной емкости $C_{\text{монт}}$ и емкости подложка–канал $C_{\text{подл}}$ через внешние цепи. Эти емкости являются технологическими и по мере развития технологии становятся все меньше. Для оценки влияния технологических емкостей на скорость установления тока стока транзистора при резком изменении управляющего напряжения полагают, что к выходу транзистора подключена некая суммарная емкость C_0 , включающая в себя все технологические емкости. При включении ПТ по схеме с общим истоком емкость C_0 , равная $C_{3И} + F \cdot C_{3С} + C_{\text{подл}} + C_{\text{монт}}$, заряжается через внешнее сопротивление в стоке транзистора R_C . Коэффициент F отражает увеличение влияния емкости $C_{3С}$ из-за обратной связи. Постоянная времени перезаряда емкости C_0 равна $\tau_0 = C_0 \cdot R_C$.

Поскольку у современных микроминиатюрных транзисторов τ_S много меньше τ_0 , то быстродействие полевых транзисторов определяется главным образом перезарядом емкостей $C_{3И}$ и C_E , а τ_S характеризует предельное быстродействие полевого транзистора в отсутствие паразитных емкостей.

Контрольные вопросы

1. Какие допущения позволяют представить диод в виде линейной эквивалентной схемы?
2. Что такое режим по постоянному току? Как задать прямое смещение диода? Обратное смещение?
3. Каковы особенности переходного процесса включения диода? Выключения диода?
4. Нарисуйте вид входных и выходных характеристик биполярного транзистора при включении с общим эмиттером. Укажите на них области работы транзистора: отсечку, нормальную активную область, насыщение.

5. Как обеспечить работу БТ в области отсечки? Нарисуйте электрическую схему и напишите требования к значениям внешних по отношению к БТ элементам.

6. Как обеспечить работу БТ в области насыщения? Нарисуйте электрическую схему и напишите требования к значениям внешних по отношению к БТ элементам.

7. Перечислите области работы биполярного транзистора. Назовите критерии нахождения БТ в каждой из областей.

8. Какими статическими параметрами характеризуется БТ в нормальной активной области? Какие из этих параметров характеризуют БТ в других областях?

9. Чем определяется длительность переходного процесса в БТ в нормальной активной области?

10. Чем отличаются ВАХ полевого транзистора с управляемым *pn*-переходом от ВАХ МДП-транзистора со встроенным каналом? От ВАХ МДП-транзистора с индуцированным каналом?

3. БАЗОВЫЕ КАСКАДЫ АНАЛОГОВЫХ МИКРОСХЕМ

Аналоговые (линейные) каскады – схемы, использующие для работы линейный или линеаризованный участок передаточной характеристики. Связь между входными и выходными токами и напряжениями в этих каскадах линейная (в пределах выбранного диапазона входных сигналов). Диапазон входных сигналов невелик, так как линейность сохраняется в пределах небольших приращений входного сигнала, поэтому говорят о работе каскада при малом сигнале. Очевидно, чтобы попасть на линейный участок передаточной характеристики, необходимо задать определенные смещения на переходы БТ (или задать напряжения $U_{ЗИ}$, $U_{СИ}$ для ПТ), т.е. задать режим по постоянному току. Таким образом, малые отклонения входного и выходного сигнала измеряются на фоне постоянного напряжения. Условимся обозначать режимные значения токов и напряжений прописными (большими) буквами со звездочкой, а малые отклонения строчными – i , u .

Усилительный каскад достаточно описать тремя основными параметрами:

А) коэффициент усиления переменного сигнала (коэффициент усиления напряжения $K_u = \frac{du_H}{du_\Gamma}$, либо коэффициент усиления тока

$K_i = \frac{di_H}{di_\Gamma}$, либо коэффициент усиления мощности K_p , где индекс Н

означает сигнал в нагрузке, а индекс Γ – сигнал генератора входного переменного сигнала);

Б) входное сопротивление каскада по переменному току

$$R_{вхК} \equiv R_{вх} = \frac{du_{вх}}{di_{вх}};$$

В) выходное сопротивление каскада по переменному току

$$R_{выхК} \equiv R_{вых} = \frac{u_{ХХ}}{i_{КЗ}},$$

где индекс ХХ означает выходное напряжение холостого хода (при $R_H \rightarrow \infty$), а индекс КЗ – ток короткого замыкания на выходе (при $R_H = 0$).

Обычно в линейных схемах, задав режим по постоянному току, считают, что рабочая точка в процессе работы не изменяется, и рассматривают только отклонения тока и напряжения от рабочей точки, т.е. переменную составляющую сигнала. Таким образом, все сигналы имеют постоянную составляющую, которая опускается при анализе для упрощения всех выражений.

3.1. Влияние обратных связей на параметры каскада

В аналоговой технике широко применяются системы с обратными связями (ОС). Это устройства, в которых для контроля или управления часть выходной энергии в виде напряжения или тока передается обратно во входную цепь. Структурная схема усилителя с ОС (рис. 3.1) содержит канал прямой передачи и канал обратной передачи.

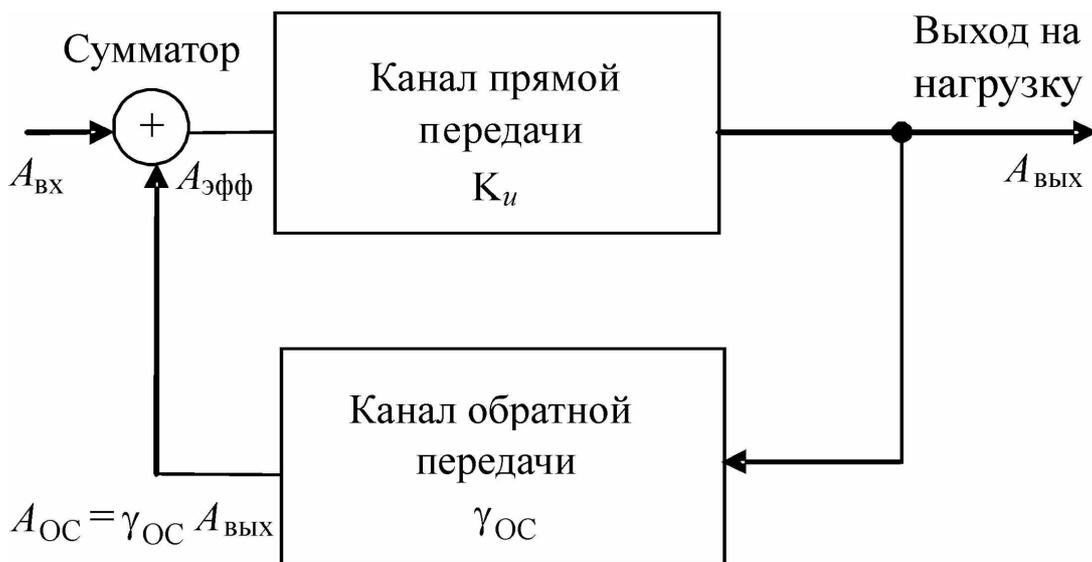


Рис. 3.1

В зависимости от разности фаз усиливаемого (входного) сигнала и сигнала ОС различают усилители:

а) с отрицательной ОС (ООС) – разность фаз равна 180° . В этом случае сигнал от генератора входных сигналов и сигнал ОС вычитаются в узле сумматора;

б) с положительной ОС (ПОС), где сдвиг фаз кратен 360° . Сигнал от генератора и сигнал ОС суммируются в узле сумматора;

в) с комплексной ОС ($0 < \varphi < 180^\circ$) – в этом случае имеет место геометрическое сложение сигналов в узле сумматора.

В зависимости от строения цепи ОС и частоты усиливаемого сигнала обратная связь в одном и том же усилителе может оказаться положительной, отрицательной или комплексной.

С точки зрения устойчивости наиболее благоприятной является ООС, так как всякие случайные отклонения выходного сигнала ослабляются и быстро затухают. ООС используется для повышения стабильности характеристик, подавления помех, шумов, фонов, а также для получения нужных параметров и характеристик требуемого вида.

Типы ООС подразделяются по способу получения сигнала ОС с выхода и по способу суммирования сигналов на входе.

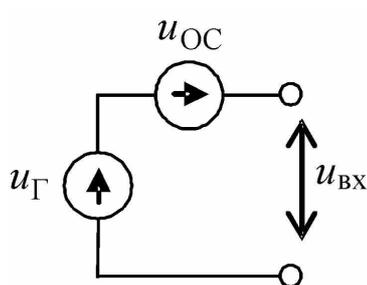
По способу получения сигнала ОС:

*) если сигнал ОС пропорционален выходному напряжению, т.е. представляет собой часть выходного напряжения ($u_{ОС} = \gamma \cdot u_{ВЫХ}$), то такая связь называется ОС по напряжению;

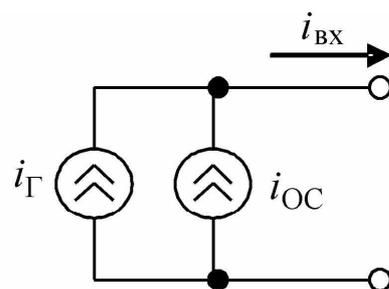
*) если сигнал ОС пропорционален выходному току, т.е. представляет собой часть выходного тока ($i_{ОС} = \gamma \cdot i_{ВЫХ}$), то такая связь называется ОС по току.

По способу включения сигнала ОС на входе (рис. 3.2):

*) если на входе происходит суммирование напряжений ($u_{ВХ} = u_{Г} + u_{ОС}$), то ОС называется последовательной;



Последовательная ОС



Параллельная ОС

Рис. 3.2

*) если на входе происходит суммирование токов ($i_{ВХ} = i_{Г} + i_{ОС}$), то ОС называется параллельной.

С помощью ООС можно управлять параметрами усилителя (получить усилитель с нужными параметрами K_u , $R_{\text{вх}}$, $R_{\text{вых}}$), повысить стабильность коэффициента усиления, уменьшить линейные искажения (расширить полосу частоты усиления), а также уменьшить нелинейные искажения.

Рассмотрим влияние конкретной ООС на параметры и характеристики усилителя. Пусть в канале прямой передачи стоит усилитель с коэффициентом усиления напряжения ($-K_u$), т.е. в канале прямой передачи происходит усиление и инвертирование входного напряжения ($u_{\text{вых}} = -K_u \cdot u_{\text{вх}}$), а в канале обратной передачи – обычный пассивный резистивный делитель R_1 , R_2 , который не инвертирует фазу сигнала. Тогда с выхода усилителя обратно на его вход поступает часть выходного напряжения (сигнал ОС), равная $u_{\text{ОС}} = \frac{R_2}{R_1 + R_2} \cdot u_{\text{вых}} = \gamma_{\text{ОС}} \cdot u_{\text{вых}}$, где $\gamma_{\text{ОС}} = \frac{R_2}{R_1 + R_2}$ – коэффициент передачи канала обратной передачи. Таким образом, сформирована отрицательная ОС по напряжению.

На входе происходит суммирование сигналов u_{Γ} и $u_{\text{ОС}}$, образуя последовательную ОС.

Структурная схема усилителя с последовательной ООС по напряжению представлена на рис. 3.3.

Для такой структуры справедливы следующие соотношения:

$$(1) u_{\text{вх}} = u_{\Gamma} + u_{\text{ОС}},$$

$$(2) u_{\text{ОС}} = \gamma_{\text{ОС}} \cdot u_{\text{вых}},$$

$$(3) u_{\text{вых}} = -K_u \cdot u_{\text{вх}}.$$

Решая эту систему уравнений относительно $u_{\text{вых}}$, получим, что напряжение на выходе усилителя с ООС уменьшается по сравнению с выходным напряжением усилителя без связи в $F_{\text{ОС}} = 1 + K_u \cdot \gamma_{\text{ОС}}$ раз:

$$u_{\text{вых}} = -K_u \cdot (u_{\Gamma} + \gamma_{\text{ОС}} \cdot u_{\text{вых}}) = -\frac{K_u \cdot u_{\Gamma}}{1 + K_u \cdot \gamma_{\text{ОС}}}.$$

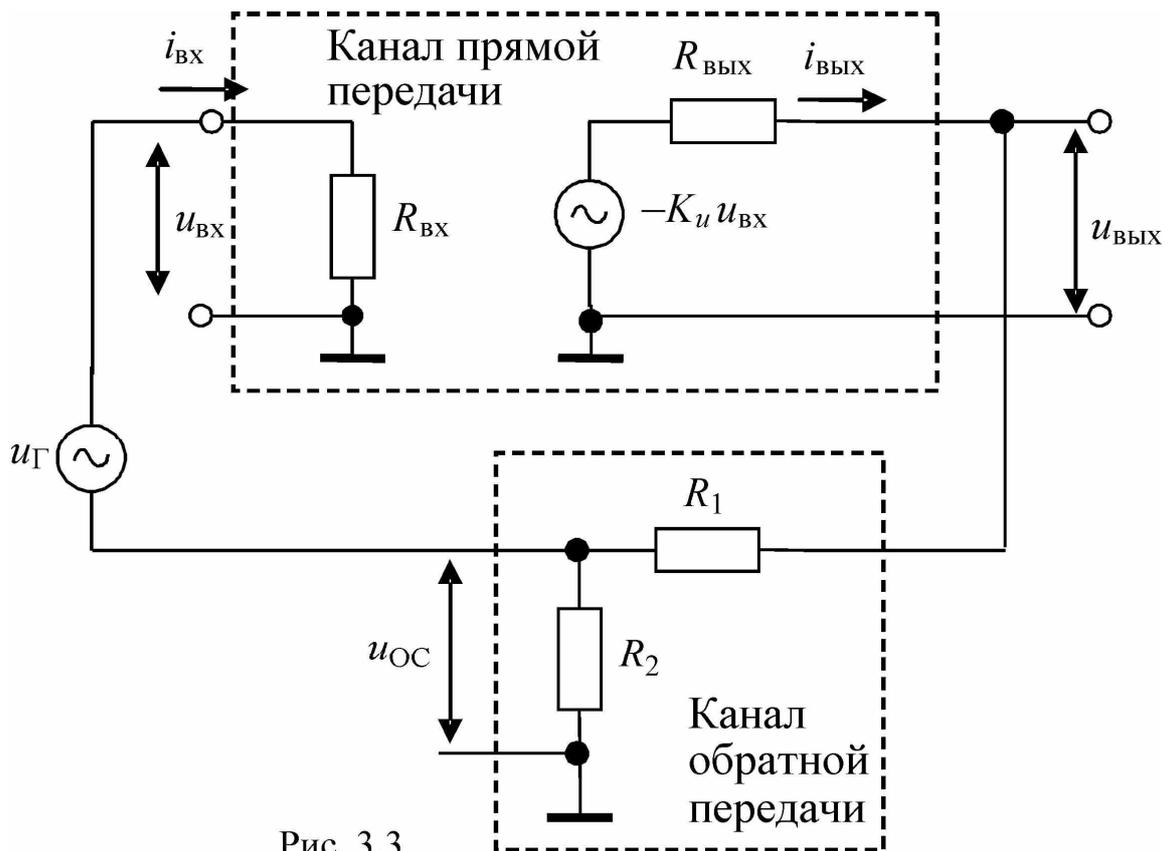


Рис. 3.3

Следовательно, коэффициент усиления схемы с ООС меньше, чем коэффициент усиления схемы без ОС, в $F_{\text{ОС}} = 1 + K_u \cdot \gamma_{\text{ОС}}$ раз, а именно $K_{u_ос} = \left(\frac{K_u}{F_{\text{ОС}}} \right)$.

Коэффициент $F_{\text{ОС}}$ называется **фактором ОС**, а величина $K_u \cdot \gamma_{\text{ОС}}$ – коэффициентом петлевого усиления (или **глубиной ОС**). Если $K_u \cdot \gamma_{\text{ОС}} \gg 1$, то, пренебрегая 1 по сравнению с $K_u \cdot \gamma_{\text{ОС}}$, получим, что $K_{u_ос} \approx \left(\frac{K_u}{K_u \cdot \gamma_{\text{ОС}}} \right) = \frac{1}{\gamma_{\text{ОС}}} = 1 + \frac{R_1}{R_2}$, т.е. коэффициент усиления схемы с ООС определяется только параметрами цепи ОС и не зависит от параметров самого усилителя, а следовательно, не зависит от разброса параметров активных элементов и их нестабильности.

Оценим **входное сопротивление** схемы с последовательной ООС по напряжению.

По определению входное сопротивление усилителя равно

$$R_{\text{вх}} = \frac{du_{\text{вх}}}{di_{\text{вх}}}.$$

Входное напряжение усилителя без ОС в данной структуре равно u_{Γ} , так как внутреннее сопротивление генератора сигналов приняли равным 0 ($R_{\Gamma} = 0$). Поэтому входное сопротивление усилителя без ОС равно $R_{\text{вх}_\text{б/св}} = \frac{u_{\text{вх}}}{i_{\text{вх}}} = \frac{u_{\Gamma}}{i_{\text{вх}}}$.

В усилителе с ОС входное напряжение $u_{\text{вх}}$ уменьшается на величину сигнала ОС ($u_{\text{ОС}}$), так как $u_{\text{вх}} = u_{\Gamma} + u_{\text{ОС}} = u_{\Gamma} - K_u \cdot \gamma_{\text{ОС}} \cdot u_{\text{вх}} = \frac{u_{\Gamma}}{1 + K_u \cdot \gamma_{\text{ОС}}}$, поэтому для создания одинакового $i_{\text{вх}}$ сигнал генератора должен быть больше в $F_{\text{ОС}}$ раз: $u_{\Gamma} = u_{\text{вх}} \cdot (1 + K_u \cdot \gamma_{\text{ОС}})$ (для компенсации сигнала ОС). Следовательно, входное сопротивление усилителя с **последовательной** ОС *увеличивается* по сравнению с входным сопротивлением без ОС

$$R_{\text{вх}_\text{ОС}} = \frac{u_{\Gamma}}{i_{\text{вх}}} = R_{\text{вх}_\text{б/св}} \cdot (1 + K_u \gamma_{\text{ОС}}).$$

Оценим влияние ОС данного типа на **выходное сопротивление** усилителя.

По определению выходное сопротивление усилителя равно отношению напряжения холостого хода к току короткого замыкания

$$R_{\text{вых}} = \frac{u_{\text{ХХ}}}{i_{\text{КЗ}}}. \text{ Напряжение холостого хода (при } R_{\text{Н}} \rightarrow \infty \text{) усилителя}$$

без ОС равно $u_{\text{ХХ}_\text{б/св}} = -K_u \cdot u_{\text{вх}}$. В усилителе с ОС при одинаковом $u_{\text{вх}}$ напряжение холостого хода уменьшается:

$$u_{\text{ХХ}_\text{ОС}} = -\frac{K_u \cdot u_{\text{вх}}}{F_{\text{ОС}}}. \text{ При коротком замыкании на выходе (} R_{\text{Н}} = 0 \text{)}$$

напряжение на нагрузке равно 0, следовательно, сигнал ОС по напряжению равен 0, и ток короткого замыкания равен току короткого

замыкания усилителя без ОС: $i_{\text{КЗ}} = \frac{K_u \cdot u_{\text{вх}}}{R_{\text{вых}_\text{б/св}}}$. Таким образом,

выходное сопротивление усилителя с ОС по напряжению уменьшается в фактор ОС раз: $R_{\text{ВЫХ_ОС}} = \frac{R_{\text{ВЫХ_б/св}}}{F_{\text{ОС}}}$.

Результат влияния ООС различного типа на параметры усилительного каскада можно свести в табл. 3.1.

Таблица 3.1

Влияние ООС различного типа		Способ получения сигнала ОС на выходе	
		По напряжению	По току
Способ включения сигнала ОС на входе	Последовательная (суммирование напряжений)	$R_{\text{ВХ_ОС}}$ увеличивается $R_{\text{ВЫХ_ОС}}$ уменьшается	$R_{\text{ВХ_ОС}}$ увеличивается $R_{\text{ВЫХ_ОС}}$ увеличивается
	Параллельная (суммирование токов)	$R_{\text{ВХ_ОС}}$ уменьшается $R_{\text{ВЫХ_ОС}}$ уменьшается	$R_{\text{ВХ_ОС}}$ уменьшается $R_{\text{ВЫХ_ОС}}$ увеличивается

Таким образом, с помощью ОС (резисторов ОС), выбирая тип ОС, можно установить желаемый коэффициент усиления каскада, нужные входное и выходное сопротивление каскада.

Возможно построить каскад с комбинированной ОС одновременно по току и по напряжению, а также использовать локальные (местные) ОС. Тогда изменение параметров усилителя носит сложный характер.

Наличие ООС влияет и на динамические параметры каскада. Благодаря наличию транзисторов, у которых амплитудно-частотная характеристика (благодаря зависимости $\beta(\omega)$ и $S(\omega)$) имеет спад на высоких частотах, АЧХ любого усилительного каскада также имеет верхнюю граничную частоту $f_{\text{Вгр}} = \frac{1}{2 \cdot \pi \cdot \tau_{\text{В}}}$. В случае использования общей ООС коэффициент усиления на средних частотах уменьшится в фактор ОС раз ($F_{\text{ОС}}$) (рис. 3.4).

Если фактор ОС не зависит от частоты, уменьшение коэффициента усиления будет одинаково во всем диапазоне частот, и верхняя граничная частота не должна измениться (пунктирная линия).

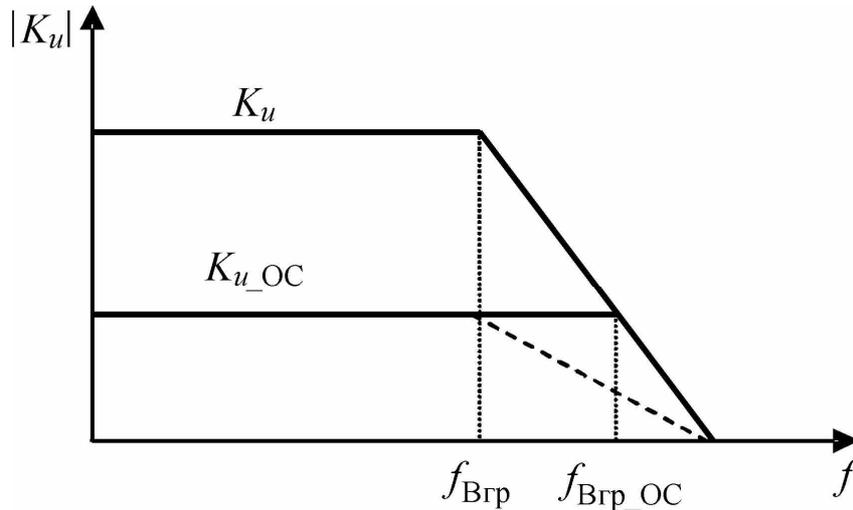


Рис. 3.4

Однако в фактор ОС входит множителем $K_u(f)$, и следовательно, чем больше частота, тем меньше F_{OC} . Зависимость $F_{OC}(f)$ приводит к тому, что на высоких частотах (выше $f_{Bгр}$) коэффициент усиления схемы уменьшается в меньшей степени, чем на средних частотах. В результате верхняя граничная частота усилителя с ООС больше, чем у усилителя без ООС ($f_{Bгр_OC} \approx f_{Bгр} \cdot F_{OC}$), а постоянная времени формирования фронта меньше: $\tau_{B_OC} \approx \frac{\tau_B}{F_{OC}}$.

3.2. Усилительные каскады на БТ и ПТ

Наиболее распространенные схемы усилителей используют включение БТ с общим эмиттером (ОЭ) и включение ПТ с управляющим *pn*-переходом в качестве затвора с общим истоком (ОИ). Принципиальные схемы этих каскадов приведены на рис. 3.5, а и б соответственно.

3.2.1. Назначение элементов каскадов

Для работы усилителя необходимо, чтобы в отсутствие усиливаемого входного сигнала БТ находился в нормальной активной области, а ПТ – в пологой области выходных ВАХ. Для каскада с ОЭ необходимо обеспечить смещение эмиттерного перехода в

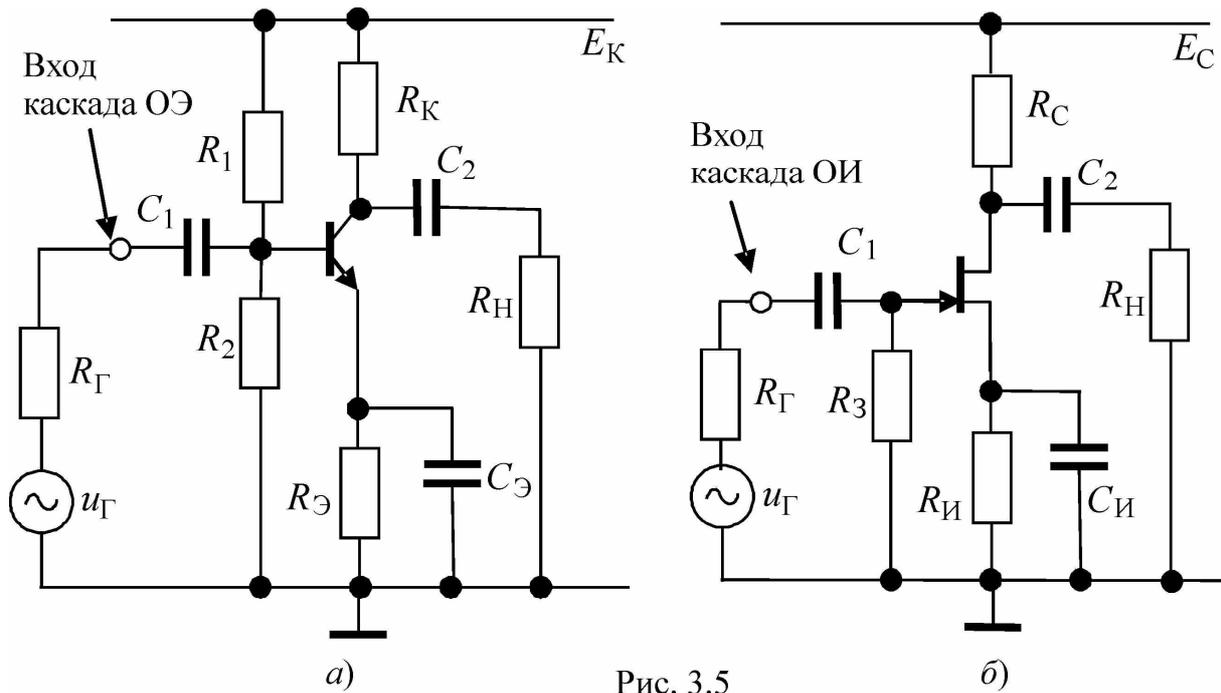


Рис. 3.5

прямом направлении ($U_B > U_E$), а коллекторного – в обратном ($U_B < U_K$). Только в этом случае выходной ток БТ (коллекторный) пропорционален входному (базовому): $I_K = \beta \cdot I_B$. Смещение на базу задается с помощью источника постоянного напряжения E_K и резистивного делителя R_1, R_2 . Ток коллектора задается с помощью E_K, R_K, R_E . Поскольку конденсаторы по постоянному току представляют собой разрыв электрической цепи, то они не участвуют в задании режима по постоянному току.

Задание режима по постоянному току для БТ уже рассматривалось ранее, поэтому здесь рассмотрим только назначение резистора R_E . Сопротивление R_E вводит в каскад местную ООС по току, чем повышает стабильность рабочей точки. Предположим, что нагрели резистор R_2 , из-за изменения его сопротивления потенциал базы, который был равен режимному значению U_B^* , увеличится на ΔU_B . При этом изменяется напряжение на эмиттерном переходе БТ на величину $\Delta U_{BE} = \Delta U_B$. Это приращение приводит к увеличению тока коллектора на величину $\Delta I_K = S_{BT} \cdot \Delta U_{BE} = S_{BT} \cdot \Delta U_B$, где

$S_{BT} = \frac{I_K^*}{\varphi_T}$ – крутизна БТ. Ток эмиттера тоже увеличится

($\Delta I_{\text{Э}} = \frac{1+\beta}{\beta} \cdot \Delta I_{\text{К}}$), следовательно, увеличится и потенциал эмиттера

относительно «земли» на величину $\Delta U_{\text{Э}} = \Delta I_{\text{Э}} \cdot R_{\text{Э}} = \frac{1+\beta}{\beta} \cdot S_{\text{БТ}} \times$
 $\times R_{\text{Э}} \cdot \Delta U_{\text{Б}}$. Теперь напряжение на эмиттерном переходе равно
 $U_{\text{БЭ}} = (U_{\text{Б}}^* + \Delta U_{\text{Б}}) - (U_{\text{Э}}^* + \Delta U_{\text{Э}}) = U_{\text{БЭ}}^* + (\Delta U_{\text{Б}} - \Delta U_{\text{Э}})$, т.е. первоначальное изменение $\Delta U_{\text{Б}}$, вызванное локальным нагревом сопротивления $R_{\text{Э}}$, уменьшается на величину $\Delta U_{\text{Э}}$. При условии, что $\Delta U_{\text{Б}} = \Delta U_{\text{Э}}$, величина $U_{\text{БЭ}}^*$ остается неизменной, т.е. рабочая точка не сдвигается. Обычно компенсация не полная, но первоначальное изменение напряжения на эмиттерном переходе $\Delta U_{\text{БЭ}}$, чем бы оно ни было вызвано, уменьшается примерно в $(1 + S_{\text{БТ}} \cdot R_{\text{Э}})$ раз, где величина $(1 + S_{\text{БТ}} \cdot R_{\text{Э}})$ – фактор местной ООС для каскада на БТ. Таким образом, наличие резистора $R_{\text{Э}}$ стабилизирует рабочую точку усилителя.

Аналогичным образом устанавливаются режимные токи и напряжения в каскаде на ПТ (см. рис. 3.5, б) с помощью элементов каскада $E_{\text{С}}$, $R_{\text{С}}$, $R_{\text{И}}$, $R_{\text{З}}$. Резистор $R_{\text{З}}$ вводится, чтобы создать путь для тока утечки обратносмещенного затвора. Обычно сопротивление этого резистора более 1 МОм, а ток утечки затвора менее 10^{-10} А. Поэтому потенциал затвора по постоянному току практически равен 0 ($U_{\text{З}}^* = 0$). Остальные режимные потенциалы и токи связывают уравнения:

$$U_{\text{И}}^* = I_{\text{И}}^* \cdot R_{\text{И}},$$

$$U_{\text{ЗИ}}^* = -U_{\text{И}}^*,$$

$$I_{\text{И}}^* = I_{\text{С}}^* = S_{\text{ПТ}} \cdot U_{\text{ЗИ}}^*,$$

$$U_{\text{СИ}}^* = E_{\text{С}} - I_{\text{С}}^* \cdot (R_{\text{И}} + R_{\text{С}}),$$

где $S_{\text{ПТ}} = k^* \cdot (U_{\text{ЗИ}}^* - U_{\text{пор}})$ – крутизна полевого транзистора (справочный параметр).

Резистор $R_{И}$ аналогично резистору $R_{Э}$ в каскаде на БТ является сопротивлением отрицательной обратной связи по току, стабилизирующей режим ПТ по постоянному току.

Так как база БТ в нормальном активном режиме работы имеет не нулевой потенциал, а напряжение генератора входного сигнала чаще всего не имеет постоянной составляющей, то точки входа каскада и базы БТ необходимо разделить по постоянному току. Для этого служит разделительный конденсатор C_1 . Для каскада на ПТ наличие конденсатора C_1 не является обязательным, так как $U_3^* = 0$, и следовательно, нет необходимости разделять точку затвора и точку входа каскада по постоянному току. Возможны случаи, когда напряжение генератора входного сигнала имеет постоянную составляющую, в этом случае наличие разделительного конденсатора обязательно.

Аналогичную роль играет конденсатор C_2 , разделяя по постоянному току точки коллектора (стока) и нагрузку.

Назначение конденсатора C_3 ($C_{И}$) – блокировать действие ООС на средних и высоких частотах. Обратная связь через сопротивление R_3 ($R_{И}$) действует на любые отклонения тока от режимного значения, уменьшая их. Таким образом, переменный сигнал, который должен усиливаться каскадом, также будет уменьшаться из-за действия ООС. Фактически это означает уменьшение коэффициента усиления схемы. Поэтому хорошо бы сделать так, чтобы на постоянном токе ООС работала, а на переменном – нет, т.е. установить частотнозависимую ОС. Если резистор R_3 ($R_{И}$) шунтировать конденсатором C_3 ($C_{И}$), то суммарный импеданс в цепи эмиттера будет комплексным:

$$Z_3 = R_3 \left\| \left(\frac{1}{j\omega \cdot C_3} \right) \right. = \frac{R_3}{1 + j \cdot \omega \cdot C_3 \cdot R_3}.$$

В этом случае величина сопротивления обратной связи $|Z_3|$ зависит от частоты сигнала, а следовательно, и глубина ОС зависит от частоты входного сигнала, как показано на рис. 3.6.

Самая глубокая ОС имеет место при низких частотах ($\omega < \omega_1$), где $\omega_1 = \frac{1}{R_3 \cdot C_3}$, а при частотах $\omega < \omega^*$ влиянием сопротивления

ОС можно пренебречь ($|Z_{\text{Э}}| \approx 0$), что означает, что для сигналов переменного тока с частотой выше ω^* обратной связи нет.

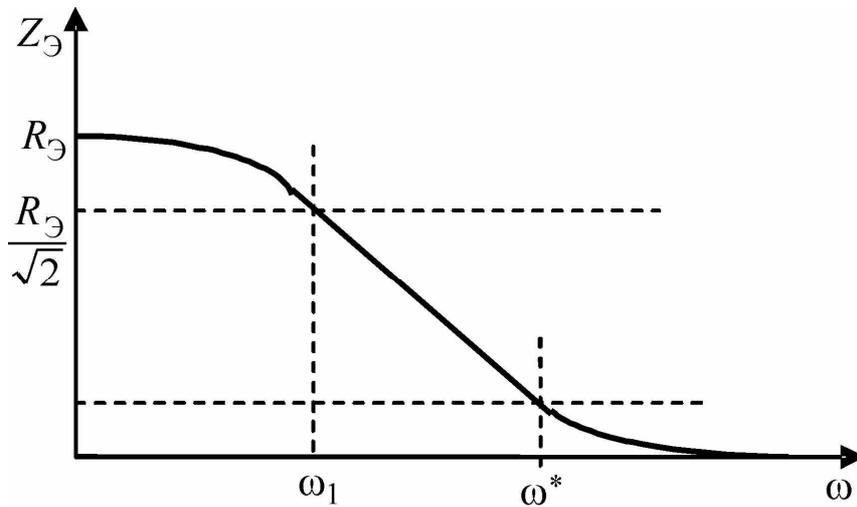


Рис. 3.6

Аналогично действует блокирующий конденсатор $C_{\text{И}}$ в каскаде на ПТ с ОИ.

Введение разделительных и блокирующего конденсаторов в каскад ограничивает частотный диапазон входных сигналов снизу, т.е. в АЧХ каскада появляется нижняя граничная частота.

3.2.2. Параметры усилительного каскада в области средних частот

В области средних частот считаем, что реактивные сопротивления конденсаторов не оказывают влияния на усиление сигнала, т.е. $X_C \rightarrow 0$. Следовательно, по малому переменному сигналу разделительные конденсаторы C_1 и C_2 , а также блокирующий конденсатор $C_{\text{Э}}$ ($C_{\text{И}}$) можно считать коротким замыканием. Таким образом, по переменному сигналу резистор $R_{\text{Э}}$ ($R_{\text{И}}$) зашунтирован через $C_{\text{Э}}$ ($C_{\text{И}}$), и в области средних частот для переменного сигнала нет местной ООС через $R_{\text{Э}}$ ($R_{\text{И}}$).

Для определения основных параметров усилительного каскада воспользуемся эквивалентной схемой транзистора в виде четырех-полюсника.

1) Входное сопротивление каскада

Эквивалентная схема входной цепи будет представлять собой параллельное соединение внешних резисторов R_1 , R_2 и входного сопротивления транзистора $r_{вхТ}$ (рис. 3.7).

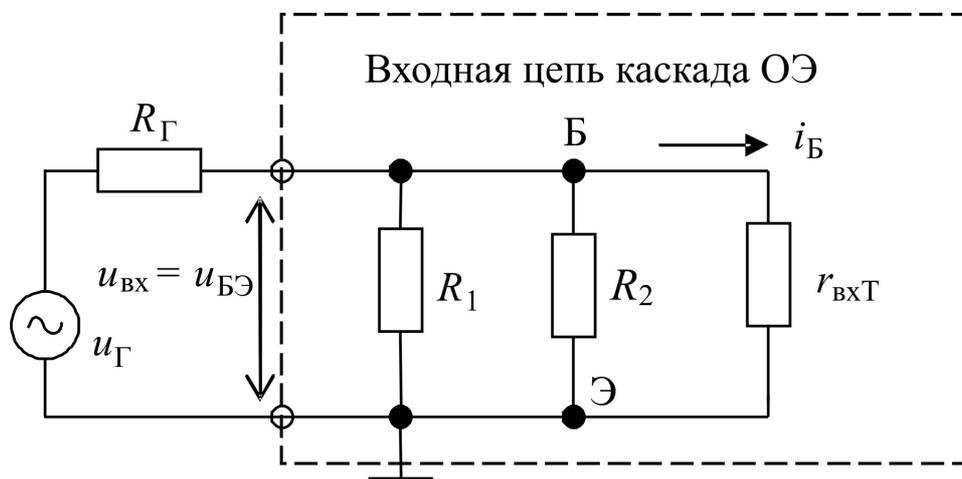


Рис. 3.7

Малый переменный сигнал $u_{Г}(t)$ поступает от генератора сигнала с внутренним сопротивлением $R_{Г}$. Относительно генератора входное сопротивление каскада можно записать как параллельное соединение трех сопротивлений: $R_{вхОЭ} = R_1 \parallel R_2 \parallel r_{вхТ}$. Входное сопротивление БТ равно $r_{вхТ} = r_{БЭ} + r_{Б} = \frac{du_{БЭ}}{di_{Б}} + r_{Б}$, где $r_{Б}$ – объемное сопротивление пассивной области базы, учитывая, что $r_{Б} \ll \beta \cdot r_{Э}$, можно считать $r_{вхТ} \approx \beta \cdot r_{Э}$, и входное сопротивление усилительного каскада на средних частотах равно $R_{вхОЭ} = R_1 \parallel R_2 \parallel (\beta \cdot r_{Э})$.

Входное сопротивление каскада на ПТ (с общим истоком) $R_{вхОИ} = R_3 \parallel r_{вхТ}$, где $r_{вхТ} \approx 10^9$ Ом (сопротивление обратносмещенного pn -перехода затвор-канал). Так как обычно $R_3 \ll r_{вхТ}$, входное сопротивление усилительного каскада на ПТ с ОИ определяется сопротивлением утечки затвора $R_{вхОИ} = R_3$.

2) Выходное сопротивление каскада

Эквивалентная схема выходной цепи биполярного транзистора состоит из источника тока $i_K = S_{BT} \cdot u_{БЭ}$ и внутреннего сопротивления $r_{ВЫХТ} \gg R_K$ (рис. 3.8). Кроме транзистора, к точке выхода подключается сопротивление R_K .

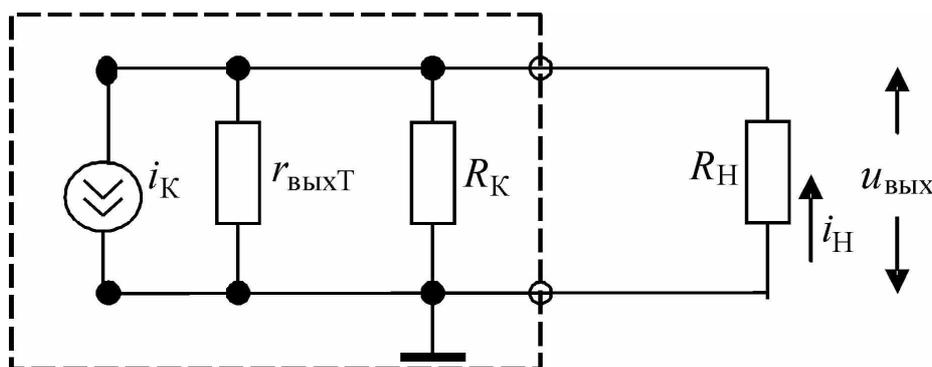


Рис. 3.8

По определению выходное сопротивление $R_{ВЫХ} = \frac{u_{ХХ}}{i_{КЗ}}$. Напряжение холостого хода определяется при $R_H \rightarrow \infty$, т.е. $u_{ХХ} = i_K \cdot r_{ВЫХТ} \parallel R_K$, а ток короткого замыкания – это ток нагрузки при $R_H = 0$, т.е. $i_{КЗ} = i_K$. Таким образом, выходное сопротивление каскада с ОЭ равно $R_{ВЫХОЭ} = r_{ВЫХТ} \parallel R_K \approx R_K$. (Аналогично выходное сопротивление каскада с ОИ равно $R_{ВЫХОИ} = r_{ВЫХТ} \parallel R_C \approx R_C$.)

Поскольку не всегда можно измерить ток короткого замыкания, то в эксперименте выходное сопротивление измеряют как отношение приращений $R_{ВЫХ} = \frac{\Delta u_H}{\Delta i_H}$. Нагрузочная характеристика имеет вид, приведенный на рис. 3.9.

При одном сопротивлении нагрузки R_{H1} напряжение на нагрузке равно u_{H1} , а ток через нагрузку равен i_{H1} . При другом сопротивлении R_{H2} напряжение на нагрузке равно u_{H2} , а ток – i_{H2} . Наклон характеристики определяется выходным сопротивлением каскада.

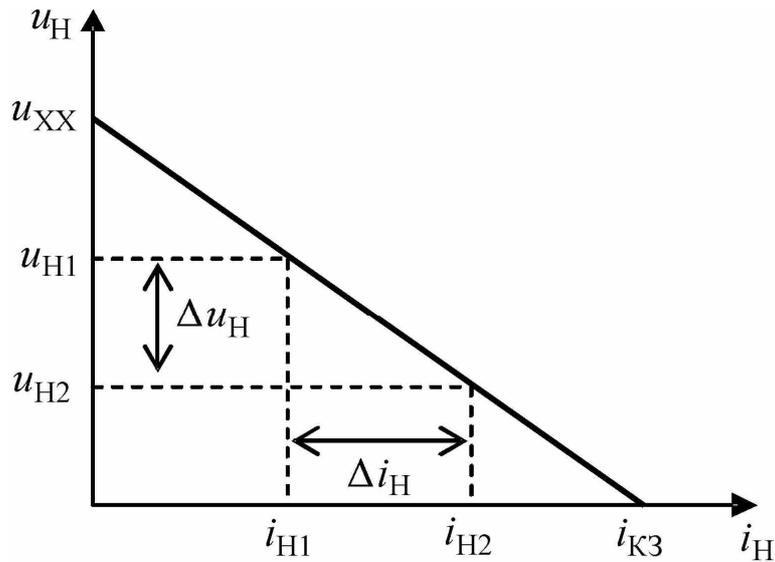


Рис. 3.9

3) Коэффициент усиления по напряжению

Рассмотрим идеальный случай, когда $R_{\Gamma} = 0$, $R_H = \infty$, а делитель в базе $R_1 = R_2 = \infty$ и поэтому не шунтирует входную цепь транзистора. Тогда приращение Δu_{Γ} приложено непосредственно к базе транзистора, т.е. $\Delta u_{БЭ} = \Delta u_{\Gamma}$, а изменение напряжения на коллекторе и есть изменение напряжения на нагрузке (холостой ход) $\Delta u_K = \Delta u_H$.

Приращение Δu_{Γ} вызовет приращение тока коллектора на величину $\Delta i_K = S_{БТ} \cdot \Delta u_{\Gamma}$, где крутизна биполярного транзистора

$$S_{БТ} = \frac{di_K}{du_{БЭ}} \approx \frac{I_K^*}{\varphi_{\Gamma}} \approx \frac{1}{r_{\Xi}}.$$

Падение напряжения на сопротивлении R_K увеличится на $\Delta u_{Rk} = \Delta i_K \cdot R_K$; на эту же величину уменьшится потенциал коллектора относительно земли, а так как $\Delta u_K = \Delta u_H$ и $\Delta i_K = S_{БТ} \cdot \Delta u_{\Gamma}$, то $\Delta u_H = -S_{БТ} \cdot R_K \cdot \Delta u_{\Gamma}$. Таким образом, коэффициент усиления по напряжению каскада с общим эмиттером по переменному сигналу равен

$$K_u = \frac{\Delta u_H}{\Delta u_{\Gamma}} = -S_{БТ} \cdot R_K = -\frac{R_K}{r_{\Xi}}.$$

Рассуждая аналогично, получим, что для каскада на полевом транзисторе с ОИ коэффициент усиления по напряжению равен $K_u = \frac{\Delta u_H}{\Delta u_\Gamma} = -S_{\text{ПТ}} \cdot R_C$. Так как крутизна как БТ, так и ПТ зависит от режима по постоянному току, то коэффициент усиления по напряжению обоих каскадов зависит от режимных токов ($K_u \sim I_K^*$ для каскада на БТ, и $K_u \sim \sqrt{I_C^*}$ для каскада с ОИ).

Учтем наличие базового делителя R_1, R_2 , внутреннего сопротивления генератора сигнала R_Γ и наличие нагрузки R_H . В этом случае на входе каскада действует делитель, отбирающий часть тока источника сигнала и уменьшающий долю тока, попадающего в базу транзистора (см. рис. 3.7). Поэтому изменение базового напряжения будет меньше напряжения генератора $\Delta u_{\text{БЭ}} = \frac{\Delta u_\Gamma \cdot R_{\text{вх}}}{R_\Gamma + R_{\text{вх}}}$, где входное сопротивление, определенное ранее, равно $R_{\text{вхОЭ}} = R_1 \parallel R_2 \parallel r_{\text{вхТ}}$. Усиливаемый ток базы протекает только по входному сопротивлению транзистора $\Delta i_\text{Б} = \frac{\Delta u_{\text{БЭ}}}{r_{\text{вхТ}}}$.

На выходе, кроме R_K , к коллектору подключено сопротивление нагрузки R_H (рис. 3.10). Ток коллектора $\Delta i_K = \beta \cdot \Delta i_\text{Б}$ разветвляется в оба эти сопротивления. Пренебрегая током через выходное сопротивление транзистора $r_{\text{выхТ}} = r_{\text{КЭ}} \rightarrow \infty$, считаем, что $\Delta i_K = \Delta i_H + \Delta i_{R_K}$.

Напряжение на нагрузке создает только ток нагрузки, так что напряжение на нагрузке равно $\Delta u_H = \Delta i_H \cdot R_H = -\Delta i_K \cdot (R_K \parallel R_H)$. Обозначим символом $R_{\text{КН}} = (R_K \parallel R_H)$ параллельное соединение сопротивлений R_K и R_H . Теперь с учетом базового делителя, внутреннего сопротивления источника сигнала и сопротивления нагрузки коэффициент усиления по напряжению каскада на БТ с ОЭ равен $K_u = \frac{-R_{\text{вх}}}{R_\Gamma + R_{\text{вх}}} \cdot \frac{\beta \cdot R_{\text{КН}}}{r_{\text{вхТ}}}$.

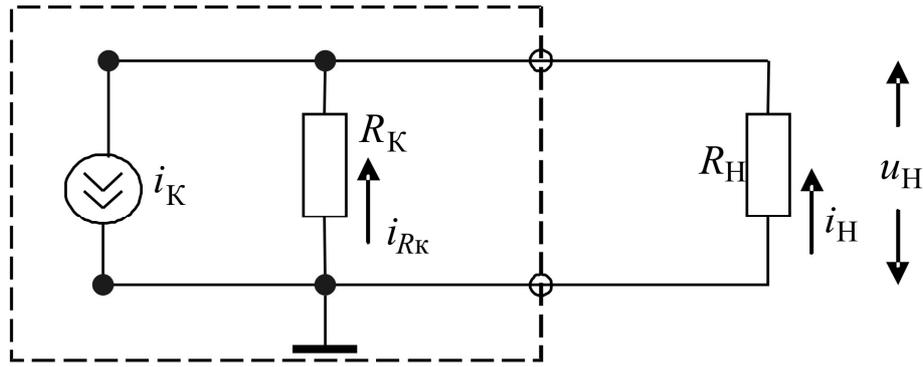


Рис. 3.10

Так как БТ потребляет ток по базе, то для усиления имеет значение только та часть тока, которая втекает непосредственно в базу, следовательно, коэффициент усиления по напряжению зависит от значений базового делителя и внутреннего сопротивления генератора сигнала. Аналогично на выходе ток коллектора разветвляется в нагрузку и сопротивление R_K , поэтому коэффициент усиления зависит от величины нагрузки.

Для каскада на ПТ влияние R_{Γ} на коэффициент усиления пренебрежимо мало, благодаря высокому входному сопротивлению транзистора, а делитель в цепи затвора отсутствует. Поэтому необходимо учитывать только влияние нагрузки на коэффициент усиления $K_u = -S_{\text{ПТ}} \cdot R_{\text{СН}}$, где $R_{\text{СН}} = (R_C \parallel R_H)$.

4) Коэффициент усиления по току

Коэффициент усиления по току существует только для каскада на БТ: $K_i = K_u \cdot \frac{R_{\Gamma}}{R_H}$. Максимальное значение K_i достигается при

$$R_{\Gamma} = \infty, R_H = 0 \text{ и } R_1 \parallel R_2 = \infty \text{ и равно } K_{i,\text{макс}} = \beta.$$

Для схемы с ОИ на ПТ коэффициент усиления по току не существует, так как ПТ управляется напряжением и по затвору не потребляет тока от источника сигнала.

5) Коэффициент нелинейных искажений

В реальности передаточные характеристики усилительных каскадов можно считать линейными только на малом участке изменения входного сигнала относительно рабочей точки. Чем больше амплитуда входного гармонического сигнала, тем более искажается форма выходного сигнала (отличается от гармонической). Покажем

это на примере каскада на ПТ. Ток стока (выходной ток) полевого транзистора связан с напряжением затвор-исток (входным напряжением) квадратичной зависимостью $i_C = I_{СН} \cdot \left(1 - \frac{u_{ЗИ}}{U_{пор}}\right)^2$, где $I_{СН}$ (максимальный ток стока) и $U_{пор}$ (пороговое напряжение) являются параметрами ПТ.

Пусть входной сигнал описывается синусоидой с круговой частотой ω_0 : $u_{ЗИ} = U_m \cdot \sin \omega_0 t$. Тогда в выражении для выходного

тока $i_C = I_{СН} \cdot \left[1 - \frac{2U_m}{U_{пор}} \cdot \sin \omega_0 t + \left(\frac{U_m \sin \omega_0 t}{U_{пор}}\right)^2\right]$ появится гармоническая составляющая с круговой частотой, равной $2\omega_0$, так как

$$(\sin \omega_0 t)^2 = \frac{1 - \cos 2\omega_0 t}{2}.$$

Форма выходного сигнала приобретает вид, показанный на рис. 3.11.

Обычно говорят о появлении в спектре выходного сигнала составляющих с кратными частотами $\omega_k = 2k\omega_0$ (рис. 3.12).

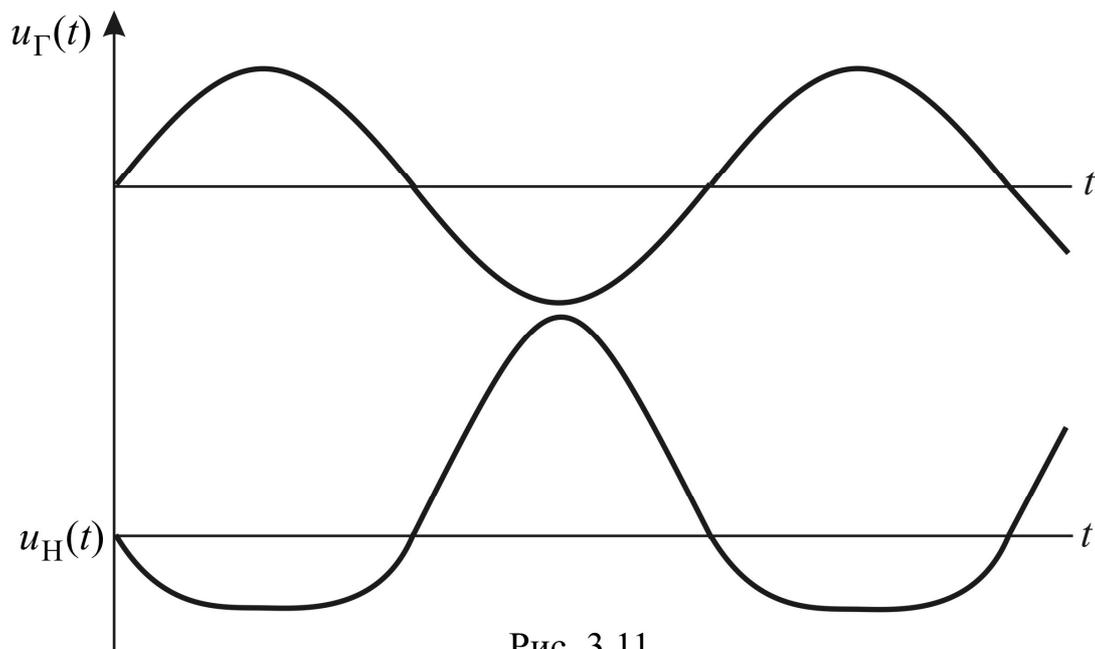


Рис. 3.11

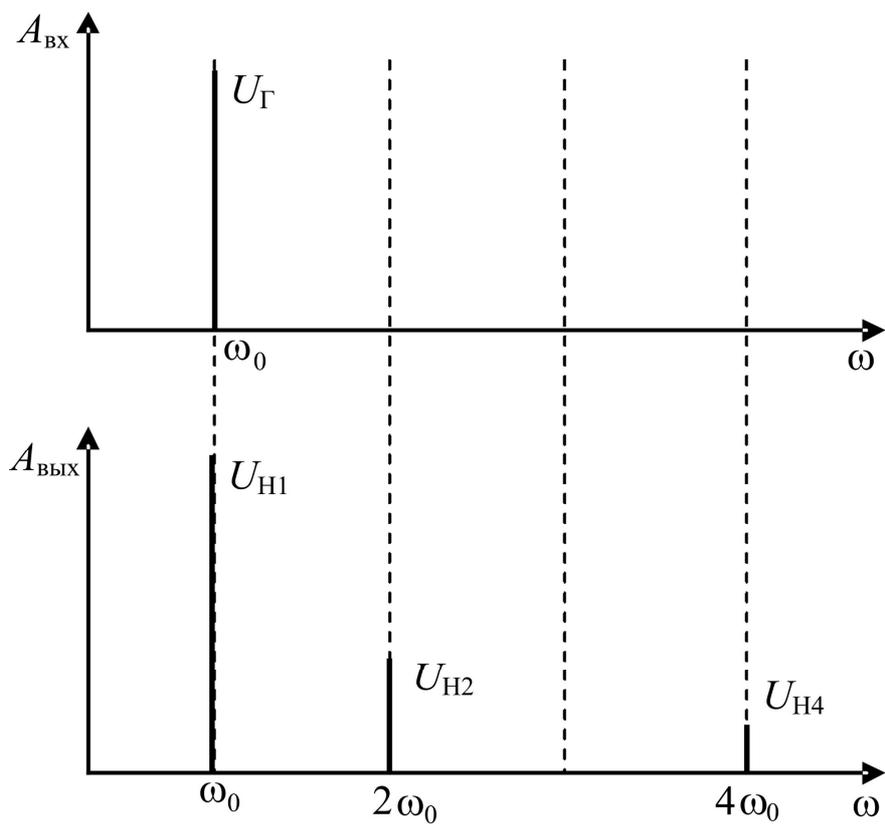


Рис. 3.12

Коэффициент нелинейных искажений определяют как отношение корня квадратного из геометрической суммы амплитуд высших порядков к амплитуде первого порядка $K_{НИ} = \frac{\sqrt{(U_{Н2}^2 + U_{Н3}^2 + U_{Н4}^2 + \dots)}}{U_{Н1}}$.

Для каскада на ПТ коэффициент при первой гармонике равен $\xi_1 = \frac{2U_m}{U_{пор}}$, а коэффициент при второй гармонике $\xi_2 = \frac{1}{2} \cdot \left(\frac{U_m}{U_{пор}}\right)^2$. Таким образом, коэффициент нелинейных искажений в каскаде на ПТ равен $K_{НИ} = \frac{\xi_2}{\xi_1} = \frac{1}{4} \cdot \frac{U_m}{U_{пор}}$. Чем меньше амплитуда входного сигнала по сравнению с пороговым напряжением ПТ, тем меньше $K_{НИ}$. Заданный коэффициент нелинейных искажений $K_{НИ}$ ограничивает амплитуду входного гармонического сигнала величиной

$U_{m_МАКС} \leq 4 K_{НИ} \cdot U_{пор}$. Максимальная амплитуда входного сигнала при заданном $K_{НИ}$ называется **динамическим диапазоном** усилительного каскада (U_{DD}).

Аналогично для каскада на БТ из-за нелинейности характеристик (входная характеристика – экспоненциальная) амплитуда входного гармонического сигнала ограничена заданным коэффициентом нелинейных искажений $U_{m_МАКС} \leq 4 K_{НИ} \cdot \Phi_T$.

3.2.3. Усилительные каскады ОЭ и ОИ в области малых времен (высоких частот)

Амплитудно-частотная характеристика усилителя имеет спад на низких и высоких частотах. Снижение усиления в области низких частот (ОНЧ) и в области высоких частот (ОВЧ) вызывается влиянием реактивных элементов схемы, которым пренебрегали в области средних частот.

На высоких частотах линейные искажения проявляются в виде снижения коэффициента усиления и появления дополнительного сдвига фаз между входным и выходным напряжениями на гармоническом сигнале и в виде фронтов и срезов на импульсном сигнале. Причиной этих искажений является инерционность процессов переноса носителей в транзисторе и перезаряд емкостей, присущих транзисторной структуре (емкости коллекторного и эмиттерного переходов в БТ и емкости затвор-канал, затвор-сток и затвор-исток для ПТ). Инерционность транзистора проявляется в зависимости усилительной способности транзистора от частоты $\beta(\omega)$ в БТ и $S_{ПТ}(\omega)$ в ПТ. Транзистор не может мгновенно отслеживать резкие изменения управляющего сигнала (i_B в БТ и $u_{ЗИ}$ в ПТ), поскольку носители заряда в базе или канале имеют конечную скорость и конечное время пролета через базу или канал, а также конечное время установления скорости носителей, связанное с перезарядом емкостей. Емкость коллекторного перехода БТ включена между базой и коллектором, т.е. в цепь отрицательной обратной связи, и поэтому ее влияние увеличивается в β раз ($\beta \cdot C_K$). Инерционность ПТ мо-

делируется одной эквивалентной емкостью C_0 , подключенной к стоку транзистора. В эквивалентную емкость входит сумма всех паразитных и технологических емкостей полевого транзистора, причем аналогично каскаду на БТ в каскаде на ПТ влияние емкости затвор-сток увеличивается в K_u раз, т.е. $C_0 = C_{3\text{-канал}} + C_{3И} + K_u C_{3С} + C_{\text{подл}} + C_{\text{монт}}$. Входные емкости транзисторов (емкость эмиттерного перехода в БТ $C_Э$ и емкость $C_{3И}$ полевого транзистора) заряжаются через малые сопротивления $R_{Г}$ и сопротивление прямосмещенного эмиттерного перехода, а потому их влиянием на переходный процесс можно пренебречь по сравнению с C_K и C_0 .

В первом приближении переходный процесс установления напряжения на нагрузке при скачкообразном изменении входного сигнала можно аппроксимировать одной экспонентой с эквивалентной постоянной времени $\tau_{\text{эКВ}}$, т.е. считать, что при скачке напряжения генератора $u_{Г}(t)$ напряжение на выходе каскада изменяется во времени по экспоненте

$$u_{Н}(t) = |K_u| \cdot u_{Г}(t) \cdot \left[1 - \exp\left(-\frac{t}{\tau_{\text{эКВ}}}\right) \right],$$

где $\tau_{\text{эКВ}} = \tau_{\beta} + \beta C_K R_{КН}$ для каскада на БТ и $\tau_{\text{эКВ}} = C_0 R_{СН}$ для каскада на ПТ (постоянной крутизны τ_S можно пренебречь по сравнению с постоянной перезаряда емкости C_0).

Время нарастания фронта импульса на выходе, определяемое по уровням 0,1–0,9 амплитудного значения напряжения на нагрузке, равно $t_{\text{фр}} = 2,2 \cdot \tau_{\text{эКВ}}$.

Так как усилитель – линейная схема, время среза равно времени фронта ($t_{\text{фр}} = t_{\text{среза}}$).

Эквивалентная постоянная времени связана с верхней граничной частотой каскада соотношением $f_{\text{Вгр}} = \frac{1}{2\pi\tau_{\text{эКВ}}}$. Следовательно, для линейных схем справедливо выражение $f_{\text{Вгр}} = \frac{0,35}{t_{\text{фр}}}$.

Не надо забывать, что амплитуда входного сигнала $u_{\Gamma}(t)$ должна лежать в пределах динамического диапазона, иначе, кроме линейных искажений, обусловленных влиянием реактивных элементов, появятся еще и нелинейные, обусловленные нелинейностью ВАХ транзисторов.

Если у импеданса нагрузки есть емкостная составляющая (емкость C_H), то она также оказывает интегрирующее действие на изменение выходного напряжения каскада. В этом случае эквивалентную постоянную времени надо дополнить постоянной времени заряда емкости нагрузки $\tau_{\text{нагр}} = C_H R_{KH}$ для каскада на БТ или $\tau_{\text{нагр}} = C_H R_{CH}$ для каскада на ПТ. Тогда выходное напряжение изменяется по экспоненте с постоянной времени $\tau_{\text{вых}} = \tau_{\text{эКВ}} + \tau_{\text{нагр}}$, и время нарастания фронта увеличивается $t_{\text{фр}} = 2,2 \cdot \tau_{\text{вых}}$.

А если входной импульс $u_{\Gamma}(t)$ имеет конечный фронт, то суммарная постоянная времени определяется геометрическим сложением выходной и входной постоянных времени

$$\tau_{\text{суммар}} = \sqrt{(\tau_{\text{вых}})^2 + (\tau_{\text{вх}})^2}.$$

3.2.3. Усилительные каскады ОЭ и ОИ в области больших времен (низких частот)

В области низких частот емкостным сопротивлением разделительных и блокирующего конденсаторов пренебрегать нельзя, так как емкостное сопротивление $X_C = \frac{1}{\omega C}$ оказывается сравнимым по величине с активными сопротивлениями. Полагая, что влияние любого конденсатора (C_1, C_2, C_3) независимо от влияния другого, рассмотрим линейные искажения выходного сигнала усилительного каскада от каждого конденсатора в отдельности.

1) Влияние разделительного конденсатора C_1

С учетом емкостного сопротивления конденсатора C_1 эквивалентная схема входной цепи усилительного каскада на БТ выглядит следующим образом (рис. 3.13):

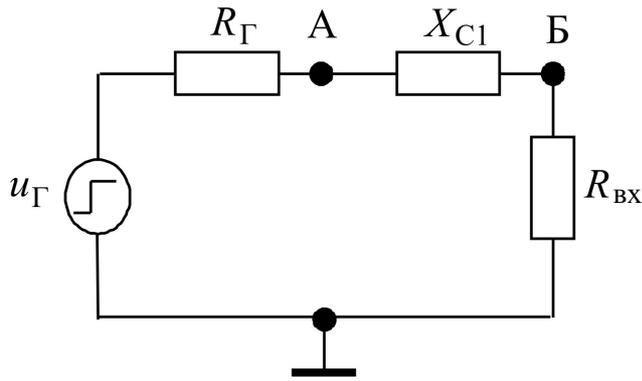


Рис. 3.13

Точка А – вход каскада, точка Б – база транзистора, $R_{ВХ}$ – резистивное входное сопротивление каскада на средних частотах.

Если емкостное сопротивление конденсатора

$$C_1 \left(X_{C1} = \frac{1}{\omega C_1} \right) \text{ сравнимо}$$

по величине с $R_{ВХ}$, то часть

сигнала генератора $u_Г$ будет выделяться на X_{C1} , тем самым уменьшая долю сигнала, приходящегося на $R_{ВХ}$. Причем эта часть будет зависеть от частоты сигнала и будет тем больше, чем больше X_{C1} , т.е. чем меньше частота ω .

Рассмотрим переходную характеристику входной цепи. Конденсатор C_1 образует с сопротивлениями $R_{ВХ}$ и $R_Г$ дифференцирующую цепь. Пусть $u_Г(t) = \begin{cases} 0, & t < 0 \\ 1, & t \geq 0 \end{cases}$ – скачок напряжения с единичной амплитудой, тогда при $t \geq 0$ потенциал базы будет изменяться во времени по экспоненте, спадая до нуля при $t \rightarrow \infty$, т.е.

$$u_Б(t) = 1 \cdot \gamma \cdot \exp\left(-\frac{t}{\tau_1}\right), \text{ где } \tau_1 = C_1 \cdot (R_Г + R_{ВХ}) \text{ – постоянная времени}$$

заряда конденсатора C_1 , а $\gamma = \frac{R_{ВХ}}{R_{ВХ} + R_Г}$ – начальный скачок по-

тенциала базы. Временные диаграммы потенциалов генератора и базы транзистора приведены на рис. 3.14.

При достаточно длинном сигнале (длительность импульса $t_{ИВХ}$ сравнима с постоянной времени τ_1) на базе транзистора обнаруживается спад плоской вершины импульса, который характеризуется

$$\text{отношением } \delta_1 = \frac{u_Б(0) - u_Б(t_{ИВХ})}{u_Б(0)} = 1 - \frac{u_Б(t_{ИВХ})}{u_Б(0)} = 1 - \exp\left(-\frac{t_{ИВХ}}{\tau_1}\right).$$

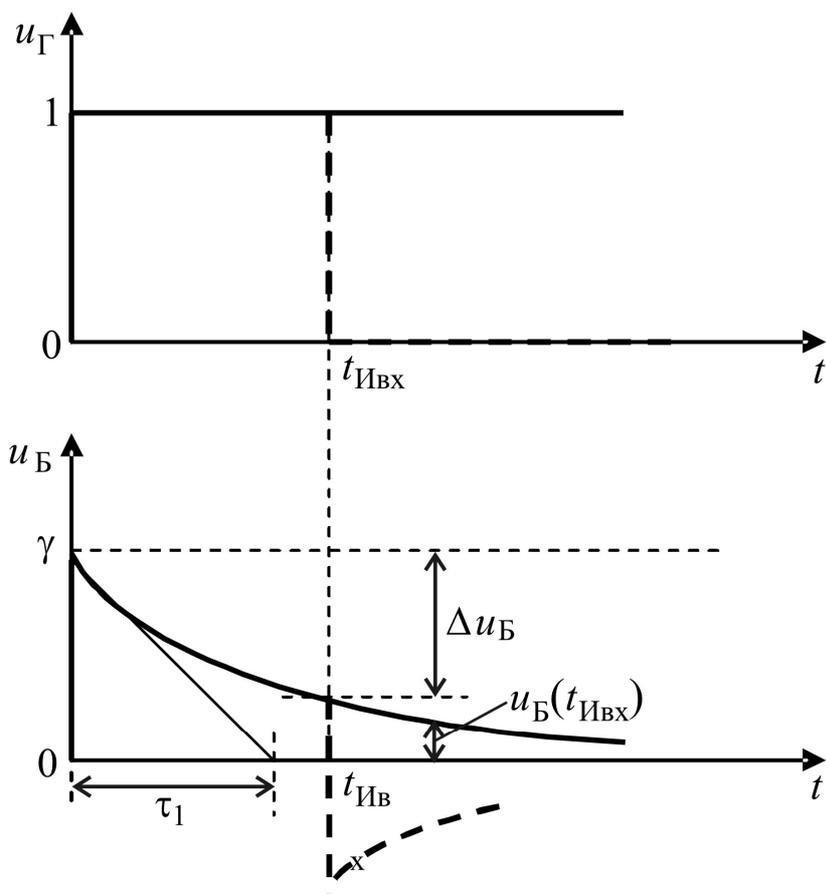


Рис. 3.14

Транзистор усиливает базовый сигнал, и на выходном (коллекторном) импульсе образуется такой же спад плоской вершины.

Если разложить экспоненту в степенной ряд и ограничиться линейным членом ряда, спад плоской вершины выходного импульса от влияния C_1 можно считать приблизительно равным $\delta_1 \approx \frac{t_{ИВХ}}{\tau_1}$.

Чем больше C_1 , тем меньше спад плоской вершины. Чем больше длительность входного импульса, тем заметнее спад плоской вершины.

2) Влияние разделительного конденсатора C_2

Эквивалентная схема выходной цепи усилительного каскада с учетом разделительного конденсатора C_2 и сопротивления нагрузки также представляет собой дифференцирующую цепь (рис. 3.15).

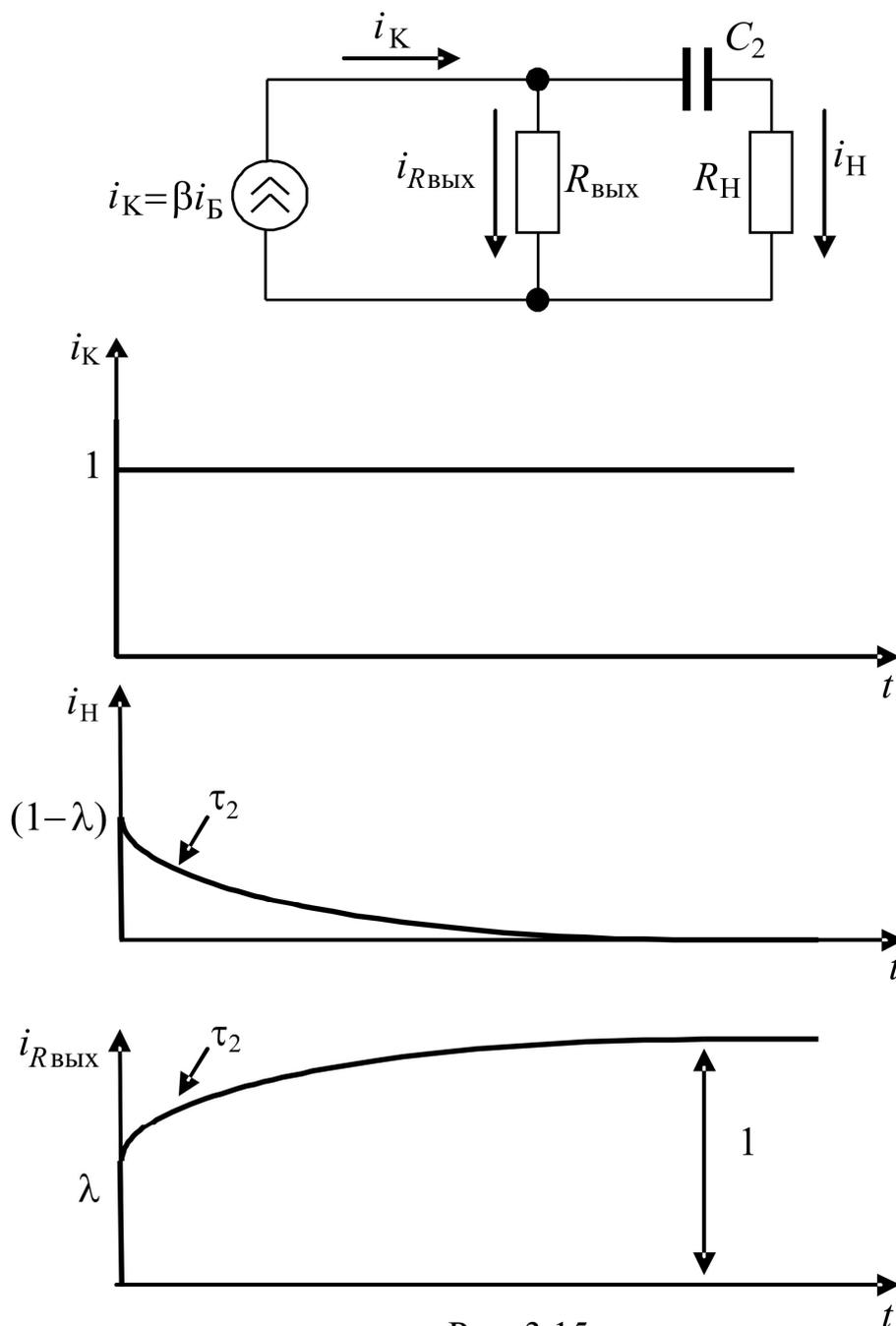


Рис. 3.15

В момент скачка выходного тока i_K напряжение на конденсаторе C_2 не меняется, и C_2 можно считать коротким замыканием. Поэтому скачок тока коллектора распределится в соответствии со значениями $R_{\text{Н}}$ и $R_{\text{ВЫХ}}$ (см. рис. 3.15, где коэффициент $\lambda = \frac{R_{\text{Н}}}{R_{\text{Н}} + R_{\text{ВЫХ}}}$). По мере заряда конденсатора C_2 его сопротивление растёт, и доля тока, ответвляющегося в нагрузку, уменьшается,

а ток, ответвляющийся в $R_{\text{ВЫХ}}$, напротив, увеличивается. Импульс напряжения на нагрузке $u_{\text{Н}} = i_{\text{Н}} \cdot R_{\text{Н}}$ будет иметь спад плоской вершины, величина которого зависит от длительности импульса и постоянной времени заряда конденсатора $\tau_2 = C_2(R_{\text{ВЫХ}} + R_{\text{Н}})$, и равна $\delta_2 \approx \frac{t_{\text{ИВХ}}}{\tau_2}$.

3) Влияние блокирующего конденсатора

С уменьшением частоты входного сигнала благодаря наличию блокирующего конденсатора $C_{\text{Э}}$ ($C_{\text{И}}$) модуль комплексного сопротивления обратной связи в эмиттере $|Z_{\text{Э}}|$ (или истоке $|Z_{\text{И}}|$) увеличивается. Следовательно, увеличивается глубина ООС, увеличивается фактор ОС, который в данной схеме равен $F_{\text{ОС}} = 1 + S_{\text{БТ}}Z_{\text{Э}}$. На частотах менее $\omega_1 = \frac{1}{R_{\text{Э}} \cdot C_{\text{Э}}}$ фактор ОС равен

$F_{\text{ОС}} = 1 + S_{\text{БТ}}R_{\text{Э}}$ и уже существенно влияет на коэффициент усиления каскада по напряжению, уменьшая его (рис. 3.16): $K_{u_{\text{ОС}}} = \left(\frac{K_u}{F_{\text{ОС}}} \right) = -\frac{S_{\text{БТ}}R_{\text{К}}}{1 + S_{\text{БТ}}R_{\text{Э}}}$. При условии, что $S_{\text{БТ}}R_{\text{Э}} \gg 1$, ко-

эффициент усиления по напряжению приблизительно равен $K_{u_{\text{ОС}}} \approx -\frac{R_{\text{К}}}{R_{\text{Э}}}$.

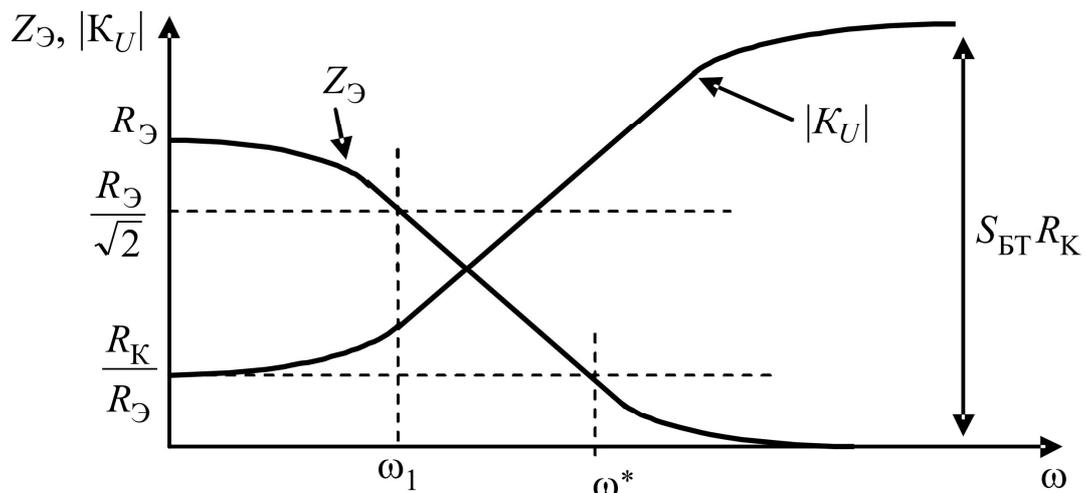


Рис. 3.16

На частотах выше $\omega > \omega^* = \frac{S_{\text{БТ}}}{C_{\text{Э}}}$ из-за малого емкостного сопротивления блокирующего конденсатора модуль комплексного сопротивления ОС можно считать равным 0 ($|Z_{\text{Э}}| = 0$); т.е. ОС отсутствует, фактор ОС равен 1. Коэффициент усиления по напряжению равен $K_u = \frac{\Delta u_{\text{Н}}}{\Delta u_{\text{Г}}} = -S_{\text{БТ}} \cdot R_{\text{К}}$. Таким образом, влияние блокирующего конденсатора вызывает уменьшение коэффициента усиления на низких частотах.

На импульсном сигнале уменьшение коэффициента усиления на низких частотах проявляется в виде спада плоской вершины выходного импульса. Изменение выходного напряжения описывается экспонентой с постоянной времени $\tau_{\text{Э}} = \frac{C_{\text{Э}}}{S_{\text{БТ}}} \approx \frac{C_{\text{Э}} \varphi_{\text{Г}}}{I_{\text{К}}^*}$, характери-

зующей время заряда блокирующего конденсатора. Следовательно, влияние блокирующего конденсатора аналогично влиянию дифференцирующей цепи. Величина спада на плоской вершине импульса зависит от длительности импульса и величины емкости конденсатора $\delta_{\text{Э}} \approx \frac{t_{\text{ИВХ}}}{\tau_{\text{Э}}}$.

Нижняя граничная частота усилителя определяется совместным действием конденсаторов $C_1, C_2, C_{\text{Э}}$. В первом приближении нижнюю граничную частоту усилительного каскада можно характеризовать эквивалентной постоянной времени $\tau_{\text{Нгр}}$,

$$f_{\text{Нгр}} = \frac{1}{2 \cdot \pi \tau_{\text{Нгр}}}, \text{ где } \frac{1}{\tau_{\text{Нгр}}} = \frac{1}{\tau_1} + \frac{1}{\tau_2} + \frac{1}{\tau_{\text{Э}}}.$$

При одинаковых номиналах емкостей разделительных и блокирующего конденсаторов постоянная времени блокирующего конденсатора самая маленькая, и поэтому блокирующий конденсатор оказывает определяющее влияние на нижнюю граничную частоту.

3.3. Повторители напряжения на БТ и ПТ

3.3.1. Схемы каскадов с общим коллектором (ОК) и общим стоком (ОС). Назначение элементов каскадов

Схемы повторителей напряжения на БТ и ПТ с управляющим *pn*-переходом приведены на рис. 3.17.

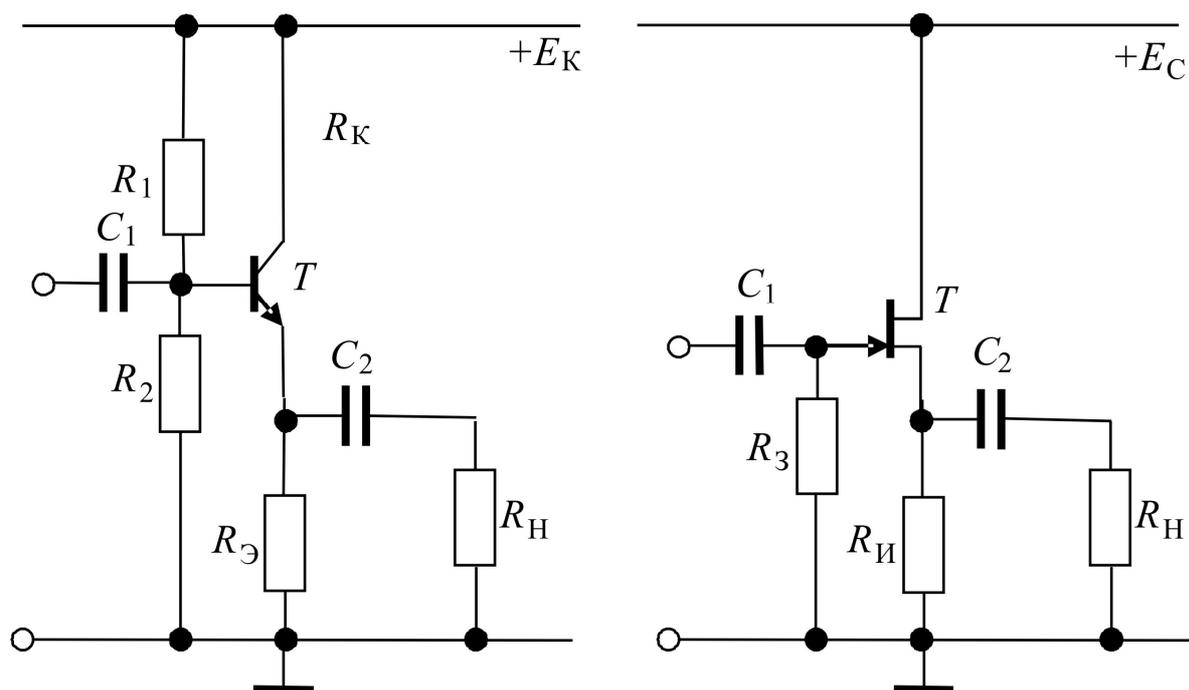


Рис. 3.17

Назначение элементов:

*) транзистор T – активный элемент для усиления мощности. Для усиления мощности необходимо, чтобы биполярный транзистор находился в нормальной активной области выходных ВАХ, а полевой транзистор – в пологой области характеристик.

Так как коллектор БТ (сток ПТ) по переменному току подключены к общей шине, то такая схема включения называется схемой с общим коллектором (с общим стоком);

*) источник питания E_K (E_C) и резисторы R_1 , R_2 , $R_Э$, (R_3 , $R_И$) необходимы для задания режима по постоянному току;

*) конденсаторы C_1, C_2 – разделительные, предназначены для разделения по постоянному току внутренних точек каскадов от источника сигнала и нагрузки.

Эти каскады не инвертируют фазу входного сигнала.

3.3.2. Параметры каскадов ОК и ОС в области средних частот

На средних частотах полагаем, что транзистор – безынерционный прибор, а емкостными сопротивлениями разделительных конденсаторов C_1, C_2 можно пренебречь по сравнению с окружающими активными сопротивлениями, $X_{C1} = \frac{1}{\omega \cdot C_1} \ll R_1, R_2, R_{\Gamma}$ и

$X_{C2} = \frac{1}{\omega \cdot C_2} \ll R_{\mathcal{E}}, R_{\mathcal{H}}$, т.е. короткое замыкание вместо конденсаторов по переменному сигналу на средних и высоких частотах.

1) Коэффициент усиления по напряжению

По определению $K_u = \frac{du_{\mathcal{H}}}{du_{\Gamma}}$.

Для начала предположим, что $R_{\Gamma} = 0, R_1 \parallel R_2 \rightarrow \infty (R_3 \rightarrow \infty), R_{\mathcal{H}} \rightarrow \infty$. Кроме того, примем, что $\beta \gg 1$, т.е. $i_{\mathcal{E}} \approx i_{\mathcal{K}} = \beta \cdot i_{\mathcal{B}}$.

Тогда для каскадов ОК и ОС соответственно можно записать соотношения потенциалов и токов:

Общий коллектор	Общий сток
$u_{\mathcal{H}} = u_{\mathcal{E}}$	$u_{\mathcal{H}} = u_{\mathcal{И}}$
$u_{\Gamma} = u_{\mathcal{Б}}$	$u_{\Gamma} = u_{\mathcal{З}}$
$K_u = \frac{u_{\mathcal{E}}}{u_{\mathcal{Б}}}$	$K_u = \frac{u_{\mathcal{И}}}{u_{\mathcal{З}}}$
$u_{\mathcal{E}} = i_{\mathcal{E}} \cdot R_{\mathcal{E}}$	$u_{\mathcal{И}} = i_{\mathcal{И}} \cdot R_{\mathcal{И}}$
$i_{\mathcal{E}} = S_{\text{БТ}} \cdot u_{\mathcal{БЭ}}$	$i_{\mathcal{И}} = S_{\text{ПТ}} \cdot u_{\mathcal{ЗИ}}$
$u_{\mathcal{БЭ}} = u_{\mathcal{Б}} - u_{\mathcal{E}}$	$u_{\mathcal{ЗИ}} = u_{\mathcal{З}} - u_{\mathcal{И}}$

Таким образом, $u_{\text{Э}} = S_{\text{БТ}} \cdot R_{\text{Э}} \cdot (u_{\text{Б}} - u_{\text{Э}})$, откуда $u_{\text{Э}} = \frac{S_{\text{БТ}} \cdot R_{\text{Э}} \cdot u_{\text{Б}}}{1 + S_{\text{БТ}} \cdot R_{\text{Э}}}$,

и коэффициент усиления по напряжению равен $K_u = \frac{u_{\text{Э}}}{u_{\text{Б}}} = \frac{S_{\text{БТ}} \cdot R_{\text{Э}}}{1 + S_{\text{БТ}} \cdot R_{\text{Э}}} < 1$. Учитывая, что крутизна биполярного транзистора $S_{\text{БТ}} \approx \frac{1}{r_{\text{Э}}}$, коэффициент усиления по напряжению

можно записать, как $K_u = \frac{R_{\text{Э}}}{r_{\text{Э}} + R_{\text{Э}}} < 1$. Аналогично для каскада на

ПТ получим коэффициент усиления по напряжению $K_u = \frac{u_{\text{И}}}{u_{\text{З}}} = \frac{S_{\text{ПТ}} \cdot R_{\text{И}}}{1 + S_{\text{ПТ}} \cdot R_{\text{И}}} < 1$.

Так как $r_{\text{Э}} \ll R_{\text{Э}}$, то коэффициент усиления близок к 1. Учитывая, что фаза сигнала не изменяется, схему с общим коллектором (общим стоком) можно назвать **повторителем напряжения**. Коэффициент усиления в этой схеме правильнее называть коэффициентом *передачи* напряжения.

Учитывая конечные значения R_{Γ} , R_1 , R_2 (R_3), $R_{\text{Н}}$, уточним выражение для коэффициента передачи напряжения. На входе (в базе БТ) включен резистивный делитель, состоящий из сопротивления источника сигнала R_{Γ} и параллельного соединения сопротивлений $R_1 \parallel R_2$. На выходе каскада параллельно сопротивлению $R_{\text{Э}}$ включено сопротивление нагрузки $R_{\text{Н}}$. Тогда коэффициент пе-

редачи напряжения равен $K_u = \gamma_{\text{Б}} \cdot \frac{S_{\text{БТ}} R_{\text{ЭН}}}{1 + S_{\text{БТ}} R_{\text{ЭН}}}$, где $\gamma_{\text{Б}} = \frac{R_1 \parallel R_2}{R_1 \parallel R_2 + R_{\Gamma}}$,

$$R_{\text{ЭН}} = R_{\text{Э}} \parallel R_{\text{Н}}.$$

В каскаде на ПТ благодаря его высокому входному сопротивлению всегда выполняется условие $R_3 \gg R_{\Gamma}$, и поэтому делитель на входе можно не учитывать, тогда коэффициент передачи напряжения каскада с общим стоком равен $K_u = \frac{S_{\text{ПТ}} R_{\text{ИН}}}{1 + S_{\text{ПТ}} R_{\text{ИН}}}$, где

$$R_{\text{ИН}} = R_{\text{И}} \parallel R_{\text{Н}}.$$

Малый коэффициент передачи напряжения объясняется глубокой ООС по току через сопротивление $R_{\text{Э}}$ ($R_{\text{И}}$). Управляющее напряжение равно разности входного и выходного напряжений каскада $u_{\text{БЭ}} = u_{\text{Б}} - u_{\text{Э}} = u_{\text{ВХ}} - u_{\text{ВЫХ}}$ (в каскаде с общим стоком: $u_{\text{ЗИ}} = u_{\text{З}} - u_{\text{И}} = u_{\text{ВХ}} - u_{\text{ВЫХ}}$). Любое приращение выходного напряжения полностью передается на вход, уменьшая напряжение, управляющее выходным током транзистора.

2) Входное сопротивление повторителя

Пусть $R_{\text{Г}} = 0$, $R_1 \parallel R_2 \rightarrow \infty$, тогда входную цепь эмиттерного повторителя можно представить в виде, показанном на рис. 3.18, где $r_{\text{Э}}$ – дифференциальное сопротивление эмиттерного перехода.

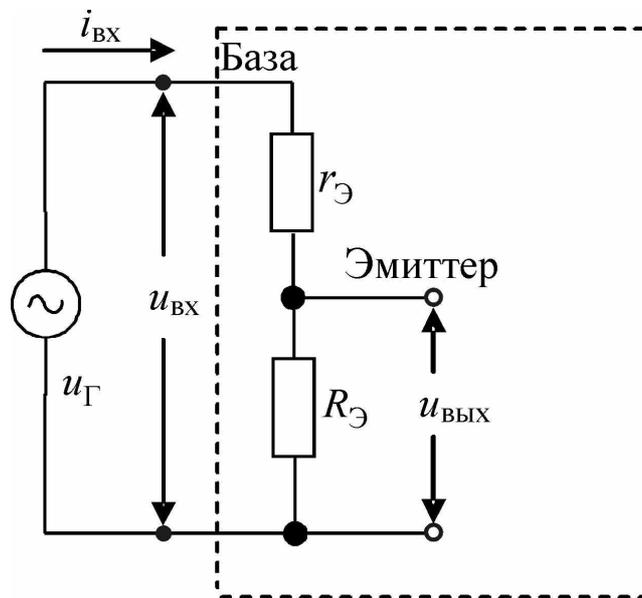


Рис. 3.18

Входное напряжение повторителя $u_{\text{ВХ}} = u_{\text{БЭ}} + u_{\text{ВЫХ}}$. Так как $u_{\text{ВЫХ}} = K_u \cdot u_{\text{ВХ}}$, то $u_{\text{ВХ}} = \frac{u_{\text{БЭ}}}{1 - K_u} = F_{\text{ОС}} \cdot u_{\text{БЭ}}$. Тогда входное сопротивление каскада с общим коллектором $r_{\text{ВХ_ОК}} = \frac{du_{\text{ВХ}}}{di_{\text{ВХ}}} = F_{\text{ОС}} \cdot \frac{du_{\text{БЭ}}}{di_{\text{Б}}} = F_{\text{ОС}} \cdot r_{\text{БЭ}}$, т.е. в $F_{\text{ОС}}$ раз больше, чем у каскада с общим эмиттером. Учитывая, что $r_{\text{БЭ}} = \beta \cdot r_{\text{Э}}$, $F_{\text{ОС}} = 1 + S_{\text{БТ}} R_{\text{ЭН}}$ и $S_{\text{БТ}} \approx \frac{1}{r_{\text{Э}}}$, полу-

чим формулу для входного сопротивления транзистора, включенного по схеме с общим коллектором, $r_{\text{вх_ОК}} = \beta \cdot (r_{\text{Э}} + R_{\text{ЭН}})$.

С учетом базового делителя входное сопротивление эмиттерного повторителя равно $R_{\text{вх_ОК}} = R_1 \parallel R_2 \parallel r_{\text{вх_ОК}}$ и определяется наименьшим из этих сопротивлений. Обычно сопротивления базового делителя не делают высокоомными, чтобы уменьшить их влияние на нестабильность рабочей точки, поэтому $R_{\text{вх_ОК}} \approx R_1 \parallel R_2$.

В истоковом повторителе входное сопротивление определяется внешним сопротивлением утечки затвора R_3 . Если величины входного сопротивления $R_{\text{вх}} = R_3$ недоста-

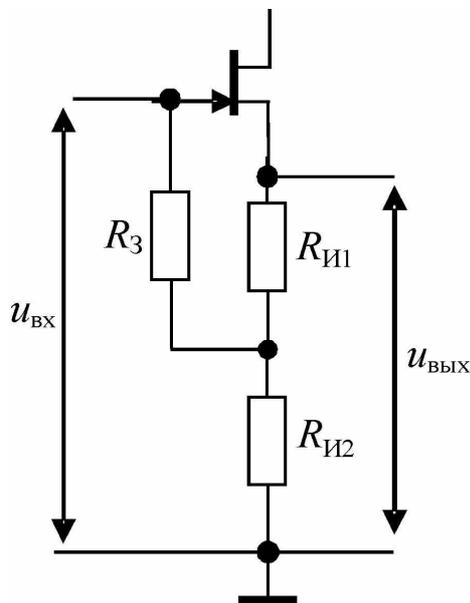


Рис. 3.19

точно, можно увеличить входное сопротивление, разбив сопротивление истока $R_{\text{И}}$ на две части и подключив R_3 к средней точке делителя $R_{\text{И1}}$, $R_{\text{И2}}$, как показано на рис. 3.19.

В этом случае R_3 оказывается включенным в цепь ООС, и входное сопротивление увеличивается. В частности при подключении R_3 непосредственно к истоку транзистора ($R_{\text{И1}} = 0$, $U_{\text{ЗИ}}^* = 0$) входное сопротивление истокового повторителя равно $R_{\text{вх}} = F_{\text{ОС}} \cdot R_3$, где $F_{\text{ОС}} = 1 + S_{\text{ПТ}} \cdot R_{\text{И}}$.

3) Выходное сопротивление повторителя

Для оценки выходного сопротивления эмиттерного повторителя определим напряжение холостого хода на выходе $u_{\text{ХХ}}$ и ток короткого замыкания $i_{\text{КЗ}}$. Воспользуемся упрощенной схемой (рис. 3.20).

Напряжение холостого хода при $R_{\text{Н}} \rightarrow \infty$ можно определить, используя выражение коэффициента передачи напряжения повто-

рителя $K_u \approx \frac{R_{\text{Э}}}{r_{\text{Э}} + R_{\text{Э}}}$:

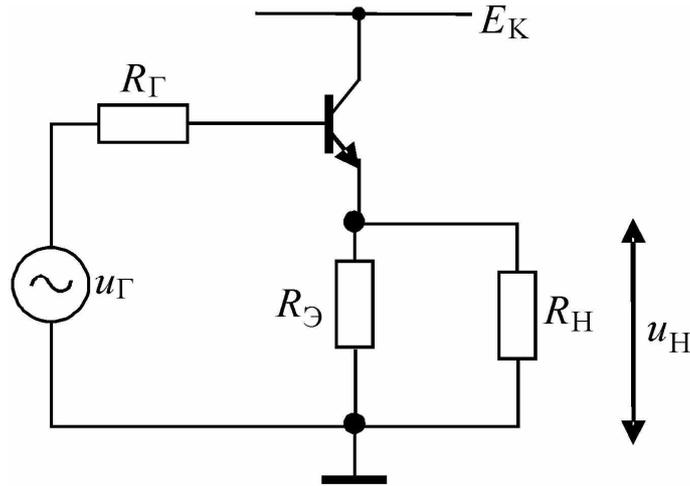


Рис. 3.20

$$u_{XX} = K_u \cdot u_B, \text{ где } u_B = u_{\Gamma} \cdot \frac{R_{\text{вх_ок}}}{R_{\Gamma} + R_{\text{вх_ок}}}, \text{ а } R_{\text{вх_ок}} \approx \beta \cdot (r_{\text{Э}} + R_{\text{Э}}).$$

Ток короткого замыкания определяется при $R_{\text{Н}} = 0$, а поскольку $R_{\text{Н}}$ включено параллельно с $R_{\text{Э}}$, то суммарное сопротивление в цепи эмиттера при коротком замыкании равно 0. Тогда ток короткого замыкания равен току эмиттера транзистора $i_{\text{КЗ}} = i_{\text{Э}} \approx \beta \cdot i_{\text{Б}}$. При определении тока базы необходимо учесть, что $R_{\text{ЭН}} = 0$,

$$i_{\text{Б}} = \frac{u_{\Gamma}}{R_{\Gamma} + R_{\text{вх_ок}}} = \frac{u_{\Gamma}}{R_{\Gamma} + \beta \cdot r_{\text{Э}}}.$$

Выходное сопротивление эмиттерного повторителя равно $R_{\text{вых_ок}} = \frac{u_{XX}}{i_{\text{КЗ}}} = \frac{R_{\text{Э}} (R_{\Gamma} + \beta \cdot r_{\text{Э}})}{R_{\Gamma} + \beta \cdot (r_{\text{Э}} + R_{\text{Э}})}$. Это отношение можно представить как параллельное включение двух сопротивлений $R_{\text{Э}}$ и $\left(r_{\text{Э}} + \frac{R_{\Gamma}}{\beta} \right)$. Поскольку суммарное сопротивление параллельного включения определяется наименьшим из сопротивлений, то можно считать, что выходное сопротивление повторителя равно $R_{\text{вых_ок}} \approx r_{\text{Э}}$ или, что тоже самое, $R_{\text{вых_ок}} \approx \frac{1}{S_{\text{БТ}}}$.

Таким образом, выходное сопротивление каскада с общим коллектором намного меньше выходного сопротивления каскада с общим эмиттером.

Для оценки выходного сопротивления истокового повторителя (рис. 3.21) воспользуемся другим способом. Определим приращение Δu_H при изменении величины R_H и поделим его на соответствующее приращение тока нагрузки.

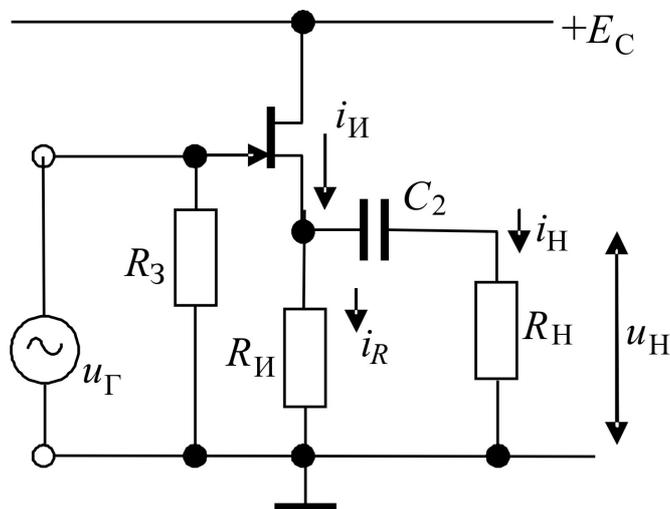


Рис. 3.21

Сопротивлению нагрузки R_{H1} соответствует напряжение u_{H1} , сопротивлению нагрузки R_{H2} соответствует напряжение u_{H2} , т.е. приращение напряжения нагрузки $\Delta u_H = u_{H1} - u_{H2}$. Управляющее напряжение транзистора равно $u_{зИ} = u_3 - u_И = u_Г - u_H$. При неизменном значении $u_Г$ ток истока зависит от R_H : $i_И = S_{ПТ} \cdot (u_Г - u_H)$. Часть тока истока ответвляется в нагрузку, а часть – в резистор $R_И$.

Ток нагрузки равен $i_Н = i_И - \frac{u_H}{R_И}$. Приращение тока нагрузки

$\Delta i_Н = i_{H2} - i_{H1}$. Выходное сопротивление истокового повторителя равно $R_{\text{вых}} = \frac{\Delta u_H}{\Delta i_Н} = \frac{1}{S_{ПТ} + \frac{1}{R_И}} = R_И \parallel \frac{1}{S_{ПТ}} \approx \frac{1}{S_{ПТ}}$. Получили то же

выражение для выходного сопротивления, что и в эмиттерном повторителе.

Таким образом, благодаря действию ООС входное сопротивление каскада с общим коллектором намного больше входного сопротивления каскада с общим эмиттером, а выходное сопротивле-

ние повторителя намного меньше выходного сопротивления усилителя. Повторитель напряжения представляет собой преобразователь сопротивления, он передает практически всю величину э.д.с. источника сигнала (с точностью до K_u) на значительно более низкоомный резистор. Поэтому повторители используются как устройства для согласования высокоомного выхода источника сигнала (предыдущего каскада) с низкоомным входом следующего каскада, а также для изоляции источника сигнала от влияния входного сопротивления последующего каскада.

3.3.3. Повторители напряжения в области малых времен (высоких частот)

Так же, как в усилительных каскадах с ОЭ и ОИ, в повторителях наблюдаются линейные искажения в области высоких частот, связанные с инерционностью транзисторов и влиянием емкостной нагрузки.

Амплитудно-частотная характеристика повторителя (рис. 3.22) имеет спад на высоких частотах, который ограничивает частотный диапазон работы сверху верхней граничной частотой $f_{Вгр}$. На фазочастотной характеристике появляется сдвиг фазы на $\pi/2$.

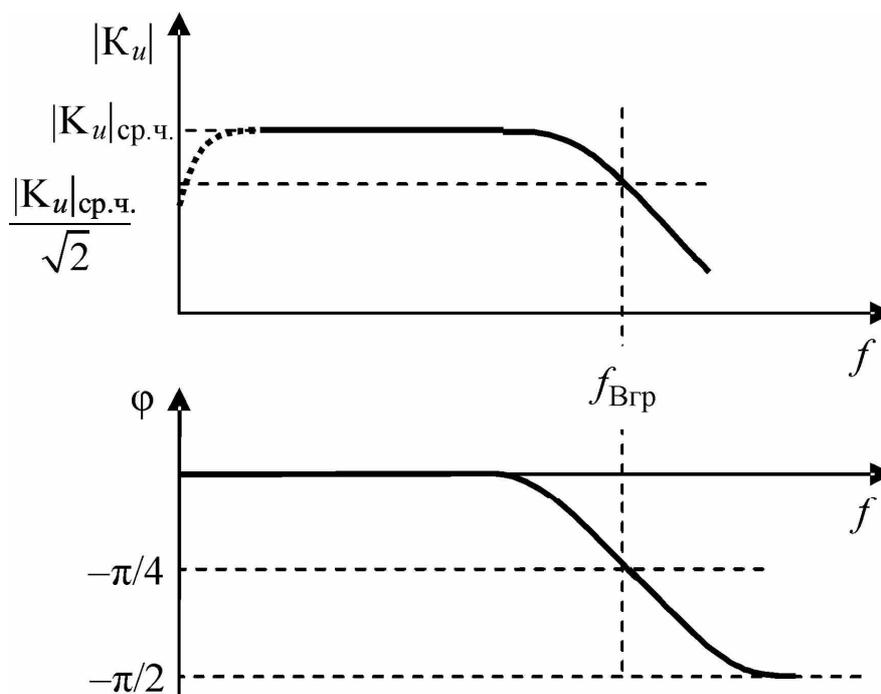


Рис. 3.22

На импульсном сигнале линейные искажения в области малых времен проявляются в виде затягивания фронта импульса или ступеньки выходного напряжения (рис. 3.23).

Причины линейных искажений в каскадах с ОК и ОС такие же, как и в каскадах с ОЭ и ОИ, а именно:

1) инерционность транзистора, т.е. зависимость его усилительных свойств от частоты. Коэффициент передачи тока базы биполярного транзистора β и крутизна полевого транзистора $S_{ПТ}$ уменьшаются на высоких частотах (рис. 3.24). Спад частотных характеристик в области высоких частот характеризуется постоянными времени τ_β и τ_S , соответственно, временем жизни носителей в базе БТ и временем пролета канала ПТ.

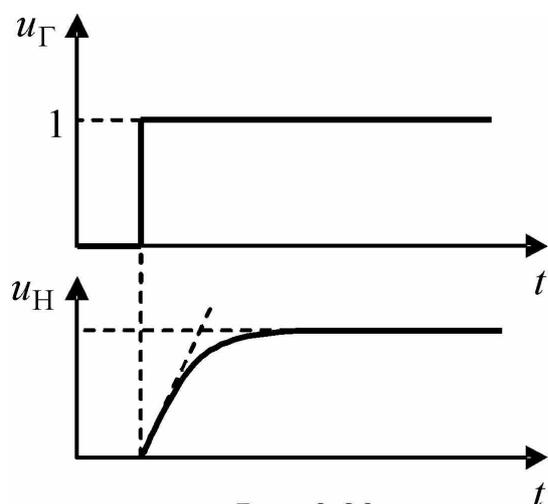


Рис. 3.23

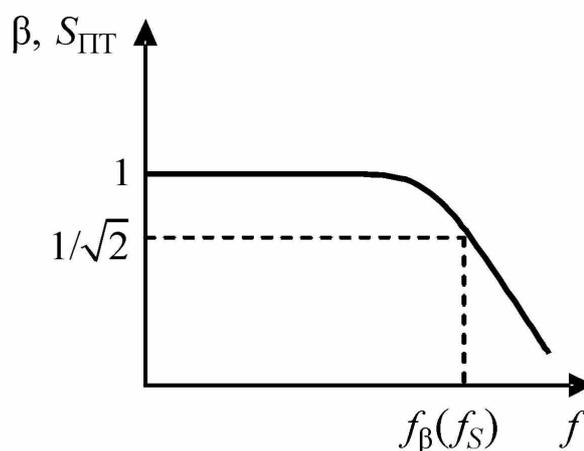


Рис. 3.24

2) перезаряд емкостей транзисторов: для БТ это емкости pn -переходов $C_{БЭ}$ и $C_{БК} = C_K$, для ПТ – емкости затвор-канал, затвор-сток, затвор-исток и т.д. (см. поведение каскада ОИ в области малых времен).

Переходный процесс в повторителях аппроксимируется экспоненциальной зависимостью от времени с эквивалентной постоянной времени. Длительность переходного процесса формирования фронта импульса, определяемая по уровням $0,1 \dots 0,9$ амплитудного значения, равна $t_{фр} = t_{ср} = 2,2 \cdot \tau_{\text{эКВПовт}}$.

Особенности переходных процессов в повторителях по сравнению с усилителями

1) Уменьшение влияния емкостей C_K и C_{3C} .

В усилительном каскаде эти емкости, называемые проходными, включены между входом и выходом (рис. 3.25,а), таким образом создавая ООС между выходом и входом усилителя. Напряжение на проходной емкости равно $u_C = u_{\text{ВЫХ}} - u_{\text{ВХ}}$, а $u_{\text{ВЫХ}} = -K_u \cdot u_{\text{ВХ}}$. Изменение напряжения на емкостях C_K и C_{3C} больше начального скачка $\Delta u_{\text{БЭ}} (\Delta u_{\text{ЗИ}})$ на величину $(1 + K_u)$, причем $K_u \gg 1$. Это эквивалентно увеличению эффективной емкости C_K и C_{3C} на величину $(1 + K_u)$. Поэтому в эквивалентную постоянную времени, характеризующую длительность переходного процесса, эти емкости входят с коэффициентом $(1 + K_u)$.

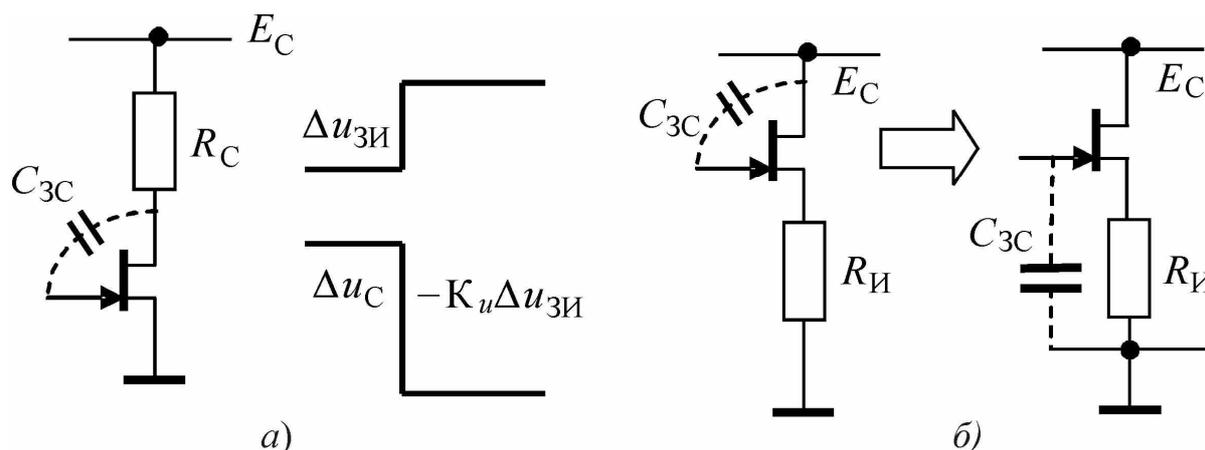


Рис. 3.25

В повторителях по переменному току эти емкости включены на общую шину (рис. 3.25,б), и потому изменение напряжения на них равно начальному скачку. Поэтому эквивалентная постоянная времени по сравнению с усилительными каскадами будет меньше на $\beta \cdot C_K$ или $K_u \cdot C_{3C}$. Соответственно, и фронт выходного импульса оказывается намного меньше.

2) В биполярном транзисторе установление тока эмиттера по сравнению с током коллектора происходит с меньшей постоянной времени $\tau_\alpha \approx \frac{\tau_\beta}{\beta}$. Так как в эмиттерном повторителе выходным то-

ком является эмиттерный ток, то в эквивалентную постоянную времени входит не τ_β , а меньшая величина τ_α , таким образом дополнительно уменьшается время переходного процесса.

Приближенно можно считать, что эквивалентные постоянные времени переходного процесса в повторителях уменьшаются в фактор ОС раз по сравнению с усилительными каскадами. Благодаря глубокой ООС фронты импульсов в повторителях существенно меньше, чем в усилителях, а верхняя граничная частота выше, чем в усилителях.

3) В истоковом повторителе уменьшение выходной емкости, определяющей эквивалентную постоянную времени переходного процесса, приводит к тому, что она становится сравнимой с входной емкостью повторителя $C_{\text{вх}} = C_{\text{ЗИ}} + C_{\text{ЗС}}$. Приходится учитывать время заряда входной емкости, которым пренебрегали в усилительном каскаде. Напряжение на затворе из-за заряда входной емкости изменяется по экспоненте с постоянной времени заряда входной емкости $\tau_{\text{вх}} = C_{\text{вх}} \cdot R_{\text{Г}}$. Тогда установление напряжения на выходе описывается суммарной постоянной времени, представляющей собой геометрическую сумму $\tau_{\text{вх}}$ и $\tau_{\text{вых}}$:

$$\tau_{\text{ИстПовт}} = \sqrt{\tau_{\text{вх}}^2 + \tau_{\text{вых}}^2} \quad (\text{рис. 3.26}).$$

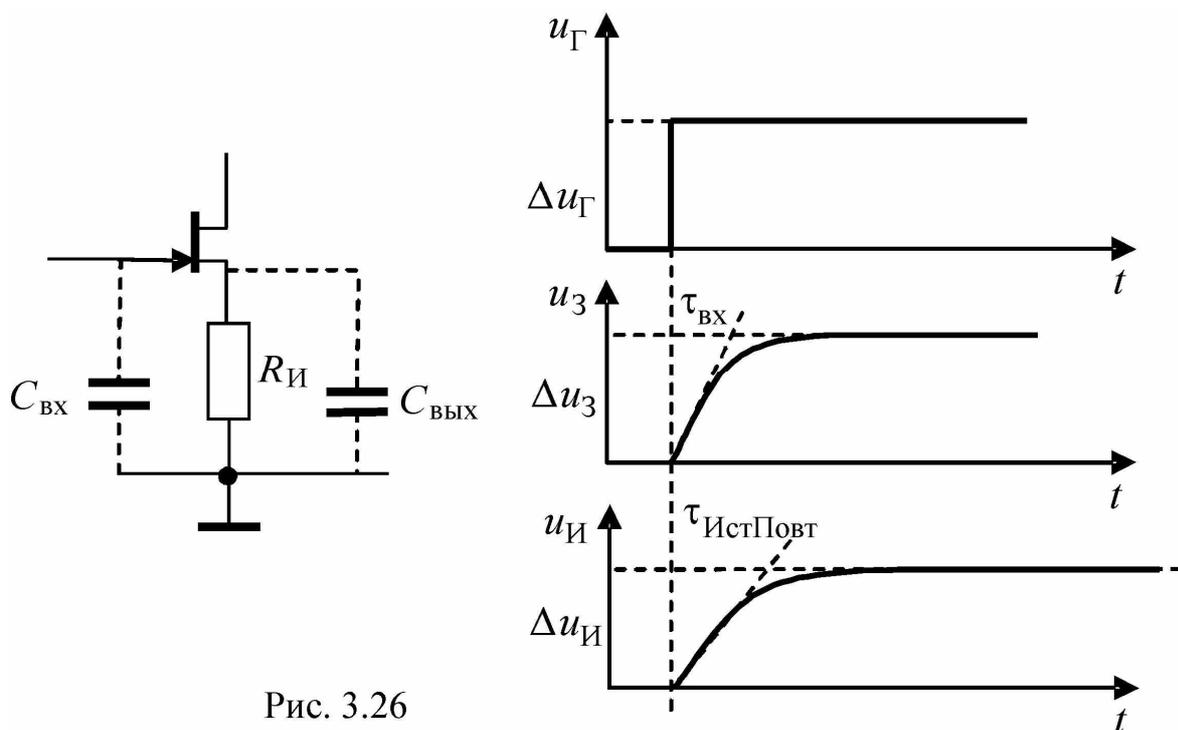


Рис. 3.26

Наличие емкостной нагрузки добавляет искажения фронта. Влияние C_H можно отразить введением постоянной времени заряда C_H ($\tau_{\text{нагр}} = C_H \cdot R_{\text{выхПовт}}$) в эквивалентную постоянную времени, т.е. $\tau_{\text{эквПовт}}^* = \tau_{\text{эквПовт}} + \tau_{\text{нагр}}$. Поскольку емкость нагрузки перезаряжается через выходное сопротивление повторителя, которое существенно меньше, чем выходное сопротивление усилителя, то естественно, что повторитель лучше работает на емкостную нагрузку, т.е. искажения меньше (фронт короче). Поэтому одно из применений повторителя – развязка выхода усилительного каскада и емкостной нагрузки (рис. 3.27).

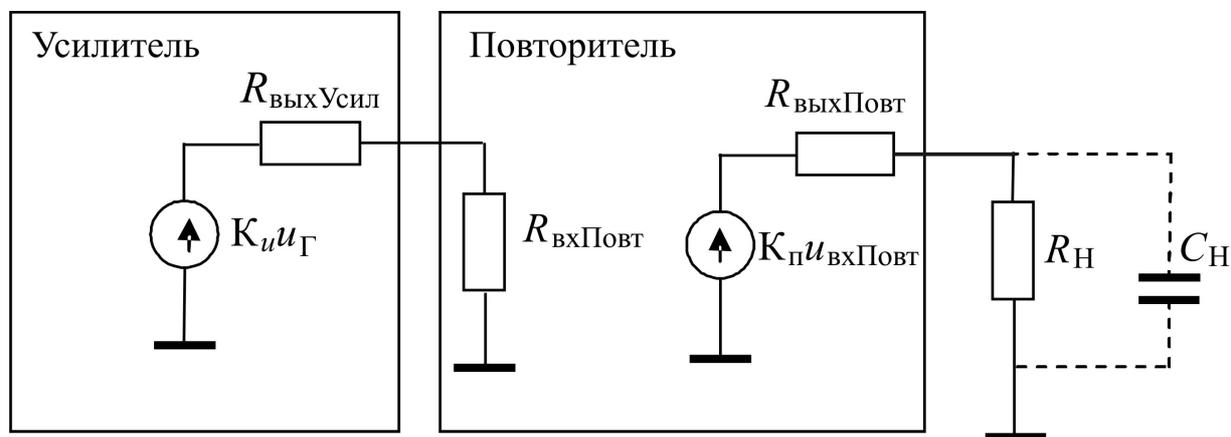


Рис. 3.27

4) Еще одна особенность переходного процесса в повторителе связана с запаздыванием включения ОС. Благодаря наличию емкостей напряжение на нагрузке нарастает по экспоненте, поэтому ООС включается с некоторой задержкой по отношению к скачку входного напряжения. Пусть на вход эмиттерного повторителя поступает скачок напряжения Δu_{Γ} (рис. 3.38). Если нет ОС, то напряжение на нагрузке стремится к уровню $U_{\text{вых_б/св}} = S_{\text{БТ}} \cdot R_{\text{Э}} \cdot \Delta u_{\Gamma}$ с постоянной времени $\tau_{\text{эквОК}}$ (кривая 1). Если есть ОС, то напряжение на нагрузке с той же постоянной времени стремится к меньшему уровню $U_{\text{вых_ОС}} = \frac{S_{\text{БТ}} \cdot R_{\text{Э}} \cdot \Delta u_{\Gamma}}{1 + S_{\text{БТ}} \cdot R_{\text{Э}} \cdot \Delta u_{\Gamma}}$ (кривая 2).

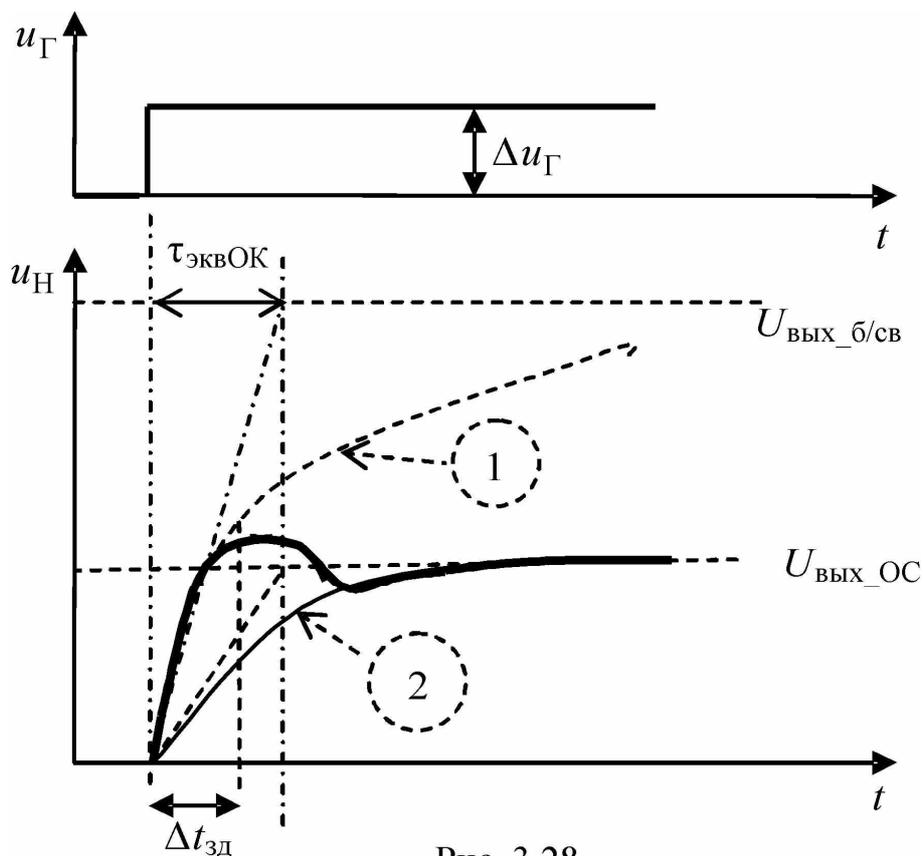


Рис. 3.28

Если же ОС включается с некоторой задержкой $\Delta t_{зд}$, то переходный процесс до включения ОС будет проходить по кривой 1, а после – по кривой 2, при этом на фронте могут возникать выбросы напряжения и даже колебательный процесс.

3.3.4. Линейные искажения в повторителях в области больших времен (низких частот)

Линейные искажения в области больших времен (низких частот) определяются влиянием разделительных конденсаторов C_1 и C_2 . Блокирующий конденсатор C_3 (C_{II}) отсутствует, и поэтому спад плоской вершины в повторителе меньше, чем в усилительном каскаде. Нижняя граничная частота определяется двумя постоянными времени $\tau_1 = C_1 \cdot R_{вхПовт}$ и $\tau_2 = C_2 \cdot R_{выхПовт}$. Постоянная времени заряда конденсатора C_1 больше, чем в усилителе, благодаря большему входному сопротивлению повторителя, поэтому при равных значениях емкости C_1 спад плоской вершины в повторителе мень-

ше, чем в усилителе. Постоянная времени заряда конденсатора C_2 меньше, чем в усилителе из-за меньшего выходного сопротивления. Таким образом, наличие разделительного конденсатора C_2 является определяющим фактором линейных искажений в области больших времен. Нижняя граничная частота $f_{\text{Нгр}} = \frac{1}{2 \cdot \pi \tau_{\text{Нгр}}}$, где

$$\frac{1}{\tau_{\text{Нгр}}} = \frac{1}{\tau_1} + \frac{1}{\tau_2}.$$

3.3.5. Блокировка эмиттерного повторителя

Если эмиттерный повторитель работает на большую емкость нагрузки $C_{\text{Н}}$ ($C_{\text{Н}} > C_{\text{К}} \cdot \frac{R_{\Gamma}}{R_{\Gamma} + R_{\text{Э}}}$), то переходный процесс при *запирающей* полярности сигнала носит специфический характер.

В момент времени, когда на базу БТ поступает скачок напряжения запирающей полярности, емкость $C_{\text{Н}}$ шунтирует выход, напряжение на $C_{\text{Н}}$ мгновенно не меняется, т.е. в момент $t = 0$, когда $u_{\text{Б}}$ уже равно $-\Delta u_{\Gamma}$, напряжение на нагрузке еще равно предыдущему значению ($u_{\text{Н}} = u_{\text{Э}}$). Новое напряжение на эмиттере, соответствующее новому значению u_{Γ} , устанавливается с постоянной времени $\tau_{\text{нагр}} = C_{\text{Н}} \cdot R_{\text{выхПовт}}$.

Если $\Delta u_{\Gamma} < U_{\text{БЭпр}}$, транзистор все время находится в активной области работы, емкость $C_{\text{Н}}$ быстро заряжается через малое выходное сопротивление повторителя с постоянной времени $\tau_{\text{нагр}}$ (см. временные диаграммы рис. 3.29,а). Если же $\Delta u_{\Gamma} > U_{\text{БЭпр}}$, то в момент скачка входного напряжения смещение эмиттерного перехода становится обратным, т.е. транзистор попадает в отсечку. Это и есть блокировка эмиттерного повторителя. Когда БТ попадает в отсечку, перезаряд емкости $C_{\text{Н}}$ происходит только через $R_{\text{Э}}$ с постоянной времени $C_{\text{Н}} \cdot R_{\text{Э}} \gg \tau_{\text{нагр}}$. Фронт выходного импульса

становится значительно больше t_{cp} (см. временные диаграммы рис. 3.29,б), т.е. схема работает в нелинейном режиме. Помимо затягивания фронта большие значения $\Delta u_{Г}$ чреваты пробоем эмиттерного перехода. На синусоидальном сигнале блокировка повторителя приводит к уменьшению динамического диапазона для запирающей полярности входного напряжения.

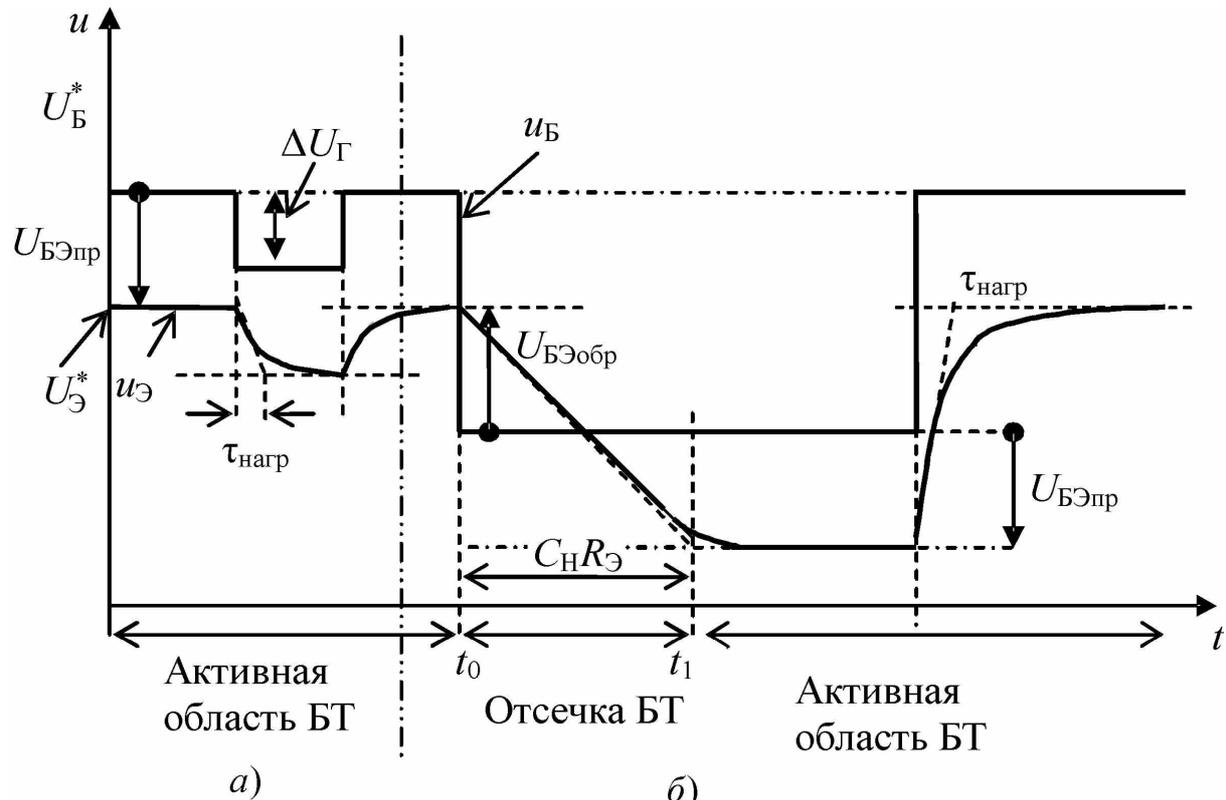


Рис. 3.29

Если эмиттерный повторитель должен работать в условиях, при которых возможна блокировка, а именно:

- 1) большая емкость нагрузки;
- 2) значительная амплитуда запирающего сигнала на входе;
- 3) крутые перепады входного напряжения, то необходимо защитить эмиттерный переход БТ от пробоя напряжением обратного смещения. Это делается с помощью диода, включенного параллельно с эмиттерным переходом БТ во встречном направлении (рис. 3.31).

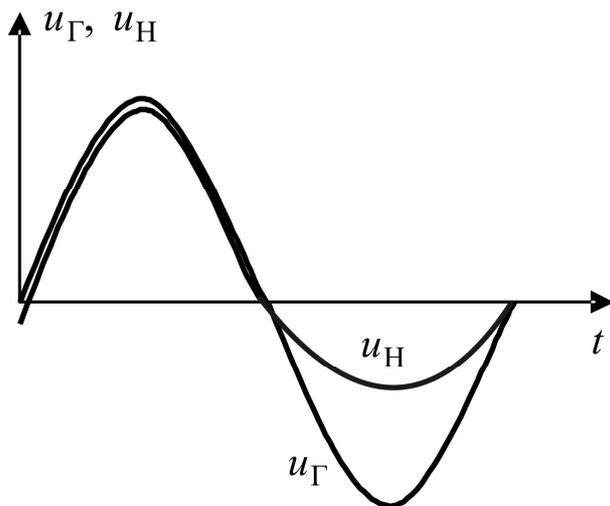


Рис. 3.30

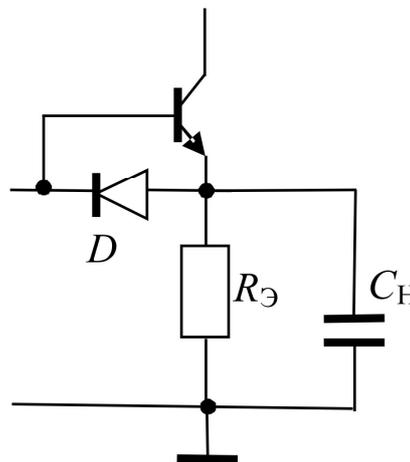


Рис. 3.31

Когда величина обратного смещения $U_{БЭобр}$ превышает $U_{D.пр}$, диод открывается и ограничивает напряжение на эмиттерном переходе. Во все остальное время диод смещен в обратном направлении и не мешает работе эмиттерного повторителя.

3.4. Дифференциальный усилитель

Особенное место в интегральной схемотехнике занимает дифференциальный каскад, построенный на той технологической особенности, что степень идентичности характеристик транзисторных структур, выполненных в едином технологическом цикле, выше, чем у подобранных по параметрам транзисторов в дискретном исполнении.

Дифференциальный каскад – это симметричный усилитель постоянного напряжения с двумя входами и двумя выходами, что позволяет усиливать разность двух входных напряжений и получать инвертированный и неинвертированный усиленный сигнал на выходах одновременно (рис. 3.32).

3.4.1. Режим дифференциального каскада по постоянному току

В идеальном дифференциальном усилителе: а) транзисторы T_1 и T_2 идентичны по параметрам и характеристикам, б) сопротивления резисторов $R_{К1}$ и $R_{К2}$ одинаковы и равны R_K , в) эмиттеры объе-

динены в точке А, и в них задается ток I_0 с помощью резистора R_0 или специальной схемы источника тока на транзисторе с внутренним сопротивлением источника тока $R_{\text{внутр}} \rightarrow \infty$.

Оба транзистора работают в нормальной активной области ВАХ, эмиттерный переход смещен прямо, а коллекторный – обратно.

Выходное напряжение можно снимать с коллектора транзистора T_1 относительно общей шины «земли» (инвертирующий по отношению к $u_{\Gamma 1}$) или с коллектора T_2 (неинвертирующий по отношению к $u_{\Gamma 1}$), а также между коллекторами. Выход с одного (любого) коллектора называется однофазным ($u_{\text{ВЫХ1}}$ или $u_{\text{ВЫХ2}}$), а выход между коллекторами – парафазным (или дифференциальным – $u_{\text{ВЫХ_диф}}$).

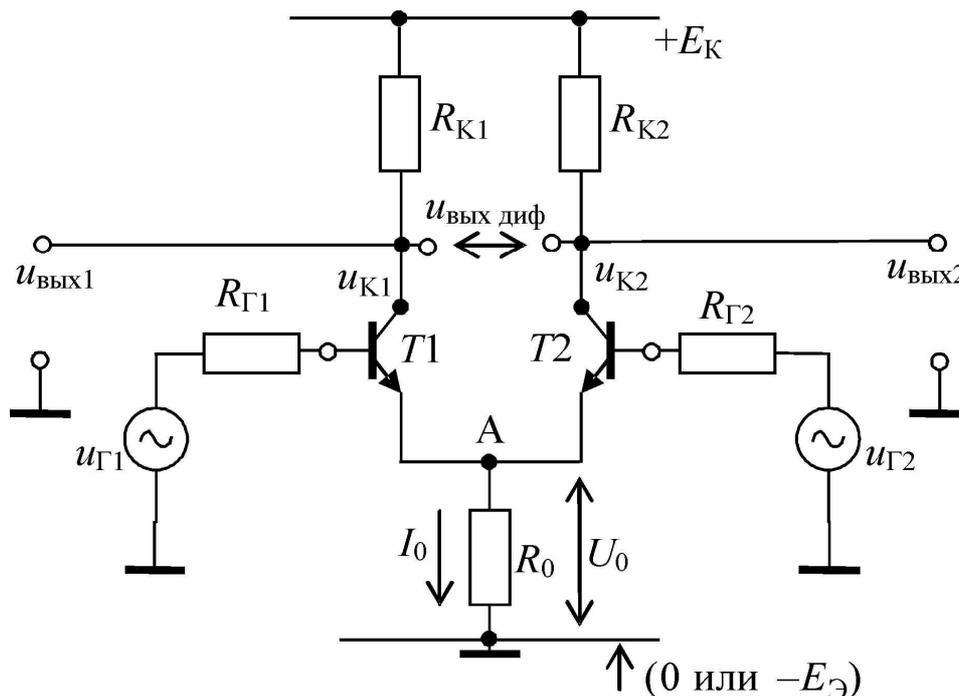


Рис. 3.32

В статическом режиме (входной переменной сигнал равен 0) в силу идентичности плеч каскада ток I_0 разделится между плечами

точно пополам: $I_{\text{Э1}}^* = I_{\text{Э2}}^* = \frac{I_0}{2}$.

Для нормального активного режима справедливы равенства $I_{\text{Э}} = I_{\text{К}} + I_{\text{Б}}$ и $I_{\text{К}} = \beta \cdot I_{\text{Б}}$. Поскольку транзисторы одинаковые, то $I_{\text{Б1}} = I_{\text{Б2}} = I_{\text{Б}}$, $I_{\text{К1}} = I_{\text{К2}} = I_{\text{К}}$, $I_{\text{К}} = \frac{\beta}{1+\beta} \cdot I_{\text{Э}} = \alpha \cdot I_{\text{Э}} = \frac{\alpha \cdot I_0}{2}$.

Следовательно, по постоянному току потенциалы коллекторов задаются значениями $E_{\text{К}}$, $R_{\text{К}}$ и I_0 : $U_{\text{К1}}^* = U_{\text{К2}}^* = E_{\text{К}} - I_{\text{К}}^* \cdot R_{\text{К}} = E_{\text{К}} - \frac{\alpha \cdot I_0 \cdot R_{\text{К}}}{2}$. Если учесть, что $\beta \gg 1$, тогда $\alpha \approx 1$, и напряже-

ния на коллекторах одинаковы и равны $U_{\text{К}}^* = E_{\text{К}} - \frac{I_0 \cdot R_{\text{К}}}{2}$. Номина-

лы $R_{\text{К}}$, I_0 выбираются так, чтобы потенциал коллектора был больше потенциала базы ($U_{\text{К}}^* > U_{\text{Б}}^*$) для обеспечения обратного смещения коллекторных потенциалов. Если потенциалы баз по постоянному току равны 0, то напряжение источника питания $E_{\text{К}}$

должно быть больше $E_{\text{К}} > \frac{I_0 \cdot R_{\text{К}}}{2}$, а потенциал эмиттеров (точка А)

должен быть меньше 0 для обеспечения прямого смещения эмиттерных переходов ($U_{\text{А}}^* = -U_{\text{БЭпр}}$). Чтобы обеспечить отрицатель-

ный потенциал на эмиттерах, необходим дополнительный источник питания (постоянного напряжения) отрицательной полярности

$E_{\text{Э}} < 0$. Тогда общий ток эмиттеров равен $I_0 = \frac{|E_{\text{Э}}| - U_{\text{БЭпр}}}{R_0}$. Если

нельзя использовать дополнительный источник напряжения $E_{\text{Э}}$, то необходимо задать положительное смещение на базы транзисторов.

Так как потенциал коллектора выше потенциала базы, то в последующих дифференциальных каскадах, подключенных непосредственно базами к коллекторам предыдущих (без разделительных конденсаторов), наблюдается повышение коллекторных потенциалов вплоть до $E_{\text{К}}$, что нарушает режим работы биполярных транзисторов. Включение разделительных конденсаторов ограничивает полосу частот снизу. Поэтому, чтобы дифференциальные каскады могли усиливать постоянное напряжение, между каскадами ставят схемы сдвига постоянного уровня, в качестве которых

чаще всего используются эмиттерные повторители, так как у повторителя постоянный уровень на выходе (эмиттере) ниже, чем на входе (базе).

3.4.2. Статические параметры дифференциального каскада

Дифференциальный каскад имеет два входа, к каждому из них может быть подключен генератор сигнала. Приращение входного сигнала может быть *дифференциальным* или *синфазным*. Поэтому параметры дифференциального усилителя делятся на две группы – параметры по дифференциальному сигналу и параметры по синфазному сигналу.

Дифференциальный входной сигнал можно представить в виде потенциальной диаграммы следующим образом: сигналы генераторов на обоих входах ДК равны по величине и противоположны по полярности (рис. 3.33):

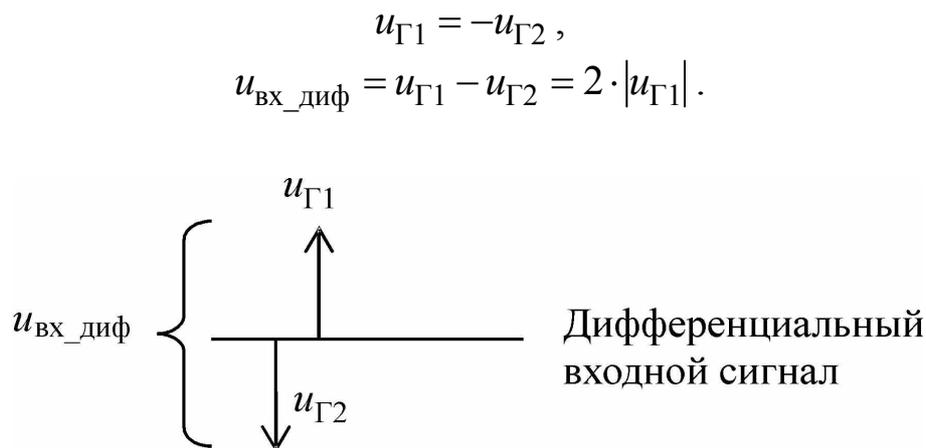


Рис. 3.33

Входной дифференциальный сигнал делится поровну между двумя эмиттерными переходами транзисторов T_1 и T_2 . Если напряжение на переходе база-эмиттер транзистора T_1 увеличивается на $\Delta u_{Г}$, то напряжение на переходе база-эмиттер транзистора T_2 на столько же уменьшится. В результате потенциал точки А (общей для эмиттеров транзисторов) не изменяется при воздействии дифференциального сигнала $u_{вх_диф}$. Таким образом, при воздействии дифференциального входного сигнала можно считать точку А заземленной по переменному току и рассматривать каждое плечо

дифференциального каскада по отдельности как усилитель с ОЭ, в котором протекает режимный ток $I_{\Theta}^* = \frac{I_0}{2}$, а ко входу приложено приращение напряжения $\Delta u_{\Gamma} = \frac{u_{\text{вх_диф}}}{2}$, причем в правом плече в противофазе к правому плечу:

$$\Delta u_{\Gamma 1} = +\frac{u_{\text{вх_диф}}}{2}, \Delta u_{\Gamma 2} = -\frac{u_{\text{вх_диф}}}{2}.$$

Так как $U_A = \text{const}$, то $\Delta u_{\text{БЭ}1} = \Delta u_{\text{Б}1} = \Delta u_{\Gamma 1}$, $\Delta u_{\text{БЭ}2} = \Delta u_{\text{Б}2} = \Delta u_{\Gamma 2}$.

Приращение тока коллектора транзистора T_1 равно $\Delta i_{\text{К}1} = S_{\text{БТ}} \cdot \Delta u_{\Gamma 1}$, а приращение напряжения коллектора $\Delta u_{\text{К}1} = -\Delta i_{\text{К}1} \cdot R_{\text{К}1}$.

Тогда коэффициент усиления дифференциального входного напряжения по однофазному выходу (с коллектора транзистора T_1 относительно «земли»)

$$K_{u_диф1} = \frac{du_{\text{вых}1}}{du_{\text{вх_диф}}} = \frac{du_{\text{К}1}}{2 \cdot du_{\Gamma}} = -\frac{S_{\text{БТ}} \cdot R_{\text{К}}}{2}.$$

Известно, что коэффициент усиления напряжения каскада с ОЭ равен $K_{u_ОЭ} = -S_{\text{БТ}} \cdot R_{\text{К}}$. Таким образом, **коэффициент усиления напряжения дифференциального каскада по однофазному выходу 1 (коллектор транзистора T_1)** равен

$K_{u_диф1} = \frac{1}{2} \cdot K_{u_ОЭ} = -\frac{S_{\text{БТ}} \cdot R_{\text{К}}}{2}$, а по однофазному выходу 2 (коллектор транзистора T_2) $K_{u_диф2} = -\frac{1}{2} \cdot K_{u_ОЭ} = +\frac{S_{\text{БТ}} \cdot R_{\text{К}}}{2}$.

При дифференциальном входном сигнале в дифференциальном каскаде приращения коллекторных напряжений равны, имеют противоположные знаки и по величине вдвое меньше, чем в схеме усилителя с ОЭ, так как входное дифференциальное напряжение распределяется поровну между транзисторами.

Усиление, равное усилению каскада с ОЭ, в дифференциальном усилителе можно получить с парафазного выхода, когда выходной сигнал снимается между двумя коллекторами.

Коэффициент усиления дифференциального напряжения по парафазному выходу равен

$$K_{u_диф} = \frac{d(u_{\text{ВЫХ1}} - u_{\text{ВЫХ2}})}{du_{\text{ВХ_диф}}} = \frac{d(u_{\text{К1}} - u_{\text{К2}})}{2 \cdot du_{\text{ВХ_диф}}} = -S_{\text{БТ}} \cdot R_{\text{К}}.$$

Синфазным входным сигналом называется сигнал, когда напряжение на обоих входах дифференциального каскада одновременно увеличивается или уменьшается на одну и ту же величину Δu_{Γ} (рис. 3.34). Таким образом, $u_{\text{ВХ_сф}} = u_{\Gamma 1} = u_{\Gamma 2}$.

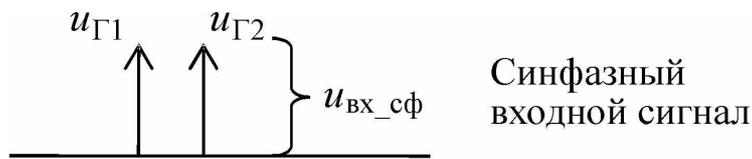


Рис. 3.34

Входной синфазный сигнал $u_{\text{ВХ_сф}}$ вызывает одинаковые приращения потенциалов на эмиттерных переходах транзисторов T_1 и T_2 . Одинаковые приращения $\Delta u_{\text{БЭ}}$ вызывают одинаковые приращения токов коллекторов $\Delta i_{\text{К1}} = \Delta i_{\text{К2}}$, а следовательно, одинаковые приращения потенциалов коллекторов $\Delta u_{\text{К1}} = \Delta u_{\text{К2}}$. При этом изменение токов коллектора происходит за счет изменения тока I_0 , т.е. сопротивление R_0 играет роль сопротивления обратной связи по току для каскада. Для синфазного сигнала можно представить каждое плечо дифференциального усилителя в виде каскада с ОЭ с глубокой ООС в эмиттерах через сопротивление $2R_0$ (удвоение происходит из-за того, что через сопротивление R_0 протекают токи обоих эмиттеров). В этом случае изменения напряжения на каждом коллекторе равны

$$\Delta u_{\text{К1}} = \Delta u_{\text{К2}} = -\frac{S_{\text{БТ}} \cdot R_{\text{К}}}{1 + 2 \cdot S_{\text{БТ}} \cdot R_0} \cdot \Delta u_{\Gamma} \approx -\frac{R_{\text{К}}}{2 \cdot R_0} \cdot u_{\text{ВХ_сф}}.$$

Отсюда получаем, что **коэффициент усиления синфазного напряжения по однофазному выходу** можно определить приближенной формулой

$$K_{u_сф_однофаз1} = K_{u_сф_однофаз2} = -\frac{R_K}{2 \cdot R_0}.$$

Этот коэффициент тем меньше, чем больше R_0 , поэтому предпочтительнее использовать в цепи эмиттеров источник постоянного тока с внутренним сопротивлением $R_{внутр} \rightarrow \infty$, вольт-амперная характеристика которого приведена на рис. 3.35.

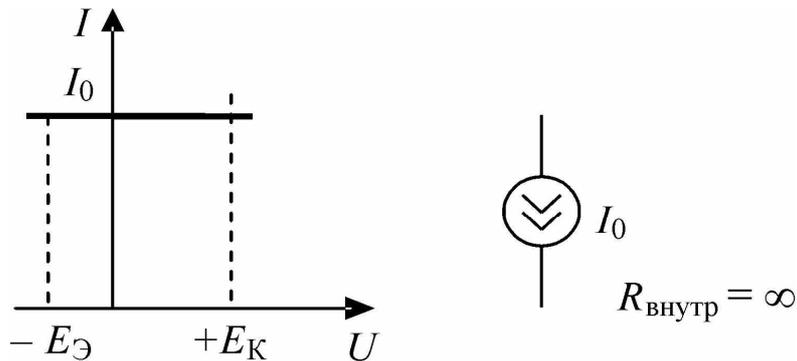


Рис. 3.35

Тогда, если на входы дифференциального сигнала поступает некая помеха в виде синфазного сигнала, она будет уменьшена, а не усилена. Появляется возможность подавить синфазную помеху.

В идеально симметричном дифференциальном каскаде **коэффициент усиления синфазного напряжения по парафазному**

выходу $K_{u_сф_парафаз} = -\frac{d(u_{K1} - u_{K2})}{du_{вх_сф}}$ равен 0. Поэтому помеха,

поступающая на оба входа дифференциального каскада одновременно, не оказывает влияния на выходное напряжение. Таким образом, дифференциальный каскад предназначен для усиления разности входных сигналов $u_{вх_диф}$ и подавления синфазных сигналов

$u_{вх_сф}$. В реальных дифференциальных каскадах из-за различий сопротивлений R_{K1} и R_{K2} и конечного значения R_0 (или $R_{внутр}$ источника тока) коэффициент усиления синфазного сигнала не равен 0, но достаточно мал.

В справочных листах обычно приводят не коэффициент усиления синфазного сигнала, а отношение парафазных коэффициентов

усиления напряжения $\left| \frac{K_{u_диф}}{K_{u_сф}} \right|$, выраженное в децибелах. Этот параметр называется **коэффициентом ослабления синфазного сигнала** $\left(КОСС = 20 \lg \left| \frac{K_{u_диф}}{K_{u_сф}} \right| \right)$ и показывает, во сколько раз значение входного синфазного сигнала больше значения входного дифференциального сигнала, вызывающих одинаковое отклонение напряжения на выходе (между коллекторами).

Входное сопротивление дифференциального усилителя различается для дифференциального и синфазного сигнала. **Входное сопротивление по дифференциальному сигналу** представляет собой удвоенное входное сопротивление каскада с ОЭ, $R_{вх_диф} = 2 \cdot R_{вх_ОЭ} \approx 2 \cdot \beta \cdot r_{э}$, где $r_{э} = \frac{\varphi_T}{I_{э}^*} = \frac{2 \cdot \varphi_T}{I_0}$.

Для синфазного сигнала дифференциальный каскад представляет собой усилитель с глубокой отрицательной ОС по току через R_0 . Поэтому **входное сопротивление дифференциального каскада по синфазному сигналу** равно $R_{вх_сф} = \beta \cdot (r_{э} + R_0) \approx \beta \cdot R_0$. Поскольку $R_0 \gg r_{э}$, то входное сопротивление по синфазному сигналу намного больше входного сопротивления по дифференциальному сигналу $R_{вх_сф} \gg R_{вх_диф}$. Входную цепь дифференциального каскада представляют следующей эквивалентной схемой (рис. 3.36).

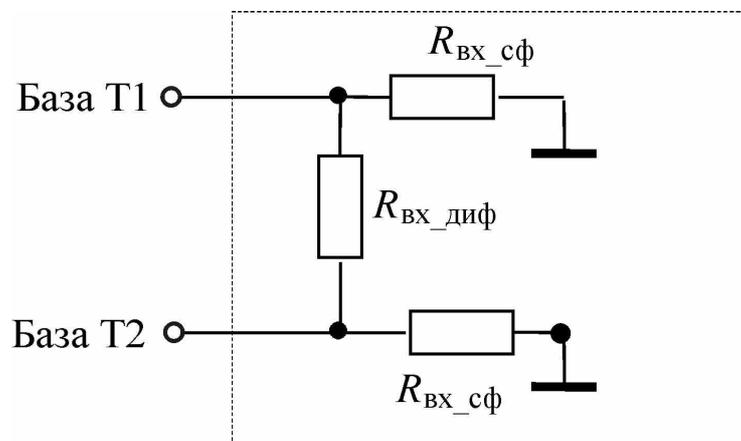


Рис. 3.36

Выходное сопротивление дифференциального каскада определяется параллельным включением сопротивления R_K и выходного сопротивления транзистора $r_{\text{выхТ}} = r_{KЭ} \rightarrow \infty$, т.е. в основном, сопротивлением R_K .

3.4.3. Точностные параметры дифференциального каскада

К статическим параметрам дифференциального каскада относятся также параметры, характеризующие неидентичность плеч каскада из-за разброса характеристик и технологических особенностей изготовления каскада.

Соединим вместе и заземлим входы дифференциального каскада. В идеальном дифференциальном каскаде выходное напряжения по парафазному выходу равно 0 ($u_{\text{вых_диф_идеал}} = 0$). В реальном дифференциальном каскаде на выходе появится напряжение, связанное с разбросом параметров и характеристик плеч каскада ($u_{\text{вых_диф_0}} \neq 0$). Такому выходному напряжению в идеальном ДК должен соответствовать дифференциальный входной сигнал, равный $U_{\text{см0}} = \frac{u_{\text{вых_диф_0}}}{K_{u_диф}}$. Этот *мнимый* сигнал носит название «на-

пряжение смещения нуля» и является параметром каскада, отражающим неидентичность плеч ДК. Чтобы устранить разбаланс на выходе каскада при нулевых входных сигналах ($u_{Г1} = u_{Г2} = 0$ и $u_{\text{вых_диф_0}} \neq 0$), на вход дифференциального усилителя надо подать дифференциальное входное напряжение, равное напряжению смещения нуля $U_{\text{см0}}$.

Напряжение смещения нуля складывается из нескольких составляемых. Если каждую из причин разбаланса считать независимой от других причин, то общая величина напряжения смещения нуля представляется суммой $U_{\text{см0}} = \sum U_{\text{см}i}$, где $U_{\text{см}i}$ – вклад, вносимый в общее смещение из-за разброса i -го параметра транзистора или схемы.

Рассмотрим для иллюстрации влияние разброса некоторых параметров схемы дифференциального каскада:

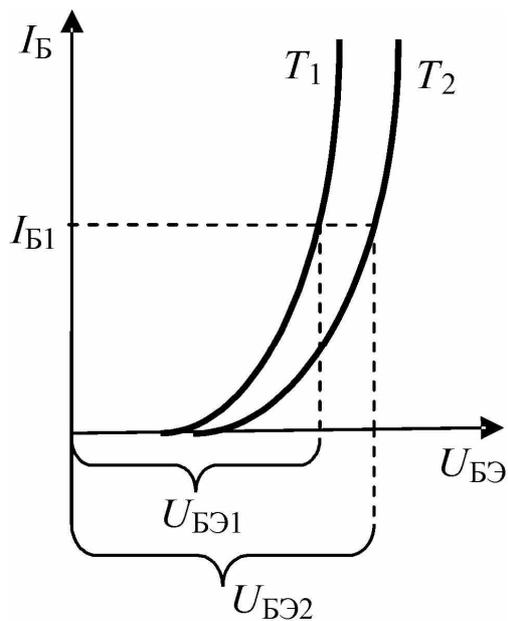


Рис. 3.37

А). Разброс входных характеристик транзисторов T_1 и T_2 $I_B(U_{БЭ})$. Пусть входные характеристики транзисторов сдвинуты относительно друг друга.

При одинаковых токах эмиттеров $I_{Э1} = I_{Э2} = \frac{I_0}{2}$ и одинаковых коэффициентах передачи тока базы $\beta_1 = \beta_2 = \beta$ токи базы обоих транзисторов будут одинаковы: $I_{Б1} = I_{Б2} = \frac{I_0}{2 \cdot (1 + \beta)}$. Однако напряжения на

эмиттерных переходах оказываются неравны. Из-за разброса входных характеристик между входами (базами транзисторов) появится разность напряжений $\Delta U_{БЭ} = U_{БЭ1} - U_{БЭ2}$. Эта разность напряжений усиливается как полезный сигнал в $K_{u_диф}$ раз, создавая выходное напряжение при нулевых сигналах генераторов. Итак, $U_{см1} = \Delta U_{БЭ}$.

Б). Различие обратных токов эмиттерных переходов ($I_{Э0}$). Ток эмиттера биполярного транзистора описывается экспоненциальным законом $I_{Э} \approx I_{Э0} \exp\left(\frac{U_{БЭ}}{\Phi_T}\right)$. Если у транзистора T_1 обратный ток эмиттерного перехода больше, чем у транзистора T_2 ($I_{Э01} > I_{Э02}$), то при равных напряжениях на эмиттерных переходах транзисторов $U_{БЭ}$ токи эмиттеров не равны (хотя их сумма по-прежнему равна I_0). А следовательно, не равны и токи коллекторов, что приводит к появлению разности коллекторных напряжений из-за падения напряжения на сопротивлениях $R_{К1}$ и $R_{К2}$ при протекании токов коллекторов. Появление этой разности можно представить как усиление некоторого напряжения $U_{см2}$, приложенного между входами ДК:

$$U_{\text{см2}} = \frac{\Delta U_{\text{К}}}{K_{u_диф}} \approx \varphi_T \cdot \ln \left(\frac{I_{\text{Э01}}}{I_{\text{Э02}}} \right).$$

В). *Разброс сопротивлений* $R_{\text{К}}$. Если $R_{\text{К1}} \neq R_{\text{К2}}$, то между коллекторами при прочих равных параметрах образуется разность напряжений $\Delta U_{\text{К}} = U_{\text{К1}} - U_{\text{К2}} = \frac{I_0}{2} \cdot \Delta R_{\text{К}}$, где $\Delta R_{\text{К}} = R_{\text{К1}} - R_{\text{К2}}$. Эту

разность напряжений можно представить как результат усиления дифференциальным каскадом некоторого дифференциального напряжения на входе, равного

$$U_{\text{см3}} = \frac{\Delta U_{\text{К}}}{K_{u_диф}} = \frac{I_0 \cdot \Delta R_{\text{К}}}{2 \cdot S_{\text{БТ}} \cdot R_{\text{К}}}, \text{ где } R_{\text{К}} = \frac{R_{\text{К1}} + R_{\text{К2}}}{2}.$$

Если учесть, что $S_{\text{БТ}} = \frac{I_{\text{К}}}{\varphi_T} \approx \frac{I_0}{2\varphi_T}$, то $U_{\text{см3}} = \varphi_T \cdot \frac{\Delta R_{\text{К}}}{R_{\text{К}}}.$

Аналогично сказывается асимметрия $r_{\text{КЭ}}$, β и т.д.

В результате ошибка на выходе, вызванная напряжением смещения нуля, состоит из нескольких составляющих и является параметром дифференциального каскада, характеризующим точность усилителя и ограничивающим по минимуму динамический диапазон усилителя, так как при усилении входного дифференциального сигнала, сравнимого по величине с напряжением смещения нуля, погрешность может достигать 50 %.

Кроме напряжения смещения нуля ошибку на выходе вызывают **входной ток** и **разность входных токов**. Нормальному активному режиму работы БТ соответствует определенный базовый ток (рис. 3.38). В результате отклонений в технологическом процессе изготовления дифференциального каскада базовые токи при одинаковых $U_{\text{БЭ}}$ могут быть не равны друг другу ($I_{\text{Б1}} \neq I_{\text{Б2}}$), а так как базовый ток для БТ является входным, то $I_{\text{вх1}} \neq I_{\text{вх2}}$. Удобно ввести параметры:

$$\text{средний входной ток } I_{\text{вх_ср}} = \frac{I_{\text{вх1}} + I_{\text{вх2}}}{2}$$

$$\text{и разность входных токов } \Delta I_{\text{вх}} = I_{\text{вх1}} - I_{\text{вх2}}.$$

Средний входной ток – это средний базовый ток транзисторов T_1 и T_2 . Этот ток создает падение напряжения на резисторах цепей ОС и внутренних сопротивлениях генераторов сигнала, даже если

$u_{\Gamma 1} = u_{\Gamma 2} = 0$. Так как сопротивления на входах ДК не обязательно одинаковые, то от протекания среднего входного тока по этим сопротивлениям между входами образуется разность потенциалов, которая усиливается каскадом как полезный сигнал $\Delta U_{\text{вх}1} = I_{\text{вх_ср}} \cdot \Delta R_{\Gamma}$, где $\Delta R_{\Gamma} = R_{\Gamma 1} - R_{\Gamma 2}$.

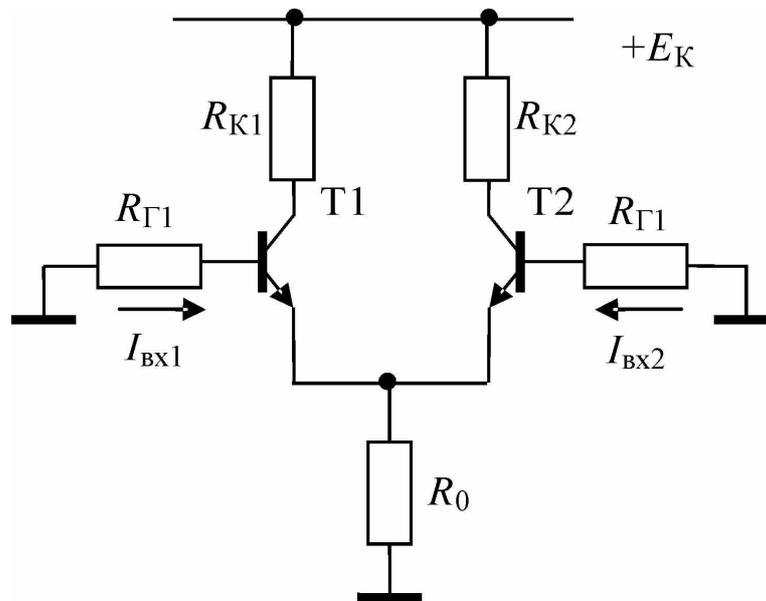


Рис. 3.38

При одинаковых R_{Γ} за счет разности входных токов между входами образуется разность потенциалов $\Delta U_{\text{вх}2} = \Delta I_{\text{вх}1} \cdot R_{\Gamma} - \Delta I_{\text{вх}2} \cdot R_{\Gamma} = \Delta I_{\text{вх}} \cdot R_{\Gamma}$, где $R_{\Gamma} = \frac{R_{\Gamma 1} + R_{\Gamma 2}}{2}$.

Все эти составляющие усиливаются дифференциальным каскадом наравне с полезным сигналом, образуя статическую ошибку на выходе. При нулевых значениях напряжений генераторов сигнала на входах ДК на выходе дифференциального каскада появляется напряжение $\Delta U_{\text{вых}0}$, которое можно представить как результат усиления некоего виртуального (мнимого) напряжения, приложенного ко входу.

Для оценки суммарной ошибки усиления необходимо еще учесть передачу синфазного входного сигнала на выход, которая в реальном каскаде из-за неидентичности плеч каскада и конечного значения сопротивления R_0 не равна 0 ($\Delta u_{\text{вых}} = K_{u_сф} \cdot u_{\text{вх_сф}}$).

Таким образом, выходное напряжение дифференциального каскада складывается из усиленного входного дифференциального сигнала и напряжения ошибки:

$$U_{\text{вых_ош}} = K_{u_диф} \left[U_{\text{см0}} + \Delta U_{\text{вх1}} + \Delta U_{\text{вх2}} + \frac{u_{\text{вх_сф}}}{\text{КОСС}} \right].$$

Обычно удобнее сравнивать напряжение ошибки, приведенное ко входу, с входным дифференциальным напряжением, поэтому

чаще пользуются значением $U_{\text{вх_ош}} = \frac{U_{\text{вых_ош}}}{K_{u_диф}}$.

3.4.4. Динамические параметры и характеристики дифференциального каскада

Амплитудно-частотная характеристика дифференциального каскада приведена на рис. 3.39.

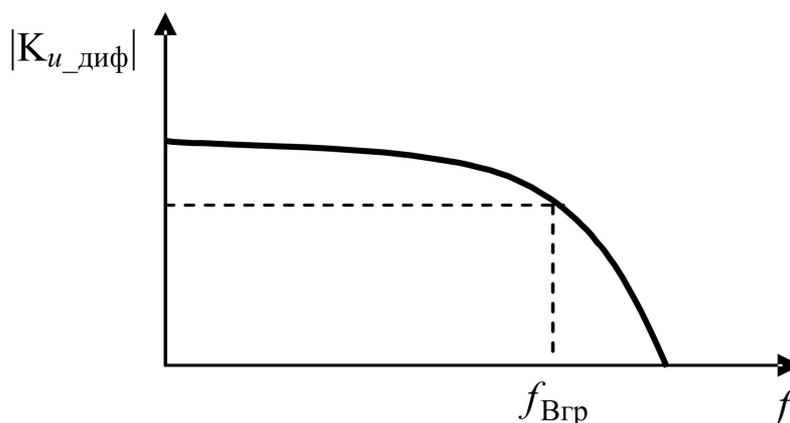


Рис. 3.39

Дифференциальный каскад не имеет разделительных и блокирующих конденсаторов. Поэтому его нижняя граничная частота равна нулю, т.е. дифференциальный каскад может усиливать сигналы постоянного тока. При этом важны точностные параметры ДК, так как они ограничивают минимальную величину дифференциального входного сигнала.

Спад $K_{u_диф}$ в области высоких частот обусловлен влиянием инерционности транзисторов, т.е. зависимостью $\beta(\omega)$ и наличием емкостей переходов C_K . Таким образом, динамическими парамет-

рами дифференциального каскада являются верхняя граничная частота $f_{\text{Вгр}}$ и эквивалентная постоянная времени, определяющая фронт нарастания выходного сигнала, $\tau_{\text{экв}}$.

Контрольные вопросы

1. Какие каскады называются аналоговыми?
2. Что такое обратная связь? Какие типы ОС существуют?
3. Как влияют ОС на параметры линейных каскадов?
4. Нарисуйте схему усилителя на биполярном транзисторе. Поясните назначение каждого элемента схемы.
5. Что такое коэффициент нелинейных искажений?
6. Какие линейные искажения выходного сигнала наблюдаются в области высоких частот в усилителе? Что является причиной этих искажений?
7. Сравните основные статические параметры каскадов ОЭ и ОК. Назовите основные причины различия этих параметров.
8. Каковы особенности переходного процесса в схеме ОК по сравнению со схемой ОЭ?
9. Что такое блокировка эмиттерного повторителя? При каких условиях она может возникнуть?
10. Чем различаются дифференциальный и синфазный входные сигналы?
11. Как различаются параметры дифференциального каскада для дифференциального и синфазного входных сигналов?

4. ИНТЕГРАЛЬНЫЕ ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ

На базовых усилительных каскадах (усилитель напряжения – схемы ОЭ, ОИ; усилитель мощности – схемы ОК, ОС; дифференциальный каскад и некоторые другие каскады) строятся различные аналоговые интегральные схемы, из которых самое широкое распространение получили интегральные операционные усилители (ИОУ). Интегральные ОУ предназначены для усиления мощности или напряжения входного сигнала. Параметры ИОУ таковы, что при охвате его общей ОС параметры полученной схемы с высокой точностью определяются только параметрами канала обратной связи. Это существенно упрощает подбор и расчет элементов аналоговой схемы.

Интегральные операционные усилители характеризуются высоким коэффициентом усиления напряжения, высоким входным сопротивлением и малым выходным сопротивлением. Подобные усилители в дискретном варианте использовались в ранних аналоговых вычислительных устройствах для выполнения таких математических **операций**, как суммирование и интегрирование, для решения дифференциальных и интегральных уравнений, отсюда и название – операционные усилители.

В интегральном исполнении операционные усилители по цене и размерам не отличаются от дискретного транзистора и являются наиболее универсальными и часто используемыми элементами аналоговых БИС.

4.1. Свойства и параметры ИОУ

4.1.1. Внутренняя структура ИОУ

ИОУ имеет два входа и один выход. Сигнал, поданный на один вход, усиливается и инвертируется. Этот вход называется *инвертирующим*. Сигнал, поданный на другой вход, усиливается без инверсии. Этот вход называется *неинвертирующим*. Условное графическое обозначение ИОУ на электрических схемах приведено на рис. 4.1.

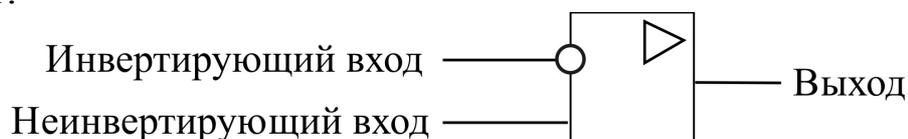


Рис. 4.1

Внутренняя структура типичного ИОУ состоит из нескольких каскадов (рис. 4.2). На входе используется дифференциальный каскад с парафазным выходом, который обеспечивает наличие двух входов, высокое усиление дифференциального входного сигнала и подавление синфазного входного сигнала (помехи). Затем включается усилитель напряжения (обычно схема ОЭ), обеспечивающий дополнительное усиление сигнала. На выходе включается повторитель напряжения, который усиливает мощность сигнала. Повторитель обладает малым выходным сопротивлением и высокой нагрузочной способностью, т.е. способен отдавать в нагрузку значительные токи.



Рис. 4.2

Чтобы обеспечить работу с положительными и отрицательными входными сигналами, используют двуполярное питание. Обычно $E_1 = |E_2|$, хотя питание микросхемы может быть и несимметричным. Подключение источников питания приведено на рис. 4.3.

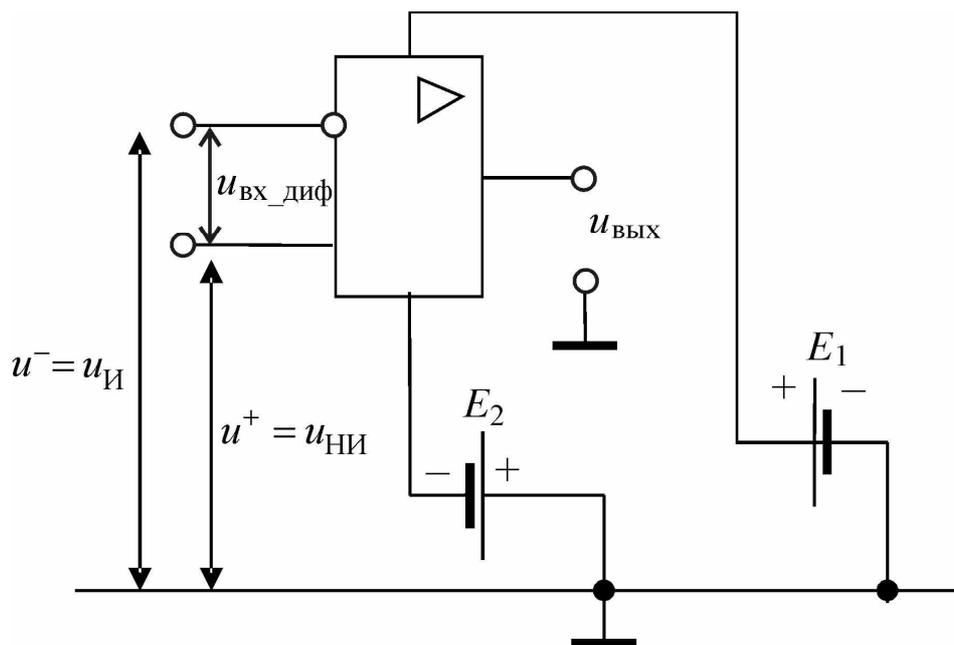


Рис. 4.3

4.1.2. Статические параметры ИОУ

1. Коэффициент усиления напряжения ИОУ

Дифференциальный каскад на входе усиливает разность входных сигналов $u_{\text{вх_диф}} = u^+ - u^- = u_{\text{НИ}} - u_{\text{И}}$. Так как входной сигнал подается между двумя входами, то коэффициент усиления ИОУ определяется как коэффициент усиления дифференциального входного сигнала

$$K_{\text{ОУ}} = \frac{du_{\text{ВЫХ}}}{du_{\text{вх_диф}}} = \frac{du_{\text{ВЫХ}}}{d(u_{\text{НИ}} - u_{\text{И}})}.$$

Если заземлить неинвертирующий вход ($u_{\text{НИ}} = \text{const} = 0$), а входной переменной сигнал подавать только на инвертирующий вход (относительно земли), то $K_{\text{ОУ}} = \frac{du_{\text{ВЫХ}}}{du_{\text{вх_диф}}} = -\frac{du_{\text{ВЫХ}}}{du_{\text{И}}}$, т.е. сигнал усиливается и инвертируется.

Если заземлить инвертирующий вход ($u_{\text{И}} = \text{const} = 0$), то $K_{\text{ОУ}} = \frac{du_{\text{ВЫХ}}}{du_{\text{вх_диф}}} = \frac{du_{\text{ВЫХ}}}{d(u_{\text{НИ}})}$, т.е. сигнал усиливается без инверсии фазы.

Типичные значения коэффициента усиления напряжения ИОУ $K_{\text{ОУ}} = 10^4 \dots 10^5 = (80 \dots 100)$ дБ.

2. Коэффициент ослабления синфазного сигнала

Дифференциальный каскад, стоящий на входе ИОУ, ослабляет синфазный входной сигнал. Если на входы ИОУ одновременно поступают сигналы, равные по амплитуде и полярности (синфазный сигнал), выходное напряжение равно $u_{\text{ВЫХ}} = K_{u_сф} \cdot u_{\text{вх_сф}}$. В справочных листах обычно дается значение коэффициента ослабления синфазного сигнала, которое определяется аналогично КОСС для

дифференциального каскада: $\text{КОСС} = 20 \cdot \lg \left| \frac{K_{\text{ОУ}}}{K_{u_сф}} \right|$. Параметр

КОСС показывает, какое дифференциальное напряжение ($u_{\text{вх_диф}}$) следует приложить ко входу ОУ, чтобы скомпенсировать на выхо-

де усиление синфазного сигнала ($u_{\text{вх_сф}}$). Типичные значения КОСС = 80...100 дБ.

3. Входное сопротивление ИОУ

Эквивалентная схема входной цепи ИОУ аналогична эквивалентной схеме входной цепи дифференциального каскада, т.е. различают входные сопротивления по дифференциальному сигналу и по синфазному сигналу. Для ИОУ на биполярных транзисторах типичные значения входного сопротивления по дифференциальному сигналу $R_{\text{вх_диф}}$ равны нескольким мегаомам (10^6 Ом), а типичные значения входного сопротивления по синфазному сигналу $R_{\text{вх_сф}}$ – нескольким гигаомам (10^9 Ом).

4. Точностные параметры ИОУ

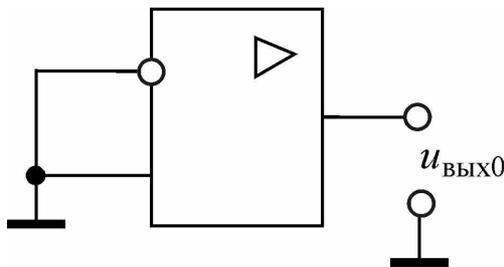


Рис. 4.4

А). Аналогично дифференциальному каскаду, из-за технологических отклонений и сдвигов параметров и характеристик внутренних элементов ИОУ на выходе ОУ при нулевых входных сигналах возникает некоторое постоянное напряжение $u_{\text{вых0}}$ (рис. 4.4).

Чтобы скомпенсировать это напряжение, на вход ИОУ необходимо подать дифференциальное входное напряжение, равное

$U_{\text{вх_см}} = \frac{u_{\text{вых0}}}{K_{\text{ОУ}}}$. Напряжение смещения нуля ($U_{\text{вх_см}}$) является па-

раметром ИОУ, который приводится в справочных листах. $U_{\text{вх_см}}$ ограничивает минимальное входное напряжение, которое может усиливать усилитель. Если входное дифференциальное напряжение оказывается сравнимым с напряжением смещения нуля, погрешность выполнения математической операции слишком велика. В необходимых случаях напряжение смещения нуля может быть скомпенсировано. Во всех микросхемах ИОУ предусмотрены дополнительные выводы, на которые через внешние сопротивления внутрь микросхемы подается дополнительное смещение, компенсирующее сдвиг характеристик и разброс параметров транзисторных структур, составляющих ИОУ. Дополнительное напряжение

смещения и номиналы сопротивлений для стандартного включения обычно приводится в справочных листах на ИОУ. Типичные значения напряжения смещения нуля ИОУ составляют 1...5 мВ для ИОУ на БТ и 5...10 мВ для ИОУ на ПТ.

Б). Генераторы входных сигналов, подключаемые ко входам ИОУ, обычно имеют внутреннее сопротивление. Кроме того, ко входам подключаются сопротивления обратной связи. Таким образом, на неинвертирующем и на инвертирующем входах ИОУ включены эквивалентные сопротивления $R_{НИ}$ и $R_{И}$ соответственно (рис. 4.5). Тогда, даже при нулевых значениях напряжений генераторов входного сигнала ($u_{Г1} = u_{Г2} = 0$), из-за протекания входных токов на этих сопротивлениях образуются падения напряжения. Напряжение на инвертирующем входе $u_{И} = I_{ВХ2} \cdot R_{И}$, а на неинвертирующем входе $u_{НИ} = I_{ВХ1} \cdot R_{НИ}$. Разность этих напряжений приложена между входами ОУ $\Delta u_{ВХ} = u_{НИ} - u_{И} = I_{ВХ1} \cdot R_{НИ} - I_{ВХ2} \cdot R_{И}$, и далее усиливается операционным усилителем с коэффициентом усиления $K_{ОУ}$, создавая на выходе дополнительное напряжение ошибки.

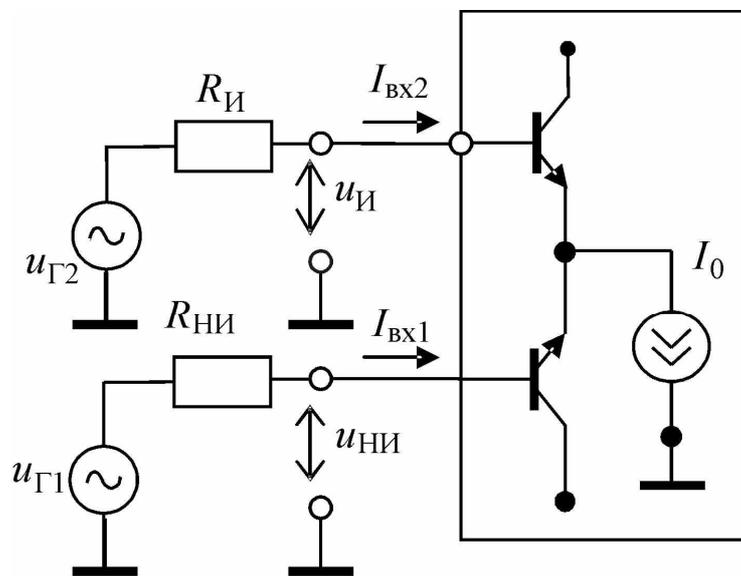


Рис. 4.5

В справочных листах приводятся значения среднего входного тока $I_{ВХ_ср} = \frac{I_{ВХ1} + I_{ВХ2}}{2}$ и разности входных токов $\Delta I_{ВХ} = I_{ВХ1} - I_{ВХ2}$ (разброс входных токов).

Таким образом, дополнительное входное напряжение, возникающее из-за наличия входных токов и их разбаланса, равно $\Delta u_{\text{вх}} = I_{\text{вх_ср}} \cdot (R_{\text{НИ}} - R_{\text{И}}) + \Delta I_{\text{вх}} \cdot \frac{R_{\text{НИ}} + R_{\text{И}}}{2}$. Чтобы уменьшить погрешность выходного напряжения при заданных параметрах ИОУ (среднего входного тока и разности входных токов), надо выбирать сопротивления $R_{\text{НИ}}$ и $R_{\text{И}}$ равными и не слишком большими.

Типичные значения параметров ИОУ на БТ: средний входной ток $I_{\text{вх_ср}} = 1 \dots 100$ нА, разность входных токов $\Delta I_{\text{вх}} = 0,1 \dots 10$ нА.

Таким образом, ИОУ характеризуется набором статических параметров, приведенных в табл. 4.1.

Таблица 4.1

Параметр	Значение параметра для идеального ИОУ	Значение параметра для реального ИОУ
$K_{\text{ОУ}} = \frac{du_{\text{ВЫХ}}}{du_{\text{ВХ_диф}}} = \frac{du_{\text{ВЫХ}}}{d(u_{\text{НИ}} - u_{\text{И}})}$	∞	$10^4 \dots 10^6$
$R_{\text{ВХ_диф}}$	∞	10^6 Ом
$R_{\text{ВХ_сф}}$	∞	10^9 Ом
$R_{\text{ВЫХ}}$	0	$1 \dots 10$ Ом
$\text{КОСС} = 20 \cdot \lg \left \frac{K_{\text{ОУ}}}{K_{u_{\text{сф}}}} \right $	∞	$10^4 \dots 10^5$
$U_{\text{ВХ_см}}$	0	$1 \dots 5$ мВ
$I_{\text{ВХ_ср}} = \frac{I_{\text{ВХ1}} + I_{\text{ВХ2}}}{2}$	0	$1 \dots 100$ нА
$\Delta I_{\text{ВХ}} = I_{\text{ВХ1}} - I_{\text{ВХ2}}$	0	$0,1 \dots 10$ нА

Для выходного напряжения реального ИОУ справедливо выражение $u_{\text{ВЫХ}} = K_{\text{ОУ}} \cdot u_{\text{ВХ_диф}} + U_{\text{ВЫХ_ош}}$, где напряжение ошибки можно оценить по формуле:

$$U_{\text{вых_ош}} = K_{\text{ОУ}} \cdot \left[U_{\text{вх_см}} + I_{\text{вх_ср}} \cdot (R_{\text{НИ}} - R_{\text{И}}) + \Delta I_{\text{вх}} \cdot \frac{R_{\text{НИ}} + R_{\text{И}}}{2} + \frac{u_{\text{вх_сф}}}{K_{\text{ОСС}}} \right].$$

Статическая передаточная характеристика идеального ИОУ представляет собой вертикальную прямую линию (рис. 4.6,а), а характеристика реального ИОУ прямую линию с наклоном, соответствующим коэффициенту усиления, сдвинутую относительно начала координат на величину $U_{\text{вх_см}}$ (рис. 4.6,б). Когда выходное напряжение ИОУ приближается к значениям напряжений источников питания, передаточная характеристика реального ИОУ становится нелинейной. Динамический диапазон ИОУ (максимальное входное дифференциальное напряжение) ограничивается на уровне $u_{\text{вх_диф_макс}} \approx \frac{2 \cdot E_{\text{ИП}}}{K_{\text{ОУ}}}$. Учитывая типичные значения $E_{\text{ИП}}$ и $K_{\text{ОУ}}$, максимальный входной дифференциальный сигнал ИОУ без обратной связи не превышает 3...5 мВ, что сравнимо с $U_{\text{вх_см}}$.

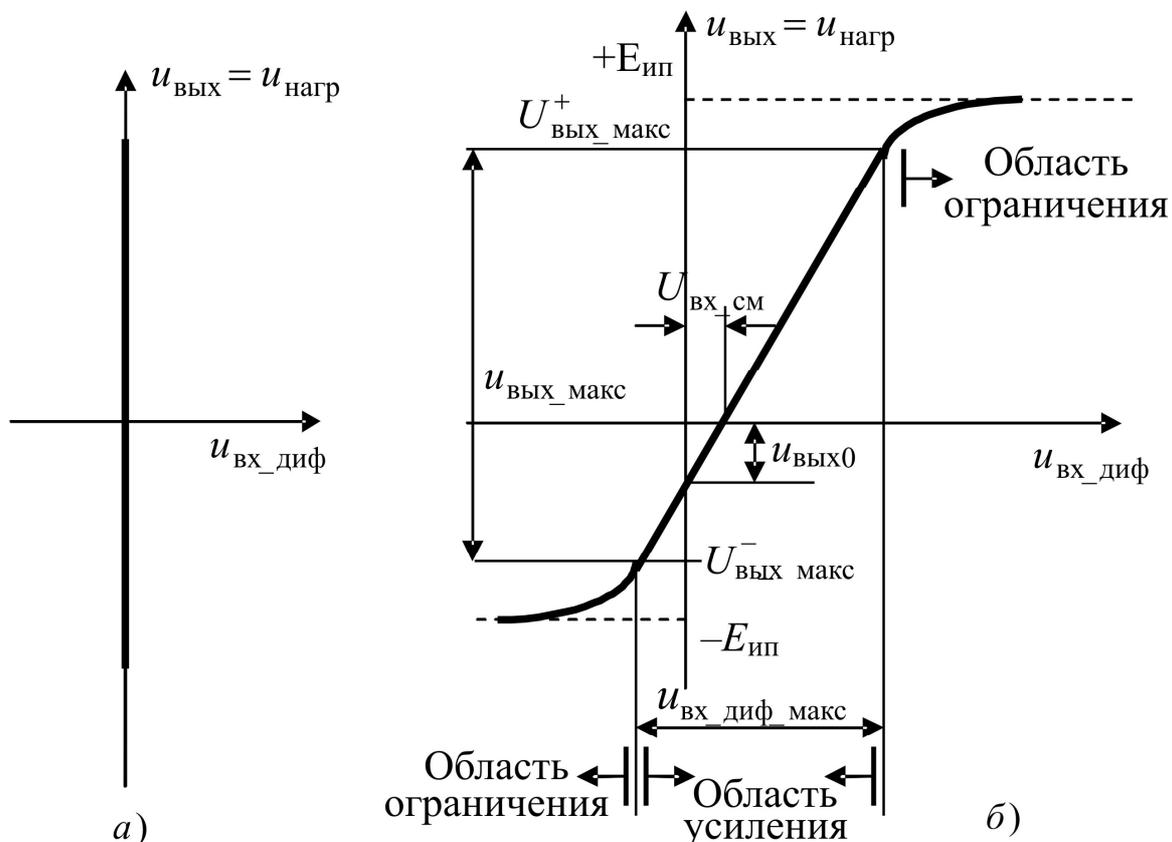


Рис. 4.6

4.1.3. Динамические параметры ИОУ

Амплитудно-частотная характеристика ИОУ (рис. 4.7) имеет вид характеристики интегрирующего звена и аппроксимируется кусочно-линейной аппроксимацией с верхней граничной частотой $\omega_{\text{Вгр}}$.

Зависимость коэффициента усиления от частоты выражается формулой

$$K_{\text{ОУ}}(\omega) = \frac{K_{\text{ОУ}}(0)}{1 + j \cdot \frac{\omega}{\omega_{\text{Вгр}}}},$$

где $K_{\text{ОУ}}(0)$ – значение коэффициента усиления ИОУ на низких и средних частотах, $\omega_{\text{Вгр}} = 2 \cdot \pi \cdot f_{\text{Вгр}}$ – определяет частоту, на которой коэффициент усиления $K_{\text{ОУ}}(0)$ уменьшается на 3 дБ (в $\sqrt{2}$ раз).

Выше граничной частоты амплитудно-частотная характеристика спадает с наклоном 20 дБ/декаду, как обычная интегрирующая цепь, и на частоте $\omega_T = 2 \cdot \pi \cdot f_T$ коэффициент усиления становится равным 1 (или 0 дБ) $K_{\text{ОУ}}(\omega_T) = 1$. Эта частота называется частотой единичного усиления и задает частотную полосу ИОУ.

Такая форма амплитудно-частотной характеристики ИОУ связана с инерционностью транзисторных структур, составляющих ИОУ.

В области низких частот спад коэффициента усиления не наблюдается, так как в интегральных схемах используются схемные решения, предполагающие отсутствие разделительных и блокирующих емкостей, поскольку технологически сложно выполнять в ИС емкости больших номиналов.

Согласно критерию устойчивости спад 20 дБ/дек (т.е. при изменении частоты в 10 раз коэффициент усиления изменяется на 20 дБ) обеспечивает устойчивость усилителя при охвате его общей отрицательной ОС. Если спад более 20 дБ/дек, усилитель, охваченный ООС, неустойчив и может генерировать непрерывные колебания (самовозбудиться).

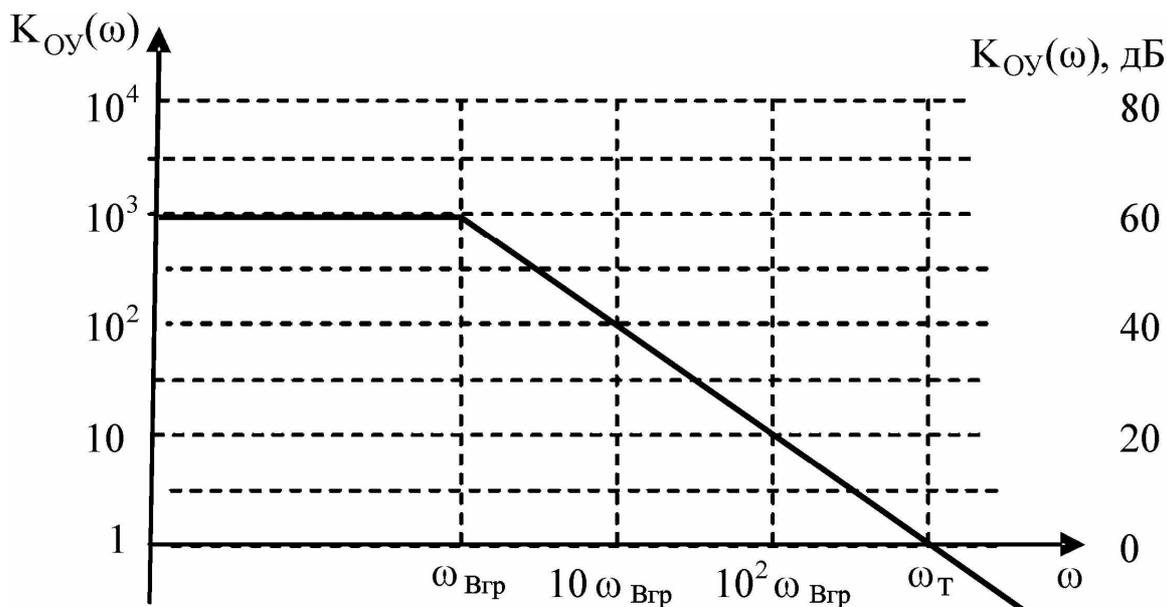


Рис. 4.7

Отклик ИОУ на прямоугольный импульс напряжения на входе характеризуется скоростью нарастания выходного сигнала

$$v_u = \frac{du_{\text{ВЫХ}}}{dt}.$$

4.2. Основные схемы включения ИОУ

Использовать ИОУ с параметрами, близкими к идеальным, затруднительно, так как диапазон входных сигналов, обеспечивающий линейный режим работы ИОУ, очень мал. Поэтому в основном применяются ИОУ, охваченные общей обратной связью. При этом структура и параметры ОС задают функцию и параметры всего устройства. ОС могут быть как отрицательные, так и положительные; как линейные, так и нелинейные. В усилительной технике чаще всего используются инвертирующие и неинвертирующие усилители напряжения, построенные на ИОУ. Для построения усилителя напряжения ИОУ охватывают общей отрицательной ОС по напряжению.

4.2.1. Неинвертирующий усилитель на основе ИОУ

Схема неинвертирующего усилителя на основе ИОУ приведена на рис. 4.8.

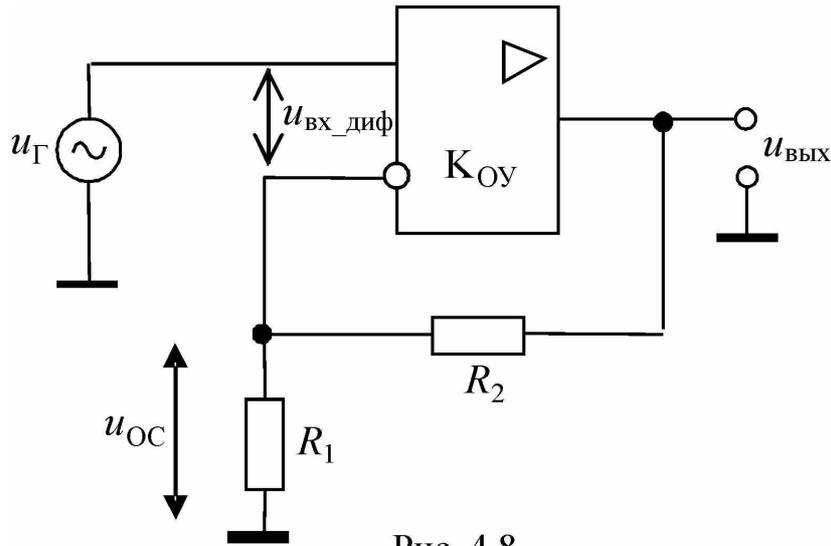


Рис. 4.8

Входной сигнал u_{Γ} подается на неинвертирующий вход ОУ, а сигнал обратной связи – на инвертирующий, создавая отрицательную ОС. Сигнал ОС представляет собой часть выходного напряжения, т.е. образуется обратная связь по напряжению.

Полагаем, что ИОУ идеальный, за исключением конечного значения коэффициента усиления напряжения $K_{\text{ОУ}}$. Внутреннее сопротивление источника сигнала равно 0. Тогда напряжение на неинвертирующем входе равно напряжению генератора $u_{\text{НИ}} = u_{\Gamma}$, а напряжение на инвертирующем входе равно $u_{\text{И}} = u_{\text{ОС}} = \gamma_{\text{ОС}} \cdot u_{\text{ВЫХ}}$.

Коэффициент передачи канала ОС $\gamma_{\text{ОС}} = \frac{R_1}{R_1 + R_2}$.

Учитывая коэффициент усиления ИОУ, выходное напряжение схемы с ОС определяется равенством $u_{\text{ВЫХ}} = K_{\text{ОУ}} \cdot u_{\text{ВХ_диф}} = K_{\text{ОУ}} \cdot (u_{\text{НИ}} - u_{\text{И}})$. Подставляя значения $u_{\text{НИ}}$ и $u_{\text{И}}$, получим

$u_{\text{ВЫХ}} = \frac{K_{\text{ОУ}} \cdot u_{\Gamma}}{1 + \gamma_{\text{ОС}} \cdot K_{\text{ОУ}}}$. Знаменатель этого выражения носит название

фактора обратной связи: $F_{\text{ОС}} = 1 + \gamma_{\text{ОС}} \cdot K_{\text{ОУ}}$. Таким образом коэффициент усиления неинвертирующего включения ИОУ меньше коэффициента усиления собственно ИОУ ($K_{\text{ОУ}}$) и равен

$K_{\text{НИ}} = \frac{u_{\text{ВЫХ}}}{u_{\Gamma}} = \frac{K_{\text{ОУ}}}{F_{\text{ОС}}}$. Если разделить числитель и знаменатель на

$K_{OУ}$ и учесть, что $\frac{1}{K_{OУ}} = 10^{-4} \dots 10^{-6} \ll \gamma_{OC}$, получим, что коэффициент усиления неинвертирующего включения ИОУ полностью определяется коэффициентом передачи канала ОС $K_{НИ} \approx \frac{1}{\gamma_{OC}} = \frac{R_1 + R_2}{R_1} = 1 + \frac{R_2}{R_1}$. Погрешность определения коэффициента усиления по последней формуле не превышает $\frac{1}{K_{OУ}}$, т.е. не более 0,1 %.

Следовательно, коэффициент усиления неинвертирующего включения ИОУ определяется только параметрами цепи ОС.

В неинвертирующем включении на входе суммируются напряжения обратной связи и генератора, поэтому ОС последовательная. Для такой ОС справедливо равенство: $R_{вхНИ} = F_{OC} \cdot R_{вх_диф}$, т.е. входное сопротивление неинвертирующего включения больше дифференциального входного сопротивления ИОУ (см. табл. 3.1).

Так как сигнал ОС представляет собой часть выходного напряжения, то данная ОС квалифицируется как ОС по напряжению. Благодаря ОС выходное сопротивление неинвертирующего включения меньше выходного сопротивления собственно ИОУ:

$$R_{вхНИ} = \frac{R_{вхОУ}}{F_{OC}}.$$

Напряжение смещения нуля в данном включении оказывается приложенным последовательно с входным напряжением и поэтому усиливается также в $K_{НИ}$ раз. Погрешность в работу усилителя вносят и входные токи ИОУ, благодаря тому, что на инвертирующем и неинвертирующем входах ИОУ включены разные сопротивления. На инвертирующем входе включены сопротивления ОС: $R_{И} = R_1 \parallel R_2$, а на неинвертирующем только сопротивление источника сигнала $R_{НИ} = R_{Г} \approx 0$.

Таким образом, напряжение ошибки, приведенное ко входу, в неинвертирующем усилителе равно $U_{вх_ош} = U_{вх_см} + I_{вх_ср} \times (R_{НИ} - R_{И}) + \Delta I_{вх} \cdot \frac{R_{НИ} + R_{И}}{2}$.

Чтобы уменьшить ошибку от входных токов, стараются сделать сопротивления на входах одинаковыми: $R_{НИ} = R_{И}$.

Частным, но важным случаем является неинвертирующее включение с сопротивлениями $R_1 = \infty$, $R_2 = 0$ (рис. 4.9). Данная схема обеспечивает $K_{НИ} = 1$, $R_{вхНИ} = \infty$, $R_{выхНИ} = 0$, т.е. является почти идеальным повторителем напряжения и преобразователем сопротивления (от высокого входного к низкому выходному).

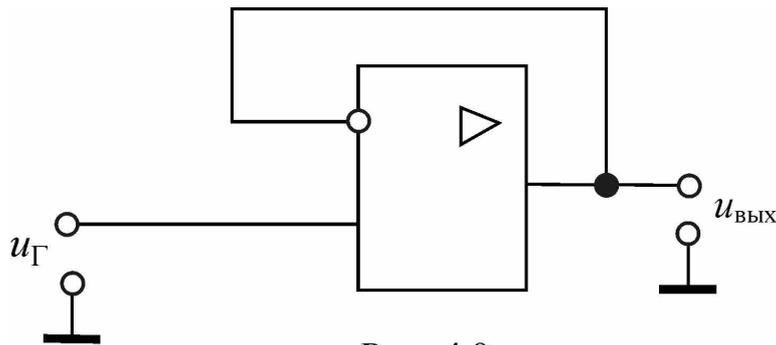


Рис. 4.9

4.2.2. Инвертирующий усилитель на основе ИОУ

Схема инвертирующего усилителя на основе ИОУ приведена на рис. 4.10.

В инвертирующем включении неинвертирующий вход подключается к общей шине (заземляется), сигнал ОС подается на инвертирующий вход, образуя отрицательную ОС. Входной сигнал генератора подается также на инвертирующий вход. В точке А происходит суммирование токов сигнала ОС и сигнала генератора. Сигнал ОС образуется как часть выходного напряжения. Таким образом, в инвертирующем включении ИОУ обратная связь – по напряжению и параллельная.

Выходное напряжение ИОУ $u_{\text{ВЫХ}} = K_{\text{ОУ}} \cdot u_{\text{ВХ_ДИФ}}$. При достаточно большом $K_{\text{ОУ}}$ разность потенциалов между входами ИОУ приближается к 0. Поэтому можно считать, что для идеального ИОУ ($K_{\text{ОУ}} = \infty$) потенциалы точек А и Б равны между собой, и если заземлен неинвертирующий вход ($u_{\text{Б}} = 0$), то на инвертирующем установится нулевой потенциал («виртуальный» нуль): $u_{\text{А}} = 0$.

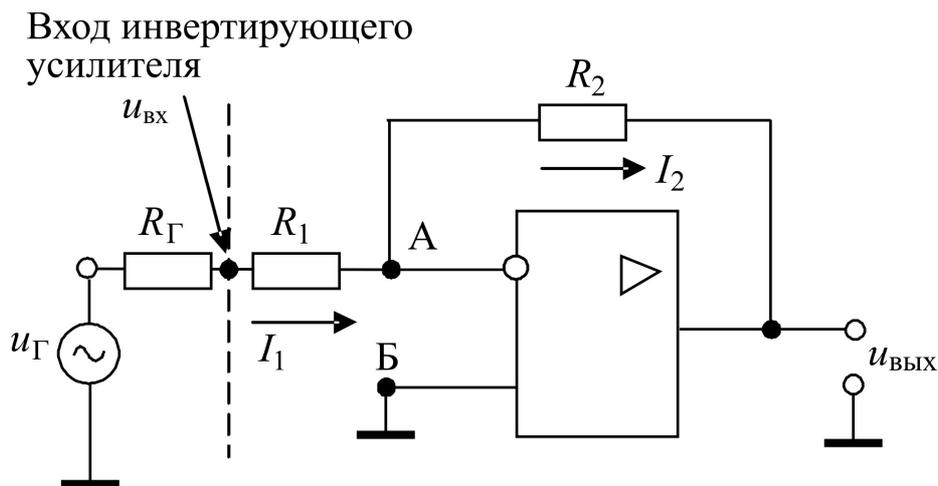


Рис. 4.10

Для определения коэффициента усиления инвертирующего включения ИОУ воспользуемся понятиями виртуального нуля и идеального ИОУ. Тогда токи I_1 и I_2 , протекающие по сопротивлениям R_1 и R_2 соответственно, будут равны между собой.

$$I_1 = \frac{u_{\text{ВХ}} - u_A}{R_1} = I_2 = \frac{u_A - u_{\text{ВЫХ}}}{R_2},$$

а так как $u_A = 0$, то $\frac{u_{\text{ВХ}}}{R_1} = -\frac{u_{\text{ВЫХ}}}{R_2}$ или $K_{\text{И}} = -\frac{u_{\text{ВЫХ}}}{u_{\text{ВХ}}} = -\frac{R_2}{R_1}$.

Как и в неинвертирующем включении, коэффициент усиления инвертирующего включения ИОУ определяется исключительно параметрами цепи ОС (значениями сопротивлений в цепи ОС).

Входное сопротивление в инвертирующем включении равно сопротивлению R_1 , т.е. уменьшается по сравнению с входным сопротивлением собственно ИОУ (влияние параллельной ООС).

Выходное сопротивление также уменьшается по сравнению с выходным сопротивлением собственно ИОУ (влияние ООС по напряжению).

Кроме ООС по напряжению в схемах усилителей на основе ИОУ можно использовать ОС по току, параллельную или последовательную, обеспечивая большое выходное сопротивление. Подобные усилители также находят применение в электронных устройствах.

4.3. Применение ИОУ в аналоговых вычислительных схемах

В различных электронных устройствах входные электрические сигналы поступают от датчиков непрерывных (аналоговых) величин. Как правило, затем эти величины оцифровываются и далее обрабатываются цифровыми вычислительными комплексами. Во многих случаях предварительная обработка данных в аналоговом виде позволяет сэкономить время обработки или аппаратные затраты. Аналоговые вычислительные комплексы давно известны и позволяют получить высокую точность вычислений (не хуже 0,1%). Современные аналоговые вычислительные комплексы широко используют вычислительные узлы, созданные на основе ИОУ. Рассмотрим некоторые наиболее распространенные вычислительные схемы на ИОУ, полагая параметры ИОУ идеальными.

4.3.1. Сумматор на ИОУ

Схема инвертирующего сумматора на ИОУ приведена на рис. 4.11.

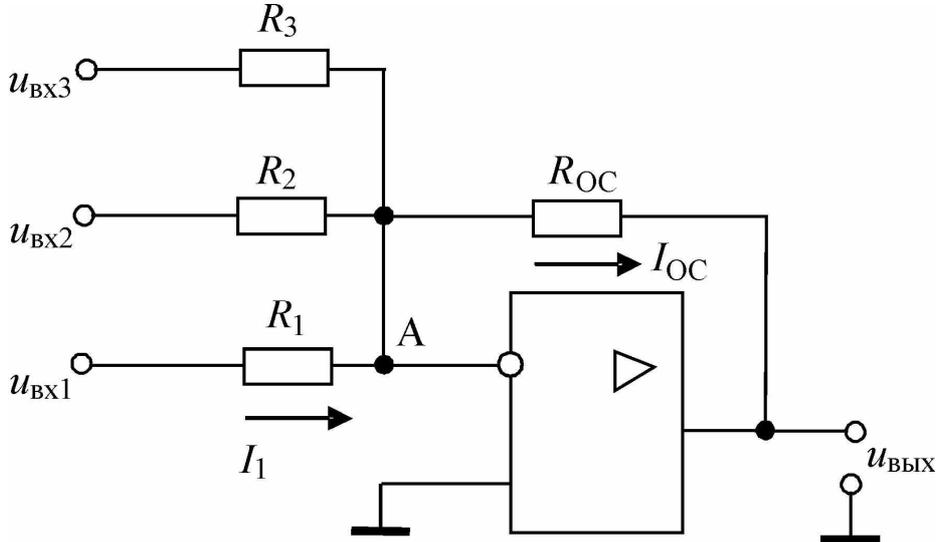


Рис. 4.11

Неинвертирующий вход ИОУ заземлен. Входные сигналы подаются на инвертирующий вход, на который заведена ОС. В точке А происходит суммирование токов от источников входных сигналов и тока ОС. Потенциал точки А равен нулю («виртуальный» нуль). При условии $I_{\text{ВХ1}} = I_{\text{ВХ2}} = 0$ сумма токов в узле А равна 0:

$$\frac{u_{\text{ВХ1}}}{R_1} + \frac{u_{\text{ВХ2}}}{R_2} + \frac{u_{\text{ВХ3}}}{R_3} + \frac{u_{\text{ВЫХ}}}{R_{\text{ОС}}} = 0,$$

откуда выходное напряжение сумматора равно:

$$\begin{aligned} u_{\text{ВЫХ}} &= -\left(u_{\text{ВХ1}} \cdot \frac{R_{\text{ОС}}}{R_1} + u_{\text{ВХ2}} \cdot \frac{R_{\text{ОС}}}{R_2} + u_{\text{ВХ3}} \cdot \frac{R_{\text{ОС}}}{R_3}\right) = \\ &= -(k_1 \cdot u_{\text{ВХ1}} + k_2 \cdot u_{\text{ВХ2}} + k_3 \cdot u_{\text{ВХ3}}). \end{aligned}$$

Каждое входное напряжение суммируется со своим коэффициентом k_i .

На точность суммирования влияют конечные значения параметров реального ИОУ – коэффициента усиления $K_{\text{ОУ}}$, входного сопротивления $R_{\text{ВХ_диф}}$, напряжения смещения нуля $U_{\text{ВХ_см}}$; наличие входных токов $I_{\text{ВХ_ср}}$ и разности входных токов $\Delta I_{\text{ВХ}}$, различие сопротивлений $R_{\text{НИ}}$, $R_{\text{И}}$, подключенных к неинвертирующему и инвертирующему входу соответственно, а также точность подбора значений сопротивлений R_1 , R_2 , R_3 .

4.3.2. Схема вычитания напряжений на ИОУ

Чтобы обеспечить вычитание одного напряжения из другого, недостаточно подключить один источник сигнала к инвертирующему входу ИОУ, а другой источник – к неинвертирующему входу, поскольку коэффициент усиления неинвертирующего включения не равен коэффициенту усиления инвертирующего включения. По инвертирующему входу коэффициент усиления равен $K_{\text{И}} = -\frac{R_{\text{ОС}}}{R_1}$,

по неинвертирующему $K_{\text{НИ}} = 1 + \frac{R_{\text{ОС}}}{R_1}$.

Для выравнивания коэффициентов усиления на неинвертирующем входе используется дополнительный резистивный делитель напряжения R_2 , R_3 (рис. 4.12). Чтобы выходное напряжение было пропорционально разности $(u_{\text{ВХ2}} - u_{\text{ВХ1}})$, необходимо выполнение условия

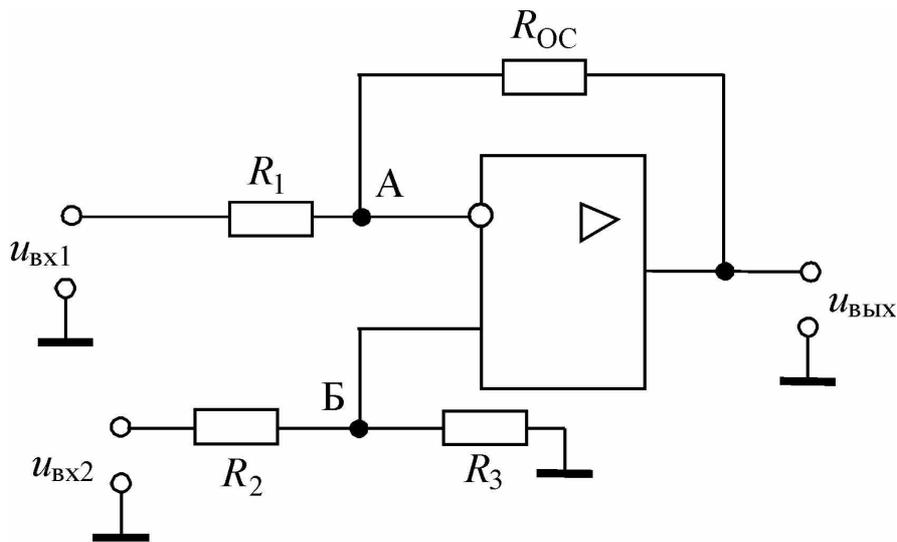


Рис. 4.12

$\frac{R_{OC}}{R_1} = \left(1 + \frac{R_{OC}}{R_1}\right) \cdot \frac{R_3}{R_2 + R_3}$, которое преобразуется в равенство

$\frac{R_{OC}}{R_1} = \frac{R_3}{R_2}$. При выполнении этого равенства выходное напряжение

схемы вычитания равно $u_{ВЫХ} = \frac{R_{OC}}{R_1} \cdot (u_{ВХ2} - u_{ВХ1})$.

Источники погрешности операции вычитания те же, что и при суммировании – неидеальность параметров ИОУ и подбора резисторов обратной связи и делителя. Кроме того, в этой схеме появляется дополнительная погрешность из-за того, что один из входных сигналов подается на неинвертирующий вход. Учитывая, что $u_A = u_B$, а потенциал точки Б является частью входного напряжения $u_{ВХ2}$, получаем, что сигнал, поданный на неинвертирующий вход – синфазный для ИОУ ($u_B = u_{ВХ_сф}$). Поэтому на выходе появляется ошибка, связанная с неполным подавлением синфазной помехи $u_{ВЫХ_ош} = \frac{u_{ВХ_сф}}{КОСС} \cdot \left(\frac{R_{OC}}{R_1}\right)$.

4.3.3. Интегратор на ИОУ

На основе ИОУ можно строить почти идеальные интеграторы, т.е. устройства, у которых скорость изменения выходного напряжения пропорциональна напряжению на входе. Для этого используются реактивные элементы (конденсаторы) в цепи ОС. Как известно, напряжение на конденсаторе и ток через конденсатор связаны соотношением $I_C(t) = C \frac{du_C(t)}{dt}$, следовательно, напряжение

на конденсаторе равно интегралу: $u_C(t) = \frac{1}{C} \left[\int_0^t I_C(t) dt + Q_0 \right]$, где

Q_0 – величина заряда, которая была на конденсаторе к моменту начала интегрирования ($t = 0$). Если задать ток $I_C(t)$ пропорциональным входному напряжению ($I_C(t) \sim u_{\text{вх}}(t)$), получим интегрирующее устройство.

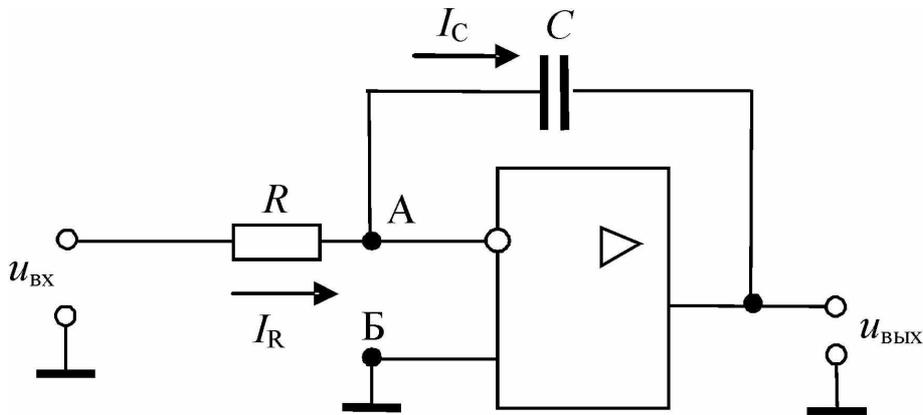


Рис. 4.13

В схеме, приведенной на рис. 4.13, неинвертирующий вход ИОУ заземлен, между выходом и инвертирующим входом (в цепь ООС) включен конденсатор C . Входной сигнал поступает на инвертирующий вход через резистор R . В идеальном ИОУ с бесконечно большим коэффициентом усиления инвертирующий вход будет оставаться под потенциалом земли (в точке А установится «виртуальный» ноль). Тогда напряжение на сопротивлении R равно входному $u_R = u_{\text{вх}}$, ток через сопротивление R равен $I_R = \frac{u_{\text{вх}}}{R}$, а напря-

жение на конденсаторе C равно выходному напряжению со знаком минус $u_C = u_A - u_{\text{ВЫХ}} = -u_{\text{ВЫХ}}$.

Учитывая, что идеальный ИОУ имеет нулевые входные токи и бесконечно большое входное сопротивление, $I_R = I_C$. Тогда получим выражение для выходного напряжения интегратора:

$$u_{\text{ВЫХ}} = -\frac{1}{R \cdot C} \int_0^t u_{\text{ВХ}}(t) dt + U_{\text{ВЫХ}0}.$$

Постоянное слагаемое $U_{\text{ВЫХ}0}$ определяет начальные условия интегрирования: $U_{\text{ВЫХ}0} = u_{\text{ВЫХ}}(t=0) = \frac{Q_0}{C}$.

Если $u_{\text{ВХ}}(t) = \text{const}$, то $u_{\text{ВЫХ}}(t) = \frac{u_{\text{ВХ}} \cdot t}{R \cdot C} + U_{\text{ВЫХ}0}$, т.е. амплитуда выходного сигнала меняется линейно от времени. Если $u_{\text{ВХ}}(t) = \sin(\omega t)$, то получим фильтр нижних частот, коэффициент усиления которого обратно пропорционален частоте.

Если напряжение на входе становится равным нулю после какого-либо значения, выходное напряжение не возвращается к 0, а просто перестает меняться. Таким образом, напряжение на выходе в любой момент времени определяется предысторией входного напряжения.

Для интегратора очень важна компенсация ошибки, возникающей от напряжения смещения нуля $U_{\text{ВХ_см}}$ и входных токов. Напряжение смещения нуля добавляется к полезному сигналу и также интегрируется. Даже если входной полезный сигнал равен нулю, выходное напряжение интегратора будет изменяться под влиянием $U_{\text{ВХ_см}}$. Аналогично будет интегрироваться напряжение, возникающее из-за протекания входного тока ИОУ по сопротивлению R . Причем, если $u_{\text{ВХ}}(t) = 0$ длительное время, то напряжение на выходе ($U_{\text{ВЫХ_ош}}$) может достигать значений напряжений питания $+E_{\text{ИП}}$ или $-E_{\text{ИП}}$ и интегратор вообще перестает работать. Это критическое время можно оценить по приближенной формуле

$$t_{\text{крит}} \approx R \cdot C \cdot \frac{E_{\text{ИП}}}{U_{\text{ВХ_ош}}}, \text{ где } U_{\text{ВХ_ош}} = U_{\text{ВХ_см}} + I_{\text{ВХИ}} \cdot R. \text{ Для компенсации}$$

влияния входного тока инвертирующего входа ИОУ ($I_{\text{вхИ}}$) на неинвертирующий вход необходимо включать балансное сопротивление $R_{\text{бал}} = R$, на котором входной ток неинвертирующего входа ИОУ создает компенсирующее напряжение $\Delta U = I_{\text{вхНИ}} \cdot R_{\text{бал}} = I_{\text{вхИ}} \cdot R$. Кроме того, в реальных схемах интеграторов параллельно конденсатору C включают большой по номиналу резистор R_2 , который создает отрицательную ОС по постоянному току и стабилизирует изменение $u_{\text{вых}}$, возникающее из-за $U_{\text{вх_см}}$ и входных токов. Выбирают $R_2 \gg R$, при этом на постоянном сигнале $K_{\text{И}} = -\frac{R_2}{R}$. Такое подключение приводит к ослаблению интегри-

рующих свойств на очень низких частотах $f < \frac{1}{2\pi \cdot R_2 C}$ (рис. 4.14).

Если поменять местами резистор R и конденсатор C , получим дифференцирующее устройство, т.е. выходное напряжение будет пропорционально дифференциалу входного $u_{\text{вых}} = B \cdot \frac{du_{\text{вх}}(t)}{dt}$, где B – коэффициент пропорциональности.

На основе ИОУ с различными частотно-зависимыми связями можно строить активные фильтры с самыми разнообразными характеристиками.

В качестве примера можно привести схему резонансного усилителя, который усиливает сигнал только одной (резонансной) частоты (рис. 4.15). В цепи ООС стоит двойной Т-образный мост, схема которого приведена на рисунке справа, коэффициент передачи моста равен нулю при частоте $f_{\text{рез}} = \frac{1}{2 \cdot \pi \cdot RC}$. Тогда на резонансной частоте фактор ОС равен 0, коэффициент усиления схемы ра-

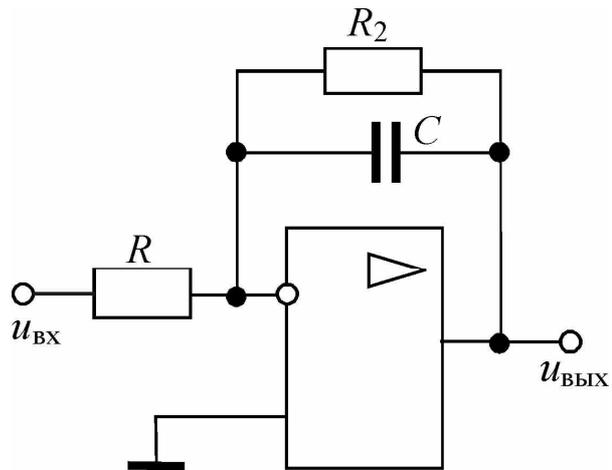


Рис. 4.14

вен K_{Oy} , а на других частотах действует глубокая ООС, уменьшая общий коэффициент усиления (рис. 4.16).

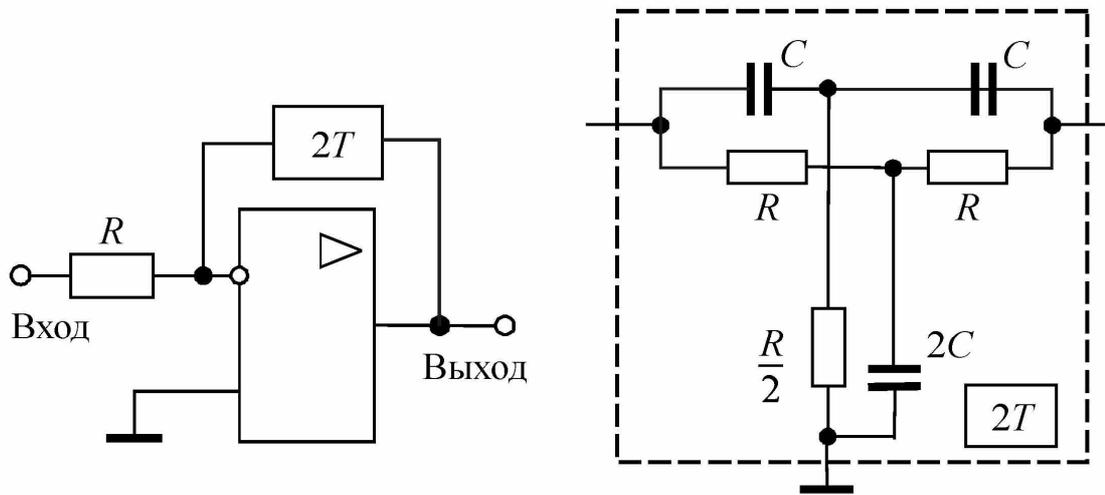


Рис. 4.15

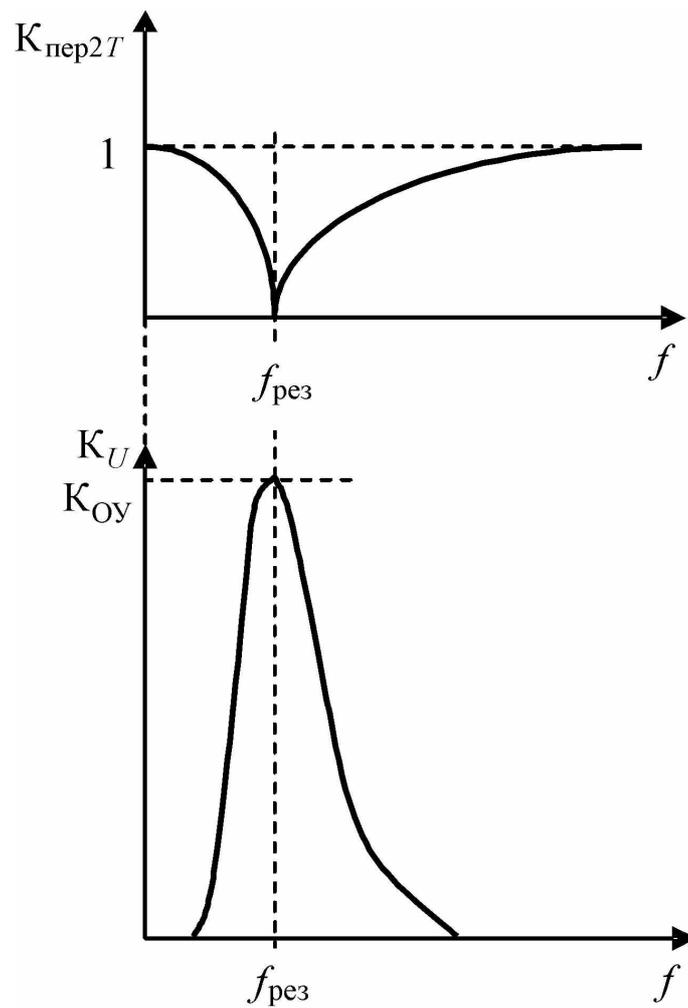


Рис. 4.16

На основе интегратора на ИОУ можно строить преобразователи времени в амплитуду и формирователи линейно-изменяющихся импульсов, например, для развертки осциллографа. Для этого необходимо принудительно разряжать конденсатор после окончания входного импульса.

Время разряда конденсатора в цепи ООС задается сопротивлением замкнутого ключа К (рис. 4.17).

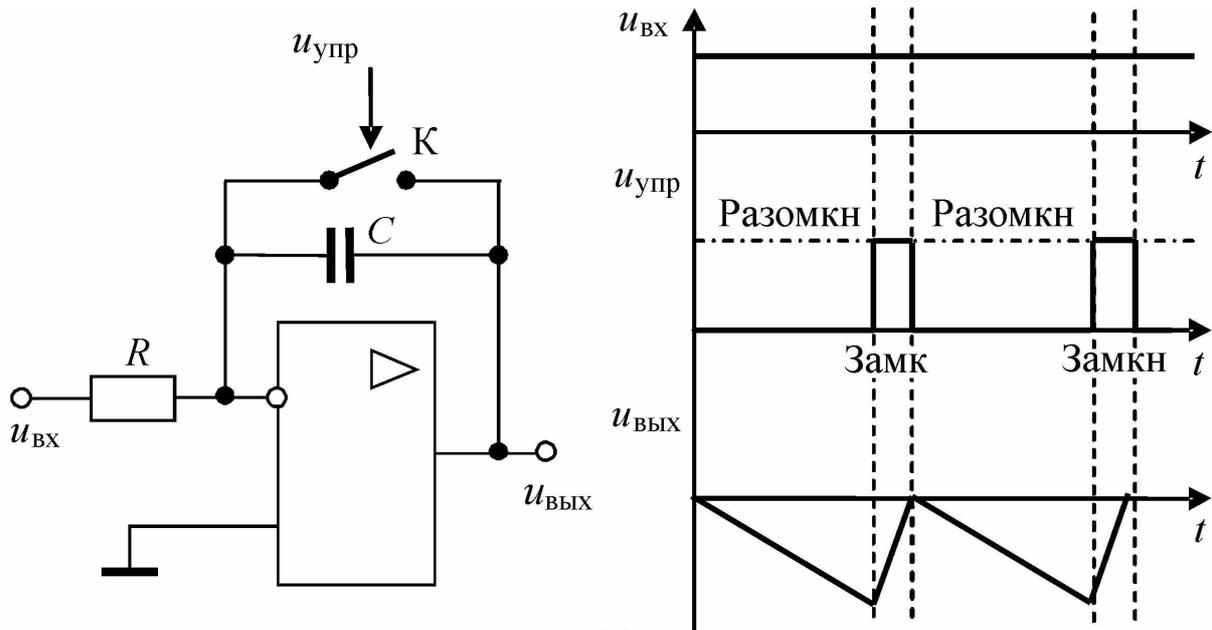


Рис. 4.17

Многие задачи описываются простыми дифференциальными уравнениями, в которых математические действия ограничены интегрированием (и/или дифференцированием), суммированием и умножением на постоянный коэффициент. Все эти операции сравнительно легко можно получить, охватывая ОУ той или иной обратной связью. В результате решение уравнения получаем как выходное напряжение цепи последовательно включенных сумматоров, интеграторов и усилителей.

Контрольные вопросы

1. Какими статическими параметрами характеризуется идеальный ИОУ? Реальный ИОУ?
2. Что такое коэффициент ослабления синфазного сигнала?
3. Нарисуйте схему инвертирующего усилителя на основе ИОУ. Какой коэффициент усиления напряжения он обеспечивает?

4. Нарисуйте схему неинвертирующего усилителя на основе ИОУ. Какой коэффициент усиления напряжения он обеспечивает?

5. Нарисуйте схему на основе ИОУ (можно использовать несколько ИОУ), выполняющую следующую функцию:

а) $U_{\text{ВЫХ}} = -18(U_{\text{ВХ1}} + 5U_{\text{ВХ2}} - 12U_{\text{ВХ3}})$;

б) $U_{\text{ВЫХ}} = +100(U_{\text{ВХ1}} - U_E)$;

в) $U_{\text{ВЫХ}} = +5(U_{\text{ВХ1}} - 12U_{\text{ВХ2}})$.

Операционные усилители считать идеальными.

6. Построить на ИОУ сумматор со следующими параметрами

	K_u , (относ. ед.)	$R_{\text{ВХ}}$, кОм
Вход 1	- 10	10
Вход 2	- 3	10

Операционные усилители считать идеальными. Можно использовать несколько ИОУ, но минимизировать их количество.

7. Что такое напряжение смещения нуля ИОУ? В каких включениях ИОУ необходимо учитывать $U_{\text{ВХ_СМ}}$?

8. Какими динамическими параметрами характеризуется ИОУ?

5. КЛЮЧЕВЫЕ КАСКАДЫ

Ключи – нелинейные устройства. Функция ключа – соединять или разъединять две точки электрической цепи (рис. 5.1). Ключ имеет два статических состояния: замкнутое (точки А и В соединены накоротко) и разомкнутое (между точками А и В разрыв цепи).

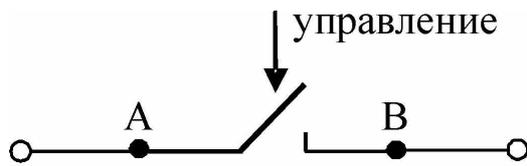


Рис. 5.1

Переключение из одного состояния в другое осуществляется с помощью управляющего сигнала (в некоторых случаях управляющим является сам коммутируемый сигнал).

5.1. Параметры ключевых каскадов

5.1.1. Статические параметры ключа

Вольт-амперная характеристика идеального ключа имеет две *независимые* ветви, соответствующие замкнутому и разомкнутому состояниям (рис. 5.2).

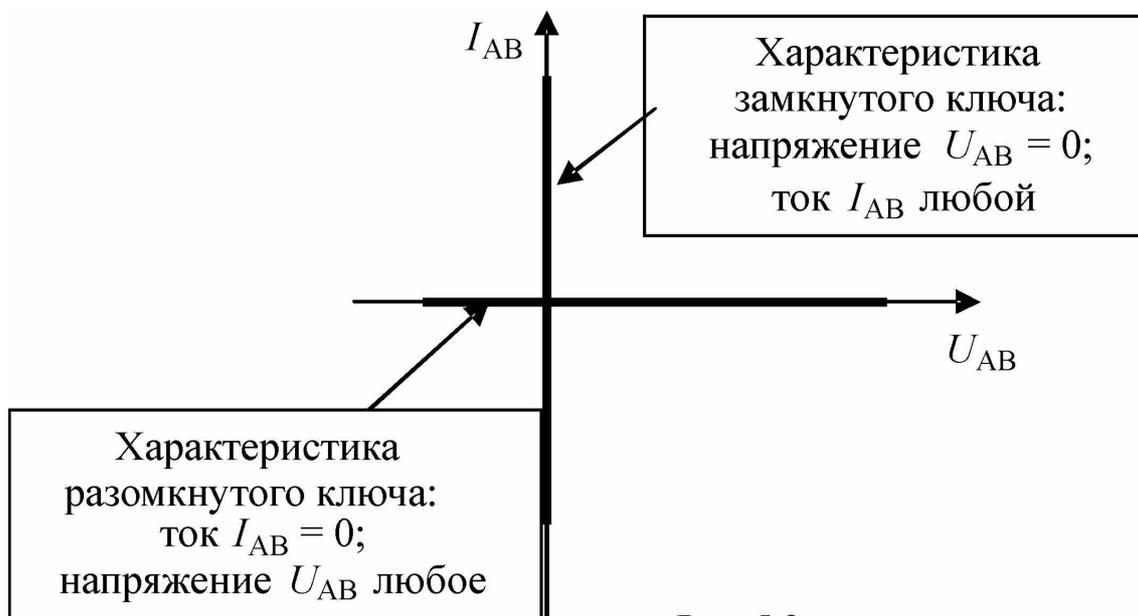


Рис. 5.2

В замкнутом состоянии (включено, ON) сопротивление участка цепи АВ равно нулю ($r_{AB} = 0$), разность потенциалов между точками А и В равна нулю (короткое замыкание), а величина тока,

протекающего по участку электрической цепи АВ, определяется внешними по отношению к ключу элементами цепи (источниками питания и сопротивлениями). В разомкнутом состоянии (выключено, OFF) между точками А и В разрыв (сопротивление ключа $r_{AB} = \infty$), поэтому ток $I_{AB} = 0$, а разность потенциалов на концах ключа U_{AB} зависит от внешних элементов цепи.

Реальный ключ в отличие от идеального имеет конечные значения сопротивления в замкнутом и разомкнутом состояниях $r_{вкл} \neq 0$, $r_{выкл} \neq \infty$. Поэтому ветви вольт-амперной характеристики реального ключа имеют наклон, определяемый этими сопротивлениями. Каждой ветви ВАХ ключа соответствует определенное значение управляющего сигнала ($U_{упр1}$ и $U_{упр2}$). Рабочие точки, соответствующие каждому из двух статических состояний, определяются на вольт-амперной плоскости в местах пересечения нагрузочной характеристики ($E, E/R$) и вольт-амперных характеристик для замкнутого и разомкнутого состояний. Включенное состояние (рабочая точка Q_1) получено при уровне управляющего сигнала $U_{упр1}$, а выключенное (рабочая точка Q_2) – при $U_{упр2}$.

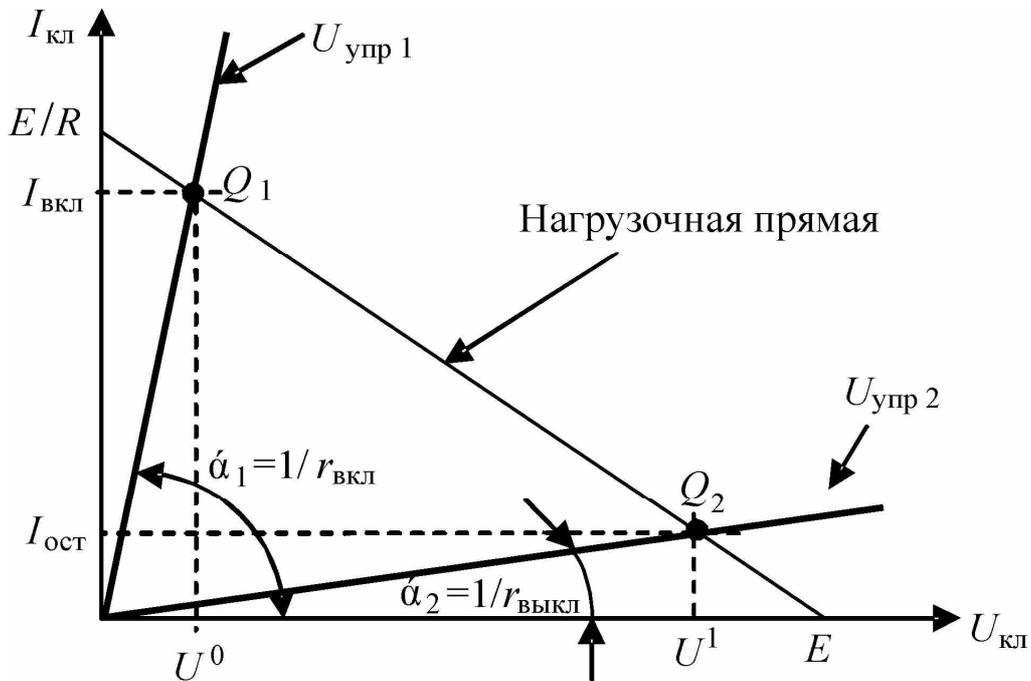


Рис. 5.3

Самое большое напряжение на ключе появляется в разомкнутом состоянии (координата рабочей точки Q_2 по напряжению). Это напряжение называется уровнем логической единицы ($U_{\text{ВЫХ}}^1 = U_{Q2}$). Уровень логической единицы задается внешним источником напряжения E . Если сопротивление разомкнутого ключа $r_{\text{ВЫКЛ}} \neq \infty$, и в ключе протекает остаточный ток $I_{\text{ОСТ}} = I_{Q2}$, то напряжение на разомкнутом ключе равно $U_{\text{разомкн_кл}} = U_{\text{ВЫХ}}^1 = E - I_{\text{ОСТ}} \cdot R = I_{\text{ОСТ}} \cdot r_{\text{ВЫКЛ}}$.

Самое малое напряжение на ключе появляется в замкнутом состоянии ключа (координата рабочей точки Q_1 по напряжению). Это напряжение называется напряжением логического нуля ($U_{\text{ВЫХ}}^0 = U_{Q1}$). В замкнутом состоянии ключ характеризуется внутренним сопротивлением $r_{\text{ВКЛ}} \rightarrow 0$. Ток, протекающий в замкнутом ключе, определяется нагрузочной прямой, т.е. внешними параметрами E и R .

5.1.2. Динамические параметры ключа

Динамические параметры ключа определяют скорость перехода из одного статического состояния ключа в другое. Переключение идеального ключа происходит мгновенно, реальный же ключ всегда является инерционной системой. Поэтому изменение напряжения на ключе не происходит мгновенно.

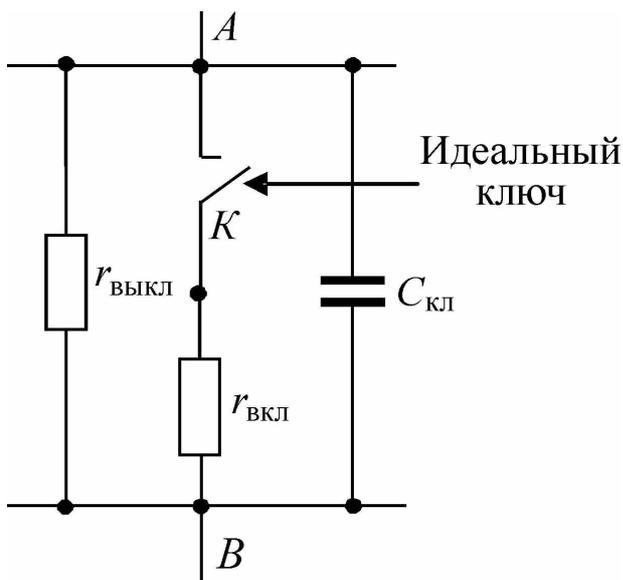


Рис. 5.4

Динамические свойства ключей можно отразить введением емкости в эквивалентную схему ключа (рис. 5.4), состоящую из идеального ключа K ($r_{\text{ВКЛ}} = 0$, $r_{\text{ВЫКЛ}} = \infty$) и сопротивлений, отражающих каждое из состояний $r_{\text{ВКЛ}}$, $r_{\text{ВЫКЛ}}$. Постоян-

но всегда является инерционной системой. Поэтому изменение напряжения на ключе не происходит мгновенно.

ная времени перезаряда эквивалентной емкости $C_{\text{кл}}$ включает в себя как внутренние, так и внешние сопротивления ключевого каскада и ограничивает максимальную частоту переключений ключа.

5.2. Использование транзисторов в ключевых каскадах

5.2.1. Области работы БТ и ПТ в ключевых каскадах

На выходных вольт-амперных характеристиках БТ и ПТ можно выделить участки, на которых характеристики транзистора очень напоминают характеристики ключа (рис. 5.5). Коммутируемому участку электрической цепи AB соответствует участок коллектор-эмиттер БТ и сток-исток ПТ. Управляющий сигнал для БТ – ток базы, а для ПТ – напряжение $U_{\text{ЗИ}}$.

В области отсечки ток коллектора и ток эмиттера у БТ равны нулю, что можно представить как разомкнутый ключ, а в области насыщения внутреннее сопротивление участка коллектор-эмиттер мало, что можно представить как замкнутый ключ.

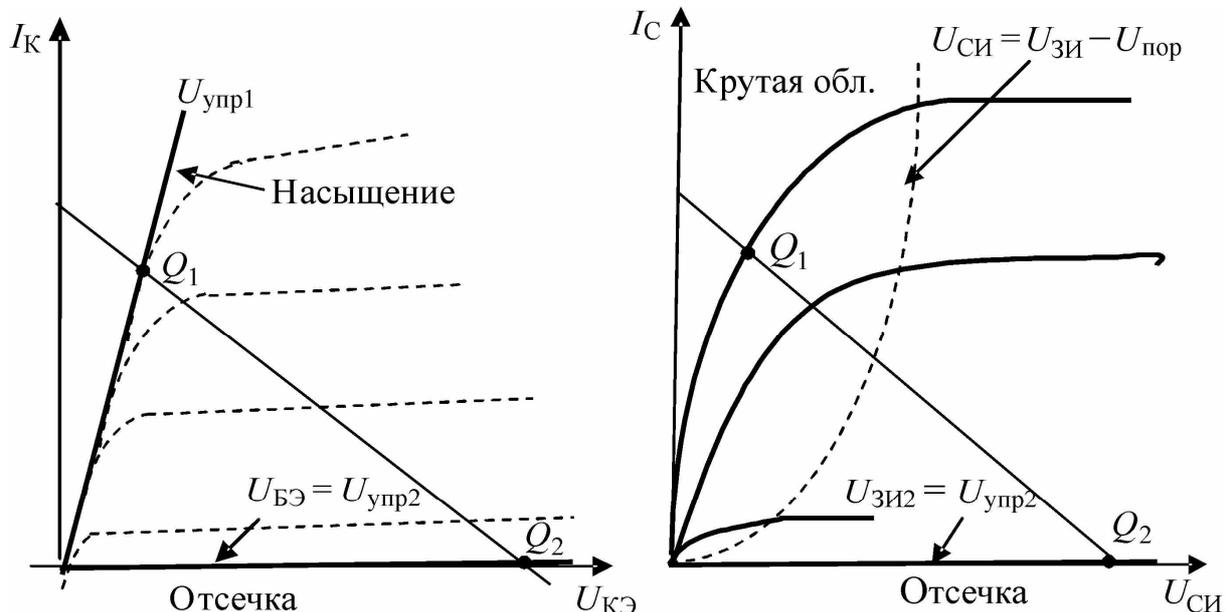


Рис. 5.5

В области отсечки оба pn -перехода биполярного транзистора смещены в обратном направлении. Чтобы обеспечить работу в области отсечки, необходимо задать на базу БТ потенциал, меньший потенциала эмиттера.

Состояние замкнутого ключа обеспечивается в области насыщения. В области насыщения оба перехода смещены в прямом направлении ($U_{БЭ} > 0$ и $U_{БК} > 0$), а ток коллектора ограничен внешними по отношению к транзистору элементами схемы. Ток коллектора в насыщении равен $I_{КН} = \frac{E_K - U_{КЭН}}{R_K}$, а остаточное напряжение на ключе (между коллектором и эмиттером) равно $U_{КЭН}$ ($U_{КЭН} < 0,1В$). Управляющее напряжение $U_{БЭ}$ должно обеспечивать значительный ток базы, превышающий граничный базовый ток $I_B > I_{Бгр} = \frac{I_{КН}}{\beta}$.

Переключение между этими двумя статическими состояниями осуществляется через нормальную или инверсную активные области работы БТ. Таким образом, активная область работы БТ, которая использовалась как основная в усилительных схемах, в ключах на БТ является промежуточной (переходной).

В полевом транзисторе в области отсечки отсутствует проводящий канал между стоком и истоком. Затворное напряжение должно быть меньше порогового напряжения. В этом случае ток стока и ток истока равны нулю. Это состояние соответствует разомкнутому ключу. Для полевого транзистора с управляющим *pn*-переходом и для МДП-транзистора со встроенным каналом (управляющее) напряжение на затворе противоположно по полярности стоковому

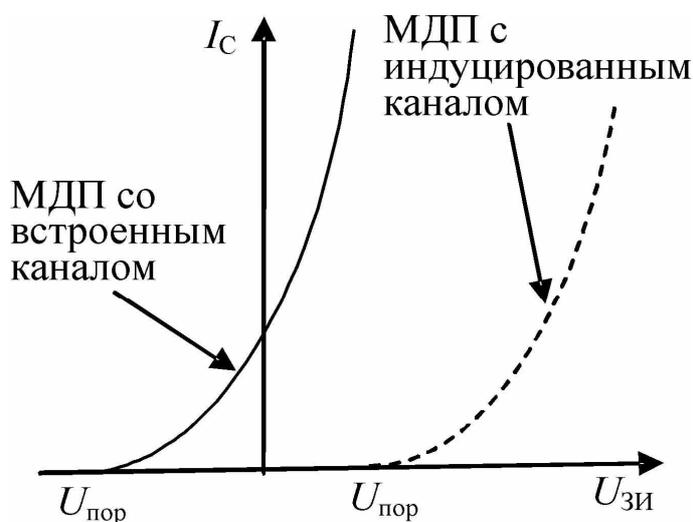


Рис.5.6

напряжению питания, а для МДП-транзистора с индуцированным каналом напряжения на стоке и на затворе — одного знака (рис. 5.6).

Состояние замкнутого ключа соответствует работе ПТ в крутой области ВАХ, т.е. при $U_{СИ} < < U_{зи} - U_{пор}$ (рабочая точка Q_1). Переключение ме-

жду двумя статическими состояниями осуществляется через пологую область ВАХ с помощью управляющего напряжения на затворе, так что пологая область является промежуточной для работы ключа.

Выходной (коммутируемый) сигнал в ключевых каскадах на транзисторах инверсный по отношению к управляющему. Высокому уровню (логической единице) на выходе (коллекторе или стоке) соответствует низкий уровень на управляющем электроде (базе или затворе), низкому уровню на выходе (логическому нулю) соответствует высокий потенциал на управляющем электроде.

5.2.2. Параметры ключей на БТ и ПТ

Значения статических параметров ключей на транзисторах можно свести в табл. 5.1.

Таблица 5.1

Параметр	Биполярный транзистор	Полевой транзистор	
Замкнутый ключ	$r_{\text{вкл}}$	$r_{\text{кЭН}} \approx 10 \text{ Ом}$ – сопротивление между коллектором и эмиттером в области насыщения	$r_{\text{СИ_крут}} = \frac{1}{2 \cdot k^* (U_{\text{зи}} - U_{\text{пор}})} \approx 50 \dots 100 \text{ Ом}$ – сопротивление канала в крутой области ВАХ
	$U_{\text{ост}}$	$U_{\text{ост}} = U_{\text{кЭН}} + I_{\text{кл}} \cdot r_{\text{вкл}}$, где $I_{\text{кл}} = I_{\text{кН}}$ – ток коллектора насыщения, а $U_{\text{кЭН}} \approx 40 \dots 100 \text{ мВ}$ – напряжение насыщения	$U_{\text{ост}} = I_{\text{кл}} \cdot r_{\text{вкл}}$, где $I_{\text{кл}} = I_{\text{С}} = \frac{E_{\text{С}}}{R_{\text{С}}}$ – ток стока
Разомкнутый ключ	$r_{\text{выкл}}$	$r_{\text{кЭ_отс}} \approx 10^6 \text{ Ом}$ – сопротивление области базы, обедненной носителями	$r_{\text{СИ_отс}} \approx 10^9 \text{ Ом}$ – сопротивление подзатворного слоя, обедненного носителями
	$I_{\text{ост}}$	$I_{\text{ост}} \approx 1 \text{ мкА}$ – обратный (неуправляемый) ток переходов	$I_{\text{ост}} \approx 1 \text{ нА}$ – ток утечки затвора

Динамические свойства ключей на основе БТ и ПТ можно отразить эквивалентной емкостью, включенной параллельно коммутируемому участку цепи (коллектор-эмиттер или сток-исток). Постоянная времени перезаряда эквивалентной емкости должна включать в себя инерционность коэффициента передачи тока базы β (инерционность крутизны ПТ $S_{\text{ПТ}}$), а также длительность процесса перезаряда емкостей, присущих транзисторным структурам (емкости коллекторного перехода C_K для БТ или эквивалентной емкости ПТ C_0). Таким образом, переходный процесс переключения ключей на основе БТ или ПТ будет описываться временем заряда (или разряда) эквивалентной емкости ключа. Постоянные времени: для БТ $\tau_{\text{экв}} = \tau_{\beta} + C_K(1 + \beta)R_{\text{внеш}}$, для ПТ $\tau_{\text{экв}} = \tau_S + C_0R_{\text{внеш}}$. Внешнее сопротивление – чаще всего сопротивление, стоящее в коллекторе БТ (R_K) или в стоке ПТ (R_C).

Особенностью ключей на транзисторах является емкостная связь между управляющим электродом и коммутируемой цепью. Благодаря проходной емкости в переходном процессе можно наблюдать «пролезание» управляющего сигнала на выход, что приводит к появлению выброса обратной полярности на выходном (коммутируемом) напряжении в начальный момент времени (рис. 5.7).

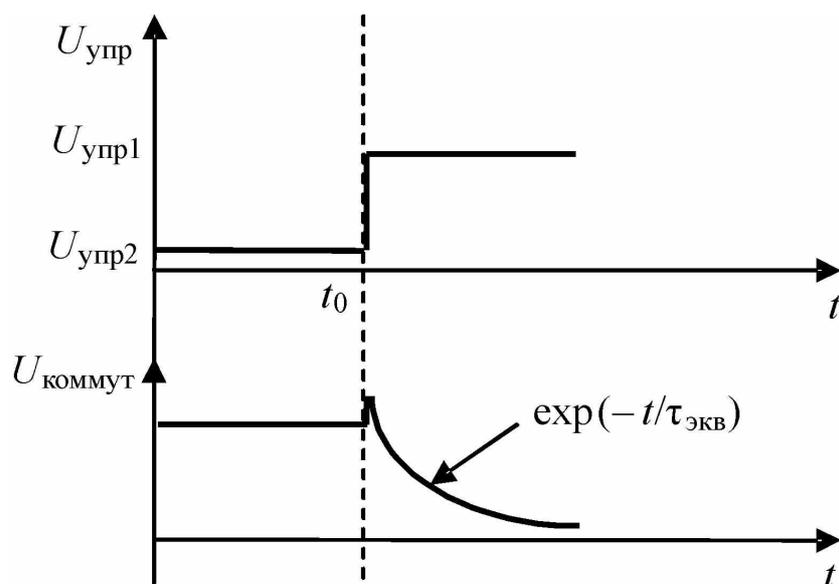


Рис. 5.7

5.3. Ключевые каскады на биполярных транзисторах

Ключ на БТ коммутирует электрическую цепь между коллектором и эмиттером, подключая к нагрузке либо источник питания E_K (разомкнутый ключ), либо общую шину (замкнутый ключ).

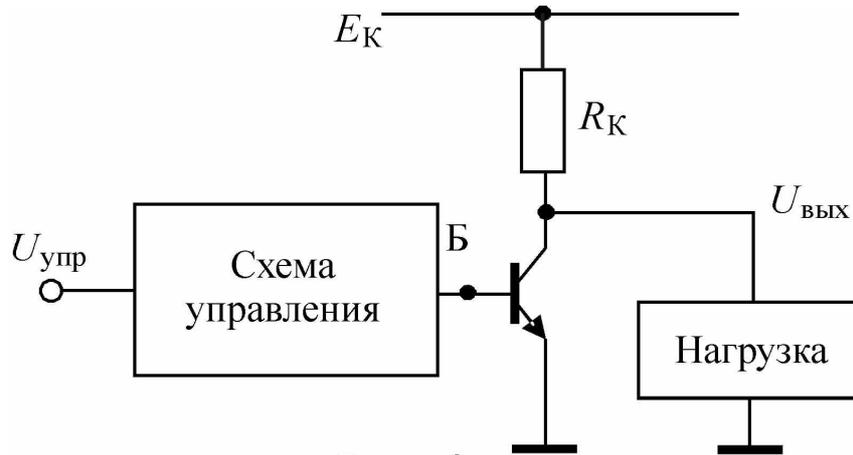


Рис. 5.8

В логических схемах, где обычно используются ключи, величина сигналов, управляющих состояниями ключа, должна совпадать с уровнями $U_{\text{вых}}^0$ и $U_{\text{вых}}^1$, которые снимаются с коллектора БТ на нагрузку. Значения базовых тока и напряжения, необходимые для обеспечения состояний замкнутого и разомкнутого ключа, формируются с помощью схемы управления (рис. 5.8). Таким образом, задача схемы управления ключом – сформировать из логических уровней U^0 и U^1 токи и напряжения, необходимые для обеспечения работы БТ в областях отсечки и насыщения.

Кроме того, в логических схемах, использующих ключи на БТ, схема управления выполняет дополнительные *логические* операции, что позволяет повысить функциональную сложность схемы.

Логические схемы, изготовленные по биполярной технологии, различаются главным образом строением схемы управления стандартным ключом. Если в схеме управления используются резисторы, то получается резистивно-транзисторная логика. Если схема управления строится на диодах, то диодно-транзисторная логика, а если на транзисторах, то транзисторно-транзисторная.

5.3.1. Ключ на БТ с резистивной схемой управления

Рассмотрим принцип работы самого простого ключа на БТ с резистивной схемой управления (рис. 5.9). Коммутируемое напряжение – напряжение коллектор-эмиттер, управляющее напряжение – напряжение $U_{ВХ}$. Нагрузка (обычно в виде аналогичного ключа) подключается к коллектору транзистора.

Состояния разомкнутого и замкнутого ключа обеспечиваются схемой управления, состоящей из источника напряжения смещения $E_{СМ}$ и резисторов R_1 и R_2 .

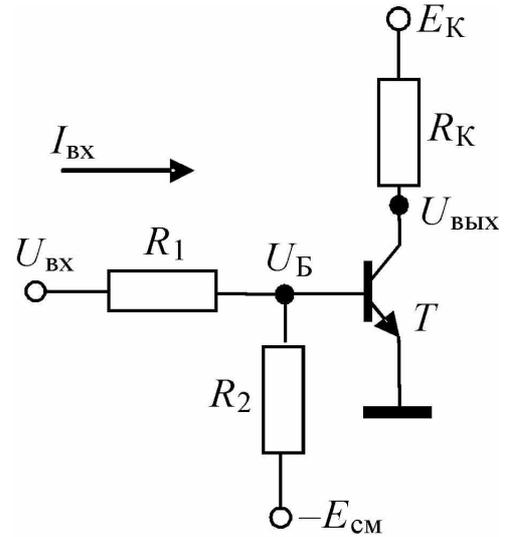


Рис. 5.9

При нулевом управляющем напряжении ($U_{ВХ1} = 0$) потенциал базы БТ меньше или равен потенциалу эмиттера ($U_{Э} = 0$) благодаря источнику смещения $E_{СМ} \leq 0$. В этом случае как эмиттерный, так и коллекторный переходы смещены в обратном направлении, так что транзистор находится в отсечке, а ключ разомкнут. Токи через обратносмещенные переходы пренебрежимо малы, напряжение на коллекторе равно коллекторному питанию E_K . На выходе устанавливается уровень логической единицы – самый высокий потенциал в данной схеме.

Замкнутое состояние ключа соответствует области насыщения БТ. Следовательно, высокий уровень входного (управляющего) сигнала ($U_{ВХ2} = U^1$) должен обеспечить насыщение транзистора. Оба перехода БТ смещены в прямом направлении. Между коллектором и эмиттером устанавливается напряжение $U_{КЭН} = U_{БЭпр} - U_{БКпр}$. Ток коллектора в насыщении ограничивается

внешними элементами схемы E_K и R_K :
$$I_{КН} = \frac{E_K - U_{КЭН}}{R_K} \approx \frac{E_K}{R_K}.$$

Высокий положительный потенциал на входе позволяет обеспечить ток базы транзистора на уровне, достаточном для насыщения:

$$I_B > I_{\text{Бгр}} = \frac{I_{\text{КН}}}{\beta}. \text{ Так как } I_B \approx \frac{U_{\text{ВХ}}^1 - U_{\text{БЭпр}}}{R_1}, \text{ то для насыщения тран-}$$

зистора должно выполняться условие $R_1 < \beta \cdot R_K$.

Величины $E_{\text{см}}$ и R_2 выбираются из следующих соображений:

1) чтобы запирающее было надежным, должно выполняться условие $E_{\text{см}} < 0$ (иногда для уменьшения количества источников напряжения в схеме ключа базу транзистора заземляют – $E_{\text{см}} = 0$, однако в этом случае при низком уровне управляющего сигнала переход база-эмиттер оказывается на границе прямого и обратного смещения, т.е. снижается помехоустойчивость ключа);

2) чтобы цепь смещения не потребляла больших токов, $|E_{\text{см}}|$ выбирается малым;

3) чтобы уменьшить ток в цепи смещения и увеличить часть входного тока I_1 , ответвляющегося в базу транзистора, должно выполняться неравенство $R_2 \gg R_1$.

Исходное состояние ключа может быть как разомкнутое, так и замкнутое, однако преимущественно используется отсечка, как более выгодное энергетически состояние.

5.3.1.1. Статические характеристики и параметры

Основной характеристикой ключа является **переключательная характеристика** – зависимость коммутируемого напряжения от управляющего напряжения $U_{\text{ВЫХ}}(U_{\text{ВХ}})$. Построим характеристику ключа на БТ.

При нулевом входном напряжении благодаря источнику смещения потенциал на базе оказывается отрицательным, поэтому переходы база-эмиттер и база-коллектор смещены в обратном направлении ($U_B < U_{\text{Э}}$, $U_B < U_K$). Ток базы равен нулю, ток коллектора равен нулю, а транзистор находится в области отсечки. Коллекторное напряжение определяется источником коллекторного питания и коллекторным сопротивлением: $U_{\text{КЭ}} = U_{\text{ВЫХ}} = E_K - I_K \cdot R_K = E_K$.

Это самый высокий потенциал, возможный в схеме, т.е. уровень логической единицы равен $U_{\text{вых}}^1 = E_K$. Пока переход база-эмиттер закрыт, напряжение на коллекторе (выходе) не изменяется. Для отпирания эмиттерного перехода необходимо, чтобы напряжение на базе достигло уровня $U_{\text{БЭпр}}$ ($U_{\text{БЭпр}}$ – параметр БТ). Потенциал базы относительно эмиттера складывается под влиянием двух источников напряжения $U_{\text{вх}}$ и $E_{\text{см}}$:
$$U_{\text{Б}} = \frac{U_{\text{вх}} \cdot R_2}{R_1 + R_2} - \frac{|E_{\text{см}}| \cdot R_1}{R_1 + R_2}.$$

Напряжение на входе ключа, при котором произойдет отпирание эмиттерного перехода, называется входным напряжением отпирания ключа $U_{\text{вх_от}}$. Итак, пока $0 \leq U_{\text{вх}} \leq U_{\text{вх_от}}$, транзистор находится в отсечке и выходной потенциал равен уровню логической единицы.

После отпирания эмиттерного перехода ($U_{\text{вх}} > U_{\text{вх_от}}$) транзистор попадает в нормальный активный режим работы (эмиттерный переход смещен прямо, а коллекторный – обратно). Появляется ток базы, возрастающий с ростом входного напряжения. Поскольку в активной области ток коллектора $I_K = \beta \cdot I_B$, то при увеличении тока базы ток коллектора увеличивается, а коллекторное напряжение уменьшается. Когда напряжение на коллекторе уменьшится настолько, что $U_{\text{Б}}$ станет больше U_K , откроется коллекторный переход транзистора, и БТ попадает в область насыщения. Ток коллектора перестает увеличиваться, ограниченный значениями E_K и R_K , а потенциал коллектора фиксируется на уровне $U_{\text{КЭН}} = U_{\text{БЭпр}} - U_{\text{БКпр}}$. Это напряжение является параметром БТ и практически не зависит от тока базы, а определяется материалом и технологией производства БТ. Обычно $U_{\text{КЭН}} < 0,1$ В. Напряжение на входе ключа, при котором коллекторный переход смещается в прямом направлении, называется граничным ($U_{\text{вх_гр}}$) и соответствует границе между активной областью работы БТ и областью насыщения. В этой точке выполняются одновременно условия насыщения и активной области, т.е. $I_{\text{Кгр}} = I_{\text{КН}} = \beta \cdot I_{\text{Бгр}}$. При дальнейшем увеличении входного напряжения ток базы БТ будет возрастать, но

ток коллектора и напряжение на коллекторе не изменяются. Изменяется только глубина насыщения, которая характеризуется коэффициентом насыщения $K_H = \frac{I_B}{I_{Bгр}}$, показывающим, во сколько раз

текущий ток базы превосходит граничный ток.

Общий вид переключательной характеристики в кусочно-линейной аппроксимации показан на рис. 5.10.

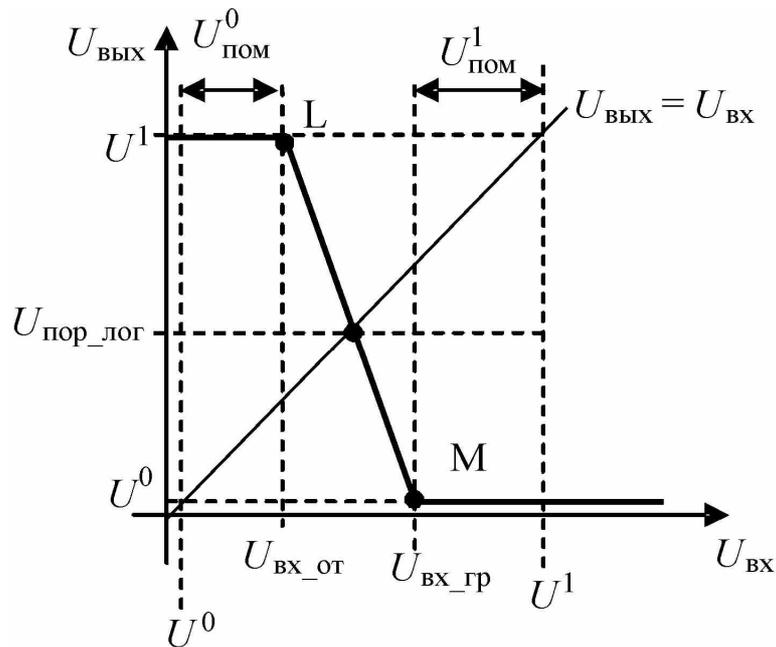


Рис. 5.10

По переключательной характеристике определяют основные статические параметры ключа:

1) логические уровни: уровень логического нуля $U^0 = U_{КЭН}$; уровень логической единицы $U^1 = E_K$;

2) логический перепад $\Delta U_{лог} = U^1 - U^0$;

3) ширина активной зоны $\Delta U_{акт} = U_{ВХ_гр} - U_{ВХ_от}$;

4) пороговое напряжение (также называется напряжением переключения или напряжением срабатывания) $U_{пор_лог}$ – это напряжение, соответствующее точке пересечения переключательной характеристики ключа и линии $U_{ВЫХ} = U_{ВХ}$. Напряжение $U_{пор_лог}$ нахо-

дится примерно в середине активной зоны переключательной характеристики. Если переключательная характеристика резко спадает, то ее удобно аппроксимировать ступенчатой функцией с перепадом от уровня 1 до уровня 0 при значении входного сигнала $U_{\text{вх}} = U_{\text{пор_лог}}$;

5) помехоустойчивость (запас по помехоустойчивости) – амплитуда помехи, вызывающей ложное переключение ключа из одного состояния в другое. Если ключ находится в состоянии логической единицы по выходу (на входе – логический ноль), то, чтобы перевести ключ в другое состояние, необходимо подать на вход напряжение, большее $U_{\text{пом}}^0 = U_{\text{вх_от}} - U^0$. Если ключ находится в состоянии логического нуля (на входе – логическая единица), то, чтобы переключить ключ в состояние логической 1, необходимо подать на вход запирающее напряжение не меньше, чем $U_{\text{пом}}^1 = U^1 - U_{\text{вх_гр}}$.

Справедливо соотношение $U_{\text{пом}}^1 + U_{\text{пом}}^0 = \Delta U_{\text{лог}} - \Delta U_{\text{акт}}$.

Кроме переключательной характеристики работу ключа описывают с помощью входной и нагрузочной характеристик.

Входная характеристика – зависимость входного тока от входного напряжения (рис. 5.11). Входная характеристика также нелинейна, так как транзистор в процессе переключения проходит три области работы, в каждой из которых он характеризуется разными входными сопротивлениями. Так, в области отсечки БТ имеет бесконечно большое входное сопротивление, поэтому входной ток ключа определяется только параметрами резисторов схемы управления R_1 и R_2 .

В активной области ($U_{\text{вх_от}} < U_{\text{вх}} < U_{\text{вх_гр}}$) входное сопротивление транзистора равно $r_{\text{вхТ}} = \beta \cdot r_{\text{Э}}$, где $r_{\text{Э}}$ – дифференциальное сопротивление эмиттера. Так как $r_{\text{вхТ}} < R_2$, то входной ток при изменении входного напряжения нарастает более круто, чем в области отсечки. В области насыщения ($U_{\text{вх}} > U_{\text{вх_гр}}$) входное сопротивление транзистора можно считать равным $r_{\text{Э}}$, поэтому входная характеристика ключа еще круче.

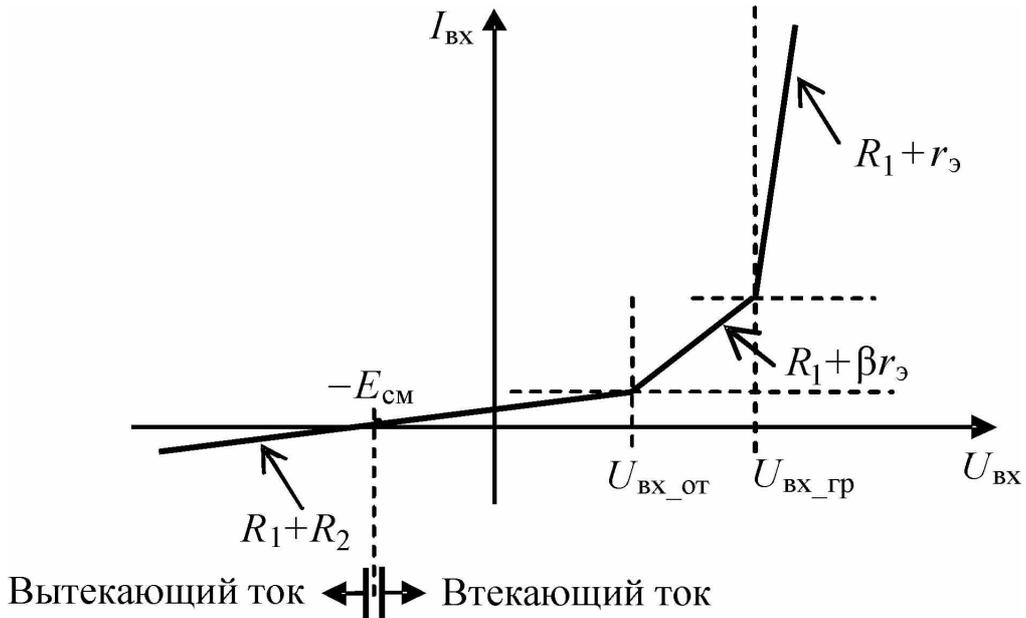


Рис. 5.11

Нагрузочная характеристика (зависимость выходного напряжения от тока нагрузки) ключа имеет две ветви: для состояния логической 1 по выходу и для состояния логического 0 по выходу (рис. 5.12).

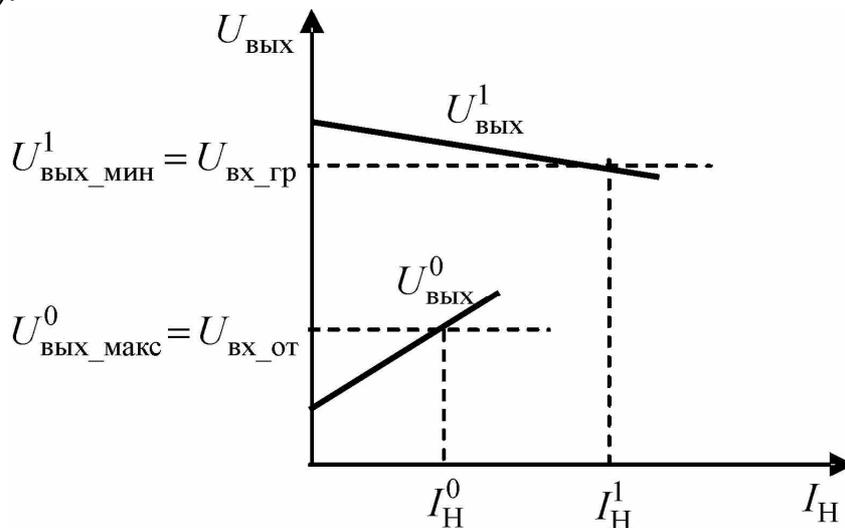


Рис. 5.12

Уровень логической единицы уменьшается при увеличении тока нагрузки $I_{\text{Н}}^1 = I_{\text{Н1}} + I_{\text{Н2}} + \dots$, который состоит из входных токов нагрузочных ключей (рис. 5.13,а), $(U_{\text{ВЫХ}}^1 = E_{\text{К}} - I_{\text{Н}} \cdot R_{\text{К}})$, а уровень логического нуля увеличивается $(U_{\text{ВЫХ}}^0 = U_{\text{КЭН}} + I_{\text{Н}}^0 \cdot r_{\text{КЭН}})$ (рис. 5.13).

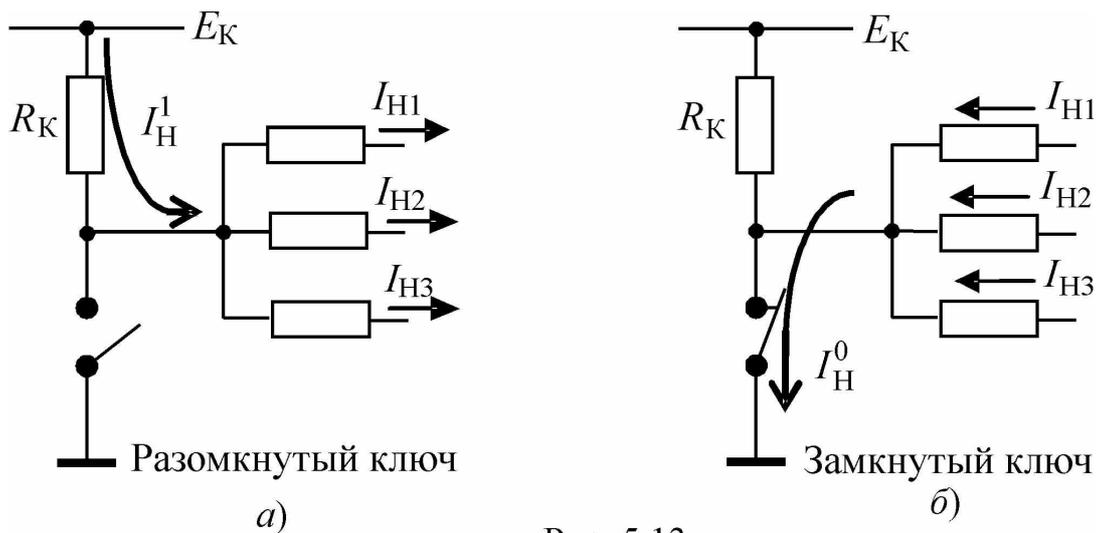


Рис. 5.13

Максимальный ток, который может ответвляться в нагрузку, определяется по наихудшему случаю, когда тот или иной уровень выходного напряжения выходит за границу допустимых значений, т.е. $I_{H_макс} = \min [I_H^0, I_H^1]$.

Нагрузочную способность ключа определяют как количество аналогичных ключей, которыми может управлять изучаемый ключ, при этом не выходя за рамки допустимых значений выходных уровней. Нагрузочную способность ключа характеризуют коэффициентом разветвления по выходу $K_{раз} = n$, где n – целое число от деления максимального тока нагрузки на входной максимальный

$$\text{ТОК} \left| \frac{I_{H_макс}}{I_{ВХ_макс}} \right|.$$

5.3.1.2. Переходные процессы в ключе с резистивной схемой управления

Длительность процесса переключения ключа зависит от динамических параметров транзистора и реактивных элементов в цепях управления и нагрузки. Поскольку управление переключением ключа осуществляется обычно от аналогичного ключа, и нагрузкой является как правило аналогичный ключ, то величины реактивных элементов в цепях управления и нагрузки также определяются динамическими параметрами транзистора.

При переключении из одного состояния в другое транзистор проходит три области ВАХ, поэтому длительность переключения представляет собой сумму времен нахождения транзистора в каждой из областей. Так, при отпирании ключа, т.е. при переходе из области отсечки в область насыщения через нормальную активную область, переходный процесс начинается в отсечке с заряда входной емкости транзистора $C_{вх}$ до напряжения, при котором отпирается переход база–эмиттер (задержка отпирания), далее формируется фронт выходного сигнала в активной области, где динамические параметры транзистора характеризуются постоянной времени $\tau_{эКВ}$, и заканчивается в области насыщения, где поведение БТ описывается постоянной времени накопления заряда $\tau_{н}$.

При запираании ключа процесс обратный, транзистор последовательно проходит через три области работы, т.е. из насыщения через активную область в отсечку.

Для рассмотрения переходных процессов в ключе упростим схему ключа, объединив в одном эквивалентном генераторе $U_{вх_экв}$ источник управляющего сигнала $U_{вх}$ и источник напряжения смещения $E_{см}$ (рис. 5.14,а). Напряжение эквивалентного генератора скачком изменяется от уровня $-E_{см}$ до максимального значения управляющего сигнала, соответствующего логической единице, $+E_{б}$. (Значение $+E_{б}$ заведомо обеспечивает насыщение транзистора.)

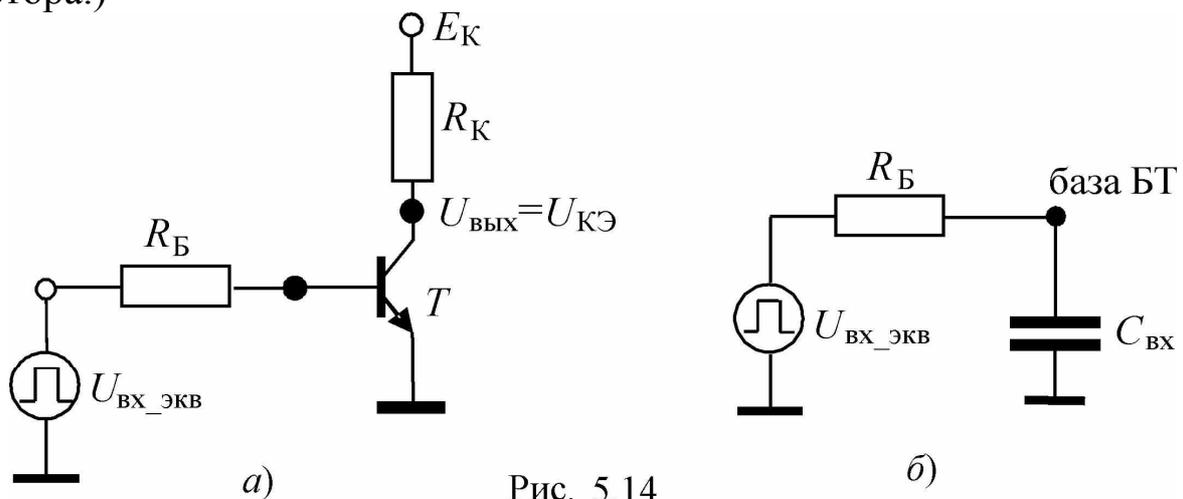


Рис. 5.14

Временные диаграммы переходного процесса в ключе на БТ приведены на рис. 5.15.

А) Процесс отпирания ключа

В исходном состоянии $U_{\text{вх_экв}} = -E_{\text{см}}$. Оба перехода БТ смещены в обратном направлении. Сопротивления обратносмещенных переходов бесконечно велики. Тогда эквивалентная схема входной цепи ключа состоит только из входной емкости, равной сумме барьерных емкостей обратносмещенных переходов $C_{\text{вх}} = C_{\text{Э}} + C_{\text{К}}$ (рис. 5.14,б). При скачке входного напряжения $U_{\text{вх}_m}$ ($t = t_0$) потенциал на базе БТ будет изменяться по экспоненте, благодаря заряду входной емкости через сопротивление $R_{\text{Б}}$:

$$U_{\text{Б}}(t) = -E_{\text{см}} + U_{\text{вх}_m} \cdot \left[1 - \exp\left(-\frac{t}{\tau_{\text{Б}}}\right) \right],$$

где $U_{\text{вх}_m} = E_{\text{Б}} + |E_{\text{см}}|$, а постоянная времени заряда входной емкости $\tau_{\text{Б}} = C_{\text{вх}} \cdot R_{\text{Б}}$. Пока напряжение на базе не достигнет значения $U_{\text{БЭпр}}$, транзистор остается в отсечке, напряжение на выходе не изменяется, токи равны нулю.

Время заряда входной емкости от уровня $-E_{\text{см}}$ до уровня $U_{\text{БЭпр}}$ определяет время задержки начала изменения выходного сигнала относительно входного скачка. В момент t_1 напряжение на базе становится равным $U_{\text{БЭпр}}$, т.е. $U_{\text{Б}}(t_1) = U_{\text{БЭпр}}$. Тогда задержка отпирания составит $t_{\text{зд}}^{10} = t_1 - t_0 = \tau_{\text{Б}} \cdot \ln \frac{U_{\text{вх}_m}}{E_{\text{Б}} - U_{\text{БЭпр}}}$.

Так как $C_{\text{вх}}$ транзистора обычно невелика (единицы пФ), а $E_{\text{Б}} \gg U_{\text{БЭпр}}$, то время задержки отпирания тоже невелико (единицы нс).

После отпирания эмиттерного перехода напряжение на базе фиксируется на уровне $U_{\text{БЭпр}}$, а БТ оказывается в нормальной активной области. Ток базы скачком изменится от 0 до уровня $I_{\text{Бм}}$, который определяется амплитудой управляющего сигнала:

$$I_{\text{Бм}} = \frac{E_{\text{Б}} - U_{\text{БЭпр}}}{R_{\text{Б}}}. \text{ Параметры схемы управления } E_{\text{Б}} \text{ и } R_{\text{Б}} \text{ выбираются так, чтобы выполнялось условие насыщения БТ } I_{\text{Бм}} > I_{\text{Бгр}}.$$

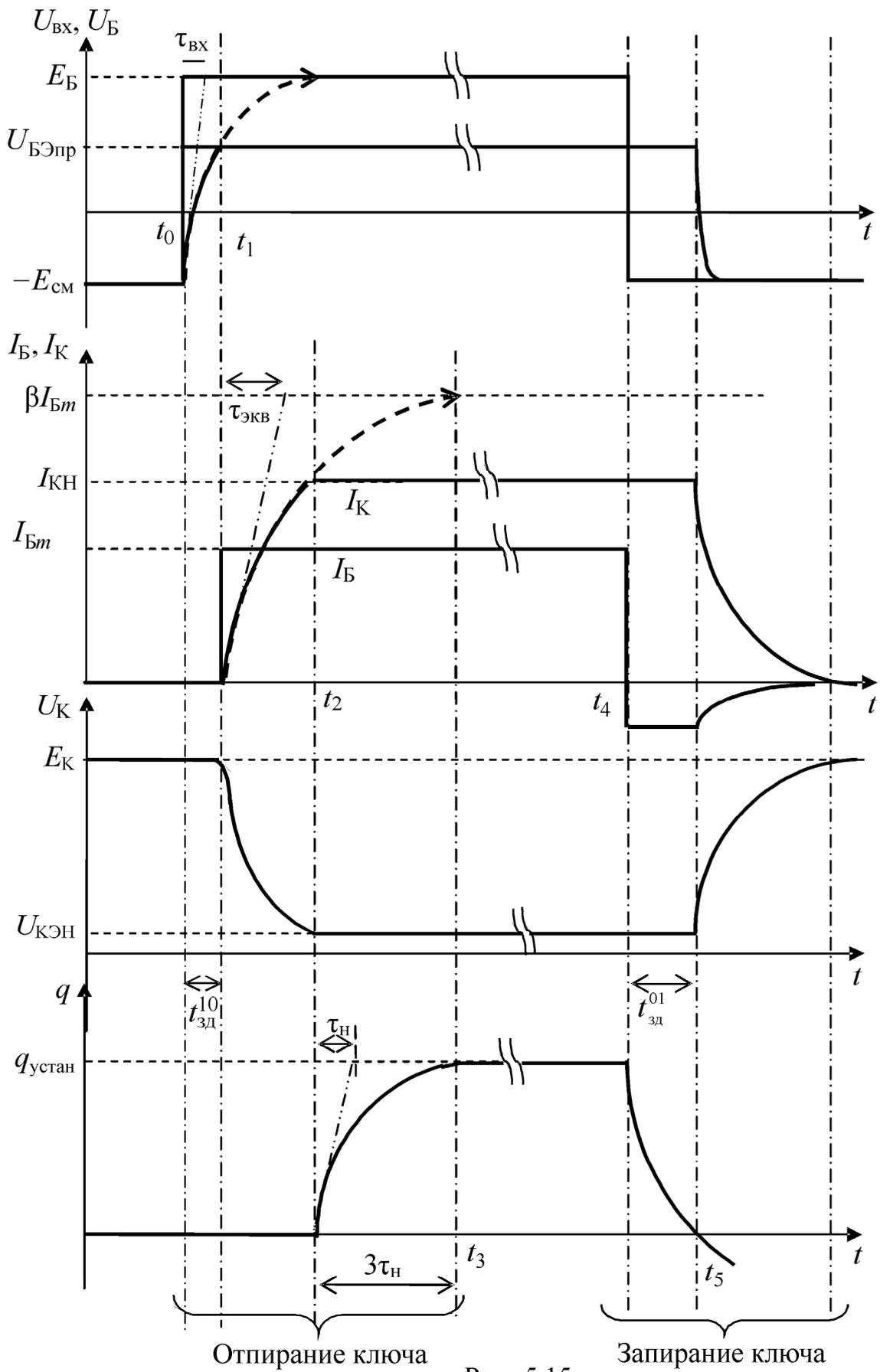


Рис. 5.15

В активной области ток коллектора изменяется по экспоненте с эквивалентной постоянной времени $\tau_{\text{ЭКВ}} = \tau_{\beta} + \beta \cdot C_{\text{К}} \cdot R_{\text{К}}$, учитывающей как зависимость коэффициента передачи тока базы β от частоты, так и изменение объемного заряда у коллекторного перехода (перезаряд емкости коллекторного перехода $C_{\text{К}}$).

$$I_{\text{К}}(t) = \beta \cdot I_{\text{Бм}} \cdot \left[1 - \exp\left(-\frac{t}{\tau_{\text{ЭКВ}}}\right) \right].$$

Ток коллектора стремится установиться на уровне $I_{\text{Км}} = \beta \cdot I_{\text{Бм}}$, однако он не может быть больше тока коллектора насыщения $I_{\text{КН}}$. Поэтому, достигая в момент времени t_2 значения $I_{\text{КН}}$, ток коллектора ограничивается на этом уровне: $I_{\text{К}}(t_2) = I_{\text{КН}}$. Далее транзистор попадает в область насыщения, и выходной сигнал перестает изменяться. Сформировался фронт выходного напряжения, длительность которого равна времени нахождения БТ в активной области ($t^{10} = t_2 - t_1$). В соответствии с экспоненциальной аппроксимацией переходного процесса длительность сформированного фронта при отпирании равна $t^{10} = \tau_{\text{ЭКВ}} \cdot \ln \frac{\beta \cdot I_{\text{Бм}}}{\beta \cdot I_{\text{Бм}} - I_{\text{КН}}}$. Длительность фронта в ключе меньше длительности фронта в усилителе на БТ, так как $t^{10} < 2,2\tau_{\text{ЭКВ}}$. Чем больше входной сигнал, тем короче фронт отпирания, так как занимает меньшую часть экспоненты. При $\beta \cdot I_{\text{Бм}} \gg I_{\text{КН}}$ длительность фронта отпирания во столько раз меньше $\tau_{\text{ЭКВ}}$, во сколько раз $\beta \cdot I_{\text{Бм}} > I_{\text{КН}}$.

После $t = t_2$ напряжение на выходе и ток коллектора больше не изменяются. Однако переходный процесс еще не закончен. В базе происходит установление заряда носителей, соответствующих глубине насыщения транзистора $K_{\text{нас}} = \frac{\beta \cdot I_{\text{Бм}}}{I_{\text{КН}}}$.

В режиме насыщения через переходы протекают значительные токи. Токам соответствуют объемные заряды в базе у переходов. Изменение заряда – инерционный процесс, причем скорость изменения заряда пропорциональна току, вызывающему данное изме-

нение заряда, $\frac{dq}{dt} = b \cdot I(t)$, где b – коэффициент пропорциональности. Решение данного дифференциального уравнения – экспонента с постоянной времени накопления τ_n , определяемая средним временем жизни носителей заряда в базе БТ в случае прямо смещенных переходов:

$$q(t) = q_{уст} \cdot \left[1 - \exp\left(-\frac{t}{\tau_n}\right) \right],$$

где $q_{уст}$ – установившееся значение заряда, пропорциональное току базы $I_{Бм}$.

Поскольку в процессе накопления заряда транзистор остается в одной и той же области работы, т.е. процесс можно считать линейным, то время установления заряда в базе с точностью 5 % равно $3\tau_n$. Таким образом, переходный процесс при отпирании ключа заканчивается в момент $t = t_3$, а $t_3 - t_2 = 3\tau_n$.

Б) Процесс запираения ключа

В исходном состоянии ключ замкнут, транзистор находится в режиме насыщения. Состояние насыщения БТ обеспечивается величиной входного управляющего напряжения $U_{вх} = +E_B$, которое

задает ток базы $I_{Бм} = \frac{E_B - U_{БЭпр}}{R_B}$. Ток коллектора постоянен и равен

$I_{КН} = \frac{E_K - U_{КЭН}}{R_K}$, а выходное напряжение $U_{вых} = U_{КЭН}$. В базе

накоплен заряд носителей $q_{уст} \approx \tau_n \cdot I_{Бм}$.

В момент $t = t_4$ подадим ступеньку управляющего напряжения запирающей полярности, напряжение на входе скачком уменьшится до $U_{вх_экв} = -E_{см}$. Поскольку в базе транзистора накоплен избыточный заряд носителей $q_{уст}$, который не может измениться мгновенно, то и напряжения на переходах транзистора не могут измениться мгновенно. Значит, в момент подачи входного запирающего сигнала на pn -переходах сохраняется прямое смещение, а следовательно, коллекторный ток и выходное напряжение не могут ме-

няться. Чтобы обеспечить обратное смещение переходов (отсечку БТ), требуется время на рассасывание носителей из базы. Поскольку входное напряжение поменяло полярность на запирающую, то

базовый ток принимает значение $I_{\text{Бзап}} = \frac{-|E_{\text{см}}| - U_{\text{БЭпр}}}{R_{\text{Б}}}$, т.е. также

меняет направление. Благодаря изменению направления базового тока заряд в базе плавно уменьшается (выносится током базы), стремясь к уровню, соответствующему новому значению тока базы $q(\infty) \approx \tau_{\text{н}} \cdot I_{\text{Бзап}}$. Заряд в базе изменяется с постоянной времени накопления $\tau_{\text{н}}$. Когда концентрация носителей в базе возле перехода падает до 0, переход смещается в обратном направлении (запирается). Если заряд рассасывается раньше у коллекторного перехода ($q_{\text{К}} = 0$), то запирается сначала коллекторный переход, а транзистор попадает в нормальную активную область работы ($t = t_5$).

Этот случай называется нормальным запираением. Только после попадания в активную область ток коллектора, а следовательно, и выходное напряжение ключа может изменяться. Процесс рассасывания избыточного заряда носителей в базе обуславливает задержку

запираания $t_{\text{зд}}^{01} = t_5 - t_4 = \tau_{\text{н}} \cdot \ln \left(1 + \frac{I_{\text{Бм}}}{|I_{\text{Бзап}}|} \right)$.

Фронт запираения формируется в активной области работы БТ. Этот процесс происходит по экспоненте с постоянной времени $\tau_{\text{ЭКВ}}$ для нормальной активной области. Длительность времени фронта выключения можно оценить по приближенной формуле:

$t^{10} = \tau \cdot \ln \frac{I_{\text{Бм}} + |I_{\text{Бзап}}|}{I_{\text{Бм}} + |I_{\text{Бзап}}| - I_{\text{Бгр}}}$. В течение этого времени ток коллектора

уменьшается от $I_{\text{КН}}$ до 0, выходное напряжение увеличивается от $U_{\text{вых}} = U_{\text{КЭН}}$ до уровня коллекторного питания $E_{\text{К}}$, а базовый ток уменьшается от $I_{\text{Бзап}}$ до 0. Далее транзистор попадает в отсечку, таким образом, переходный процесс запираения ключа завершен.

Итак, к динамическим параметрам ключа относятся времена задержек и фронтов (рис. 5.16). Быстродействие ключей и логических элементов на ключах оценивают по сумме времен этапов пе-

реходного процесса. Максимальная частота переключения равна

$$f_{\text{макс}} = \frac{1}{2\pi(t_{\text{зд}}^{10} + t^{10} + t_{\text{зд}}^{01} + t^{01})}.$$

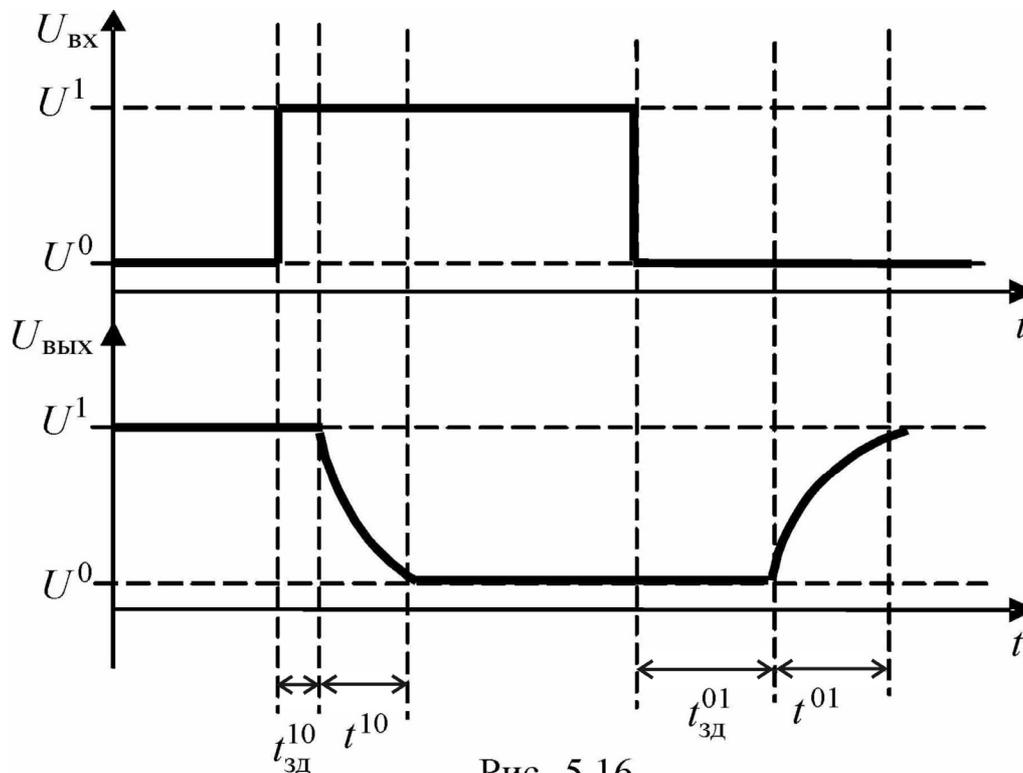


Рис. 5.16

Как правило, в ключах на БТ выполняются соотношения: $t_{\text{зд}}^{01} \gg t_{\text{зд}}^{10}$ и $t^{01} > t^{10}$. Наибольшее время занимает этап рассасывания избыточного заряда носителей $t_{\text{зд}}^{01}$. Поэтому для повышения быстродействия ключей на БТ нужно уменьшать глубину насыщения или не допускать насыщения вообще.

5.3.2. Ненасыщенные ключи на БТ

А) Ключ на транзисторе Шоттки

Транзистор Шоттки представляет собой обычный полупроводниковый биполярный транзистор, у которого параллельно коллекторному переходу включен переход металл-полупроводник, образующий диод Шоттки (рис. 5.17,а). Такая структура обеспечивает нелинейную отрицательную обратную связь (НООС) с коллектора на базу БТ, которая и предотвращает насыщение транзистора.

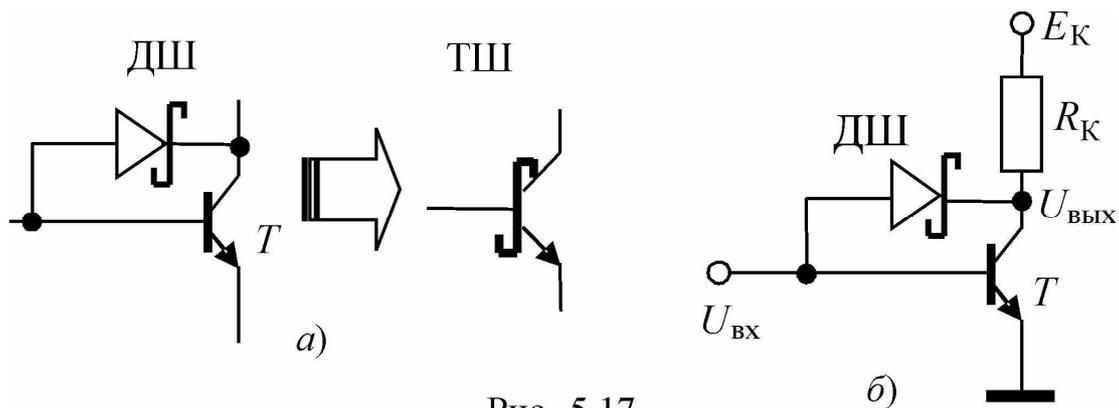


Рис. 5.17

Схема ключа на основе транзистора Шоттки приведена на рис. 5.17,б). Если потенциал коллектора больше потенциала базы, то и коллекторный переход и диод Шоттки смещены в обратном направлении (БТ работает в области отсечки или нормальной активной области). Поскольку смещенный в обратном направлении переход можно считать разрывом, то в отсечке или активной области БТ диод Шоттки не влияет на работу транзистора. Коллекторный переход БТ должен открыться, когда потенциал на базе БТ станет больше потенциала коллектора БТ на величину $U_{БКпр}$. Только в этом случае БТ попадает в область насыщения. Но так как $U_{ДШпр} < U_{БКпр}$ (ВАХ диода Шоттки и коллекторного перехода БТ приведены на рис. 5.18), переход Шоттки открывается при меньшем значении входного сигнала, напряжение на нем фиксируется на уровне $U_{ДШпр}$, которого недостаточно, чтобы обеспечить прямое смещение коллекторного перехода.

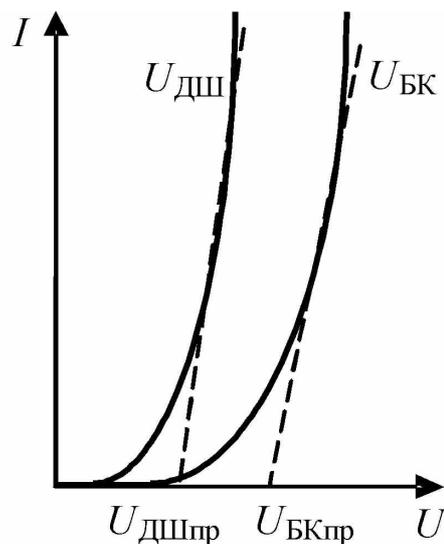


Рис. 5.18

Таким образом, транзистор Шоттки не входит в насыщение. Увеличение входного сигнала приводит к увеличению входного тока, но если в отсутствие диода Шоттки этот ток насыщал бы БТ, то при включении диода излишек входного тока утекает прямо на выход через диод, не попадая в базу БТ. Поэтому в базе не накапливается избыточный заряд носителей. Если заряд не накапливает-

ся, то при запираании ключа не требуется его рассасывать, т.е. задержка запираания определяется только временем запираания диода Шоттки, которое очень мало (10^{-12} с).

Схема рассчитывается таким образом, чтобы диод Шоттки открылся, когда ток базы БТ равен или чуть меньше граничного базового тока.

Тогда при отпирании диода Шоттки выходное коллекторное напряжение фиксируется на уровне $U_{\text{ВЫХ}}^0 = U_{\text{БЭпр}} - U_{\text{ДШпр}} \approx \approx 0,2...0,3 \text{ В} > U_{\text{КЭН}}$. Увеличение напряжения логического нуля по сравнению с величиной логического перепада незначительно, тем более, что в цифровых схемах существуют зоны допустимых значений логического нуля и логической единицы (рис. 5.19).

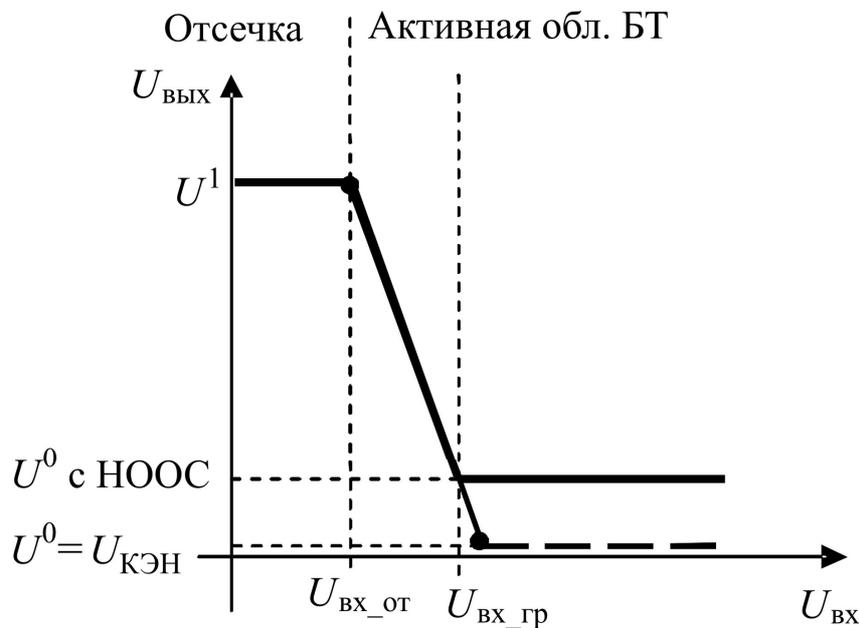


Рис. 5.19

Введение нелинейной ООС через диод Шоттки заметно сокращает длительность переходного процесса за счет устранения насыщения транзистора. Фронты отпирания и запираания характеризуются постоянной времени $\tau_{\text{ЭКВ}}$, а задержка отпирания постоянной времени $\tau_{\text{Б}}$. Увеличение этих постоянных времени за счет параллельного включения емкости перехода металл-полупроводник и емкости коллекторного перехода несущественно, поскольку емкость диода Шоттки $C_{\text{ДШ}} \ll C_{\text{К}}$.

Технологически изготовление транзистора Шоттки в интегральных микросхемах не сложнее изготовления обычного БТ. Для получения структуры транзистора Шоттки достаточно продлить металлический контакт базы на область коллектора.

Б) Переключатель тока

Переключатель тока представляет собой пару одинаковых по параметрам и характеристикам БТ, объединенных по эмиттерам, с одинаковыми коллекторными сопротивлениями. На базу транзистора Т2 задается постоянное напряжение $+E_B < +E_K$. На базу транзистора Т1 подается входное управляющее напряжение $U_{ВХ}$.

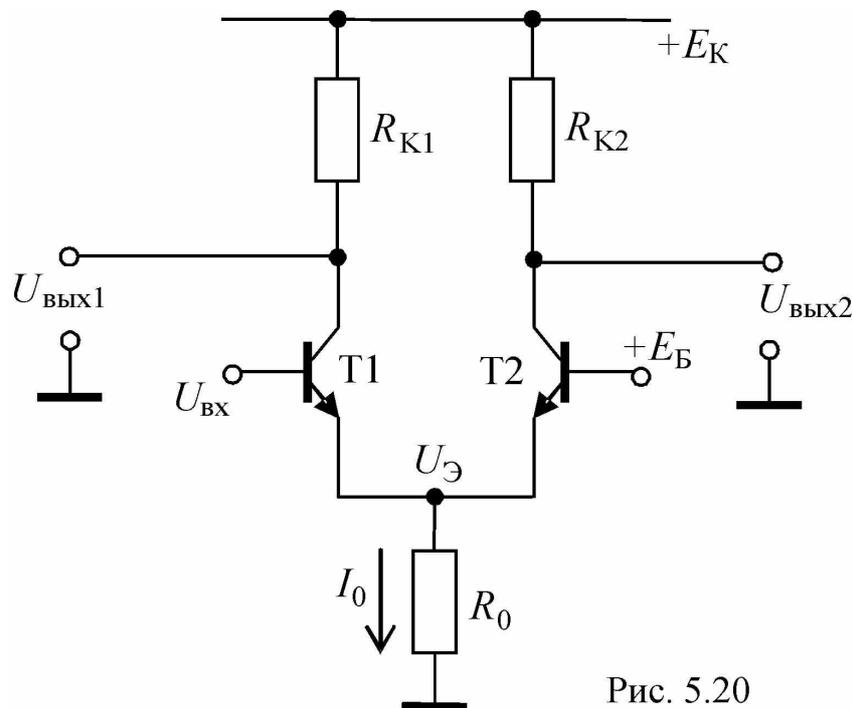


Рис. 5.20

В зависимости от потенциала на входе ($U_{ВХ}$) постоянный ток I_0 протекает по одному из плеч симметричной схемы. Если $U_{ВХ} > E_B$, то ток протекает в транзисторе Т1, а если $U_{ВХ} < E_B$, ток переключается в транзистор Т2. Процесс переключения тока имеет меньшую постоянную времени, чем процесс установления напряжения, поэтому данная схема имеет более высокое быстродействие, чем обычный ключ на одном БТ. Кроме того, параметры схемы рассчитываются таким образом, чтобы ток I_0 был меньше тока коллектора насыщения $I_{КН}$, т.е. в открытом состоянии транзистор находится

ся в активном режиме работы, а не в насыщении. Следовательно, устраняется задержка запираения, связанная с процессом рассасывания носителей в базе насыщенного транзистора.

Рассмотрим работу переключателя тока.

Пусть $U_{\text{вх}} = E_{\text{Б}}$, тогда открыты оба транзистора, и в силу идентичности характеристик ток I_0 распределится между транзисторами поровну. Потенциал объединенных эмиттеров равен $U_{\text{Э}} = U_{\text{вх}} - U_{\text{БЭпр}} = E_{\text{Б}} - U_{\text{БЭпр}}$. Потенциалы коллекторов одинаковы и равны $U_{\text{К1}} = U_{\text{К2}} = E_{\text{К}} - \frac{1}{2} \cdot \alpha \cdot I_0 \cdot R_{\text{К}}$, где параметр транзистора α – коэффициент передачи тока эмиттера в коллектор.

Уменьшим входное напряжение на малую величину $\Delta U = 0,1 \text{ В}$. Поскольку $U_{\text{Э}}$ не изменяется, то напряжение база-эмиттер транзистора Т1 уменьшится на эту величину. Ток транзистора при этом уменьшится в десятки раз в соответствии с экспоненциальной зависимостью $\left[\exp\left(\frac{U_{\text{БЭ}}}{\phi_{\text{T}}}\right) \right]$. Следовательно, при входном сигнале $U_{\text{вх}} \leq E_{\text{Б}} - \Delta U$ ток в транзисторе Т1 будет пренебрежимо мал, и можно считать, что он находится в отсечке. Напряжение на коллекторе транзистора Т1 равно напряжению источника питания $E_{\text{К}}$. Весь ток I_0 переключится в транзистор Т2, и при соответствующем выборе параметров $E_{\text{К}}$, R_0 , $R_{\text{К}}$, β транзистор Т2 будет находиться в активной области. Напряжение на его коллекторе равно $U_{\text{К2}} = E_{\text{К}} - \alpha \cdot I_0 \cdot R_{\text{К}} > E_{\text{Б}}$, и не изменяется при дальнейшем уменьшении входного напряжения. Напряжение источника питания определяет уровень логической 1, а напряжение на коллекторе Т2 определяет уровень логического нуля. Напряжение на входе, при котором появляется ток в транзисторе Т1, назовем отпирающим потенциалом ($U_{\text{отп}}$).

Аналогично превышение входным напряжением напряжения смещения $E_{\text{Б}}$ на малую величину ΔU приводит к переключению тока I_0 в транзистор Т1 и запираению транзистора Т2. При этом устанавливается уровень логического 0 на выходе с коллектора Т1

и уровень логической 1 на коллекторе Т2 (выход 2). Входное напряжение, при котором запирается транзистор Т2, назовем запирающим потенциалом $U_{\text{зап}}$. Вид переключательных характеристик, снятых с обоих выходов переключателя тока, приведен на рис. 5.21.

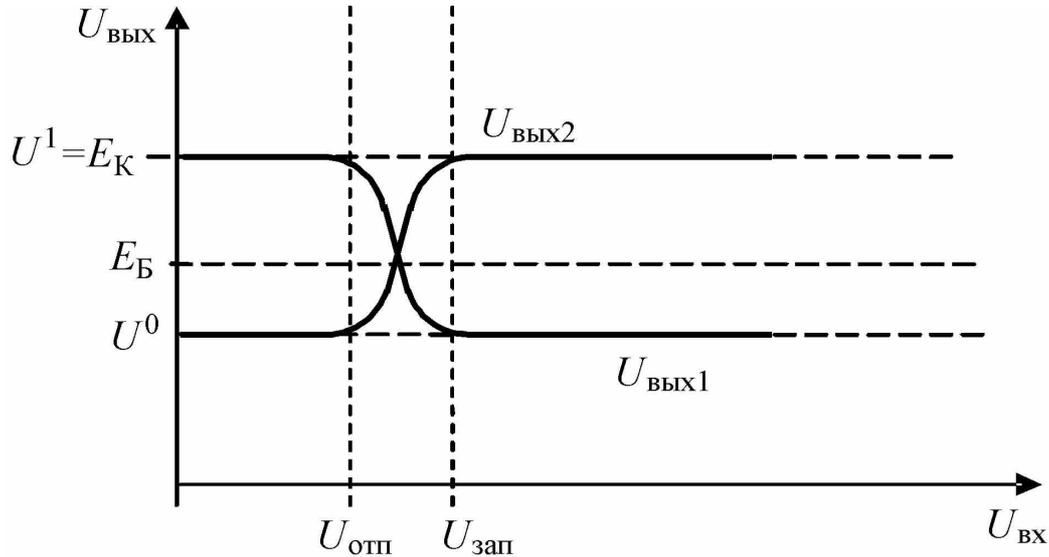


Рис. 5.21

Статические параметры переключателя тока, которые определяются по переключательным характеристикам:

- 1) уровень логического 0: $U^0 = E_K - \alpha \cdot I_0 \cdot R_K$,
- 2) уровень логической 1: $U^1 = E_K$,
- 3) логический перепад: $\Delta U_{\text{лог}} = \alpha \cdot I_0 \cdot R_K$,
- 4) ширина активной зоны: $\Delta U_{\text{акт}} = U_{\text{зап}} - U_{\text{отп}}$,
- 5) помехоустойчивость
по уровню 0: $U_{\text{пом}}^0 = U_{\text{отп}} - U^0$;
по уровню 1: $U_{\text{пом}}^1 = U^1 - U_{\text{зап}}$.

Обратное смещение коллекторного перехода является необходимым условием ненасыщенного режима работы открытого транзистора, следовательно, наименьшее напряжение на коллекторе должно быть больше максимального напряжения на базе ($U_{\text{вых}}^0 \geq U_{\text{зап}}$). Поэтому максимальная величина логического перепада в переключателе тока ограничена разностью $(E_K - E_B)$.

Переходные процессы в переключателе тока обусловлены инерционностью транзисторов. При этом управление током эмиттера приводит к тому, что в активной области эквивалентная постоянная времени уменьшается в β раз по сравнению с ключами с резистивной схемой управления, т.е. сокращаются фронты отпирания и запирания. Отсутствие накопления и рассасывания избыточного заряда носителей приводит к тому, что задержки включения и выключения обусловлены только перезарядом барьерных емкостей переходов. Причем заряд емкостей происходит значительным током I_0 при относительно малом логическом перепаде. В результате переходный процесс переключения ключа быстрый и симметричный: $t^{01} = t^{10}$, $t_{зд}^{01} = t_{зд}^{10}$.

Переключатели тока являются основой быстродействующей эмиттерно-связанной логики (ЭСЛ).

5.4. Ключи на полевых транзисторах

Ключ на ПТ коммутирует электрическую цепь между стоком и истоком, подключая к нагрузке либо источник питания E_C (разомкнутый ключ), либо общую шину (замкнутый ключ).

5.4.1. Варианты и особенности ключей на МДП-транзисторах с индуцированным каналом

Только у МДП-транзисторов с индуцированным каналом напряжение, подаваемое на сток, и напряжение, подаваемое на затвор, (коммутируемое и управляющее) совпадают по знаку. Поэтому в логических схемах, в основном, используют именно этот тип МДП-транзисторов. В транзисторах с индуцированным каналом при нулевом напряжении на затворе нет канала, пропускающего ток. Канал образуется лишь при напряжении $U_{ЗИ} = U_{пор}$. Это напряжение называется напряжением отсечки (или пороговым).

А) Ключ на МДП-транзисторе с индуцированным каналом и резистивной нагрузкой

Схема ключа приведена на рис. 5.22,а, стоко-затворная характеристика ПТ – на рис. 5.22,б, стоковые ВАХ ПТ – на рис. 5.22,в.

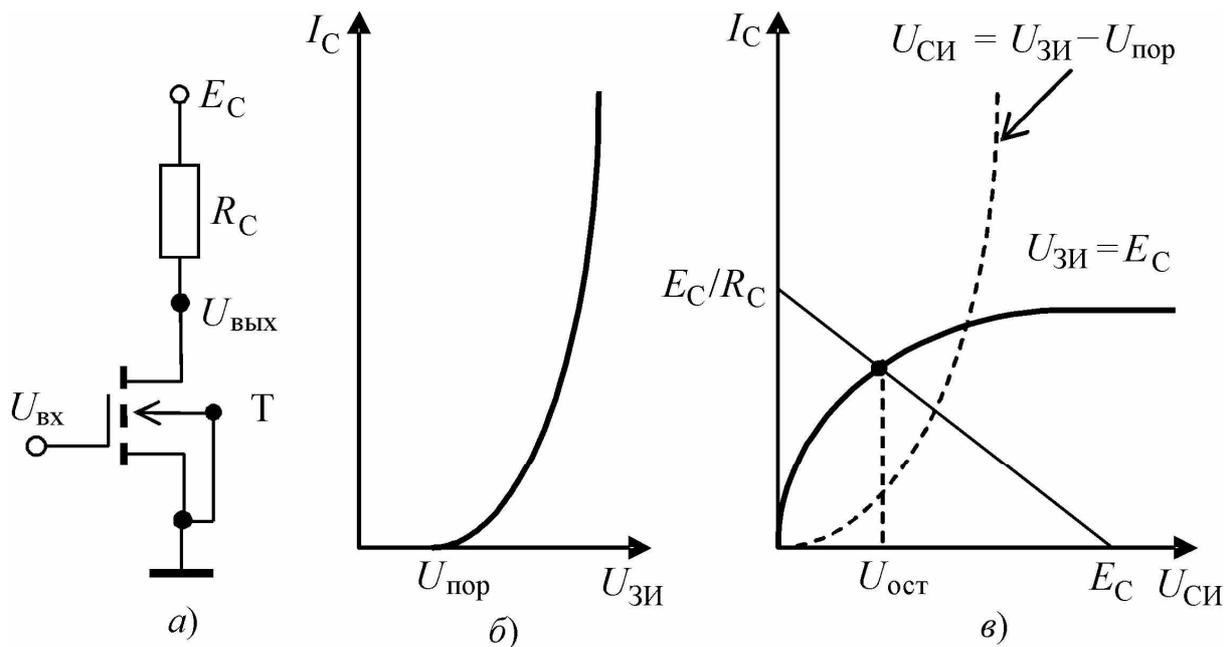


Рис. 5.22

Поскольку полярность управляющего напряжения на затворе совпадает с полярностью питающего напряжения E_C , а пороговое напряжение $U_{пор}$, при котором появляется канал и может протекать ток стока, меньше E_C , то ключу на МДП-транзисторе с индуцированным каналом не требуется специальная схема управления для преобразования уровней U^1 и U^0 . Разомкнутое состояние ключа соответствует работе транзистора в области отсечки ($U_{ЗИ} < U_{пор}$). Ток стока равен 0, сопротивление промежутка сток-исток $r_{вкл} = \infty$. Напряжение на выходе определяется напряжением источника питания E_C . Это напряжение задает напряжение логической единицы $U^1 = E_C$.

Если на затвор транзистора подать напряжение, превышающее пороговое напряжение $U_{ЗИ} > U_{пор}$ (например, $U_{ЗИ} = E_C$), и обеспечить выполнение неравенства $U_{СИ} < U_{ЗИ} - U_{пор}$, то транзистор будет работать в крутой области выходных характеристик (рис. 5.23), напряжение на стоке ($U_{ост}$) определяется сопротивлением канала,

которое в крутой области равно $r_{вкл} = r_{СИкрут} = \frac{1}{2 \cdot k^* \cdot (U_{ЗИ} - U_{пор})}$.

Ключ коммутирует ток стока, переключая его либо в транзистор,

либо в нагрузку. Максимальное значение тока стока в ключе равно $I_C = \frac{E_C - U_{\text{ост}}}{R_C}$. Остаточное напряжение на замкнутом ключе равно

$U_{\text{ост}} = U^0 = I_C \cdot r_{\text{вкл}}$, т.е. уровень логического нуля в данном ключе зависит от величины коммутируемого тока (напряжения источника питания и сопротивления резистора R_C) и параметров самого транзистора (удельной крутизны k^* и порогового напряжения $U_{\text{пор}}$).

Таким образом, в отличие от биполярного транзистора уровень логического нуля в ключе на МДП-транзисторе не является постоянной величиной, а зависит от того, при каком значении управляющего (входного) сигнала ($U_{\text{вх}} \equiv U_{\text{ЗИ}}$) его измеряют.

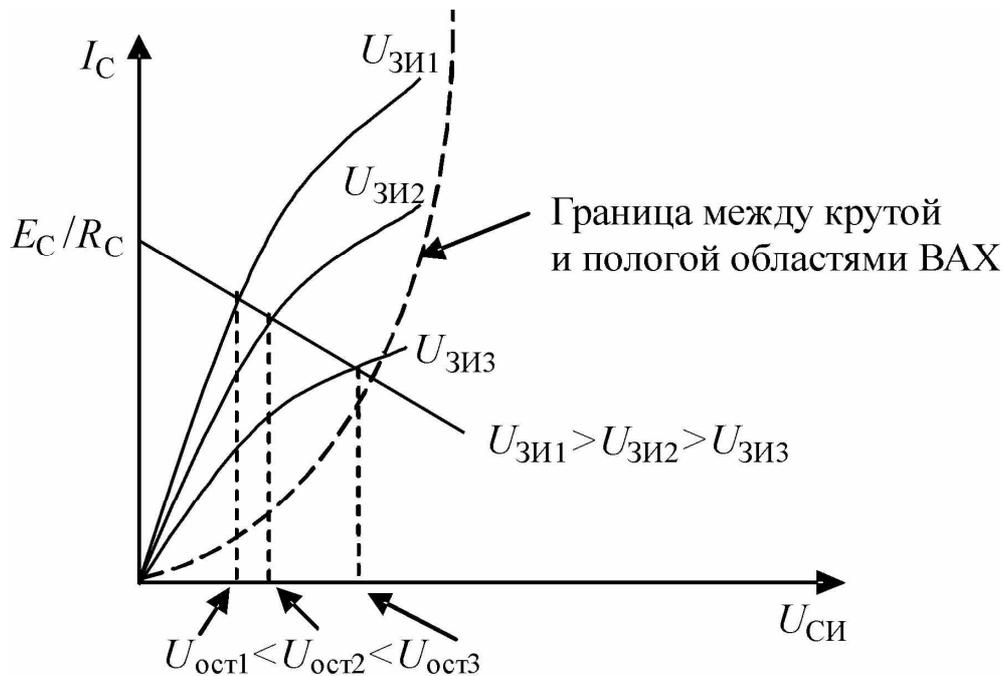


Рис. 5.23

Переключательная характеристика ключа имеет вид, похожий на переключательную характеристику ключа на БТ (рис. 5.24). В диапазоне входных напряжений $0 < U_{\text{вх}} < U_{\text{пор}}$ транзистор находится в отсечке, напряжение на выходе не зависит от входного и равно напряжению источника питания ($U^1 = E_C$). При $U_{\text{ЗИ}} = U_{\text{пор}}$ в транзисторе под затвором образуется канал, транзистор попадает в

пологую область ВАХ, где имеет большой коэффициент усиления, характеризующийся крутизной $S_{ПТ}$. Ток стока возрастает пропорционально входному напряжению $\Delta I_C = S_{ПТ} \cdot \Delta U_{вх}$, а напряжение на выходе уменьшается ($U_{вых} = U_{СИ} = E_C - I_C \cdot R_C$). При значении входного сигнала $U_{ЗИ} = U_{гран} = U_{СИ} + U_{пор}$ транзистор переходит в крутую область ВАХ, изменение выходного напряжения замедляется, но не прекращается, так как в крутой области характеристик сопротивление канала зависит от напряжения $U_{ЗИ}$, т.е. от входного напряжения. За уровень логического нуля принимают значение напряжения $U_{СИ}$ при $U_{ЗИ} = E_C$. В этом случае уровень логического нуля равен $U^0 = I_C \cdot r_{СИкрут} \approx \frac{E_C}{R_C} \cdot \frac{1}{2 \cdot k^* \cdot (E_C - U_{пор})}$. Типичные значения напряжения логического нуля для таких ключей составляют 200...300 мВ.

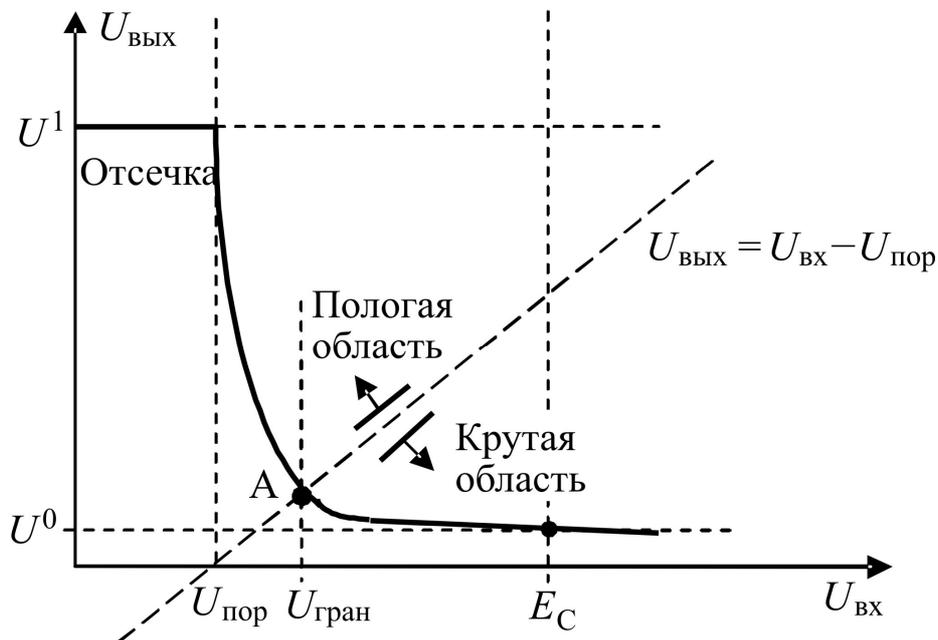


Рис. 5.24

Помехоустойчивость ключа на МДП-транзисторе с резистивной нагрузкой равна $U_{пом}^0 = U_{пор} - U^0$ по уровню 0, $U_{пом}^1 = U^1 - U_{гран}$ по уровню 1.

Длительность переходного процесса переключения определяется перезарядом присущих транзисторной структуре емкостей. Динамические параметры, характеризующие быстродействие ключа, одинаковы для всех ключевых элементов: это длительности задержек при включении и выключении ($t_{зд}^{10}$, $t_{зд}^{01}$) и длительность фронтов при включении и выключении (t^{10} , t^{01}). Схема ключа и временные диаграммы переходного процесса приведены на рис. 5.25.

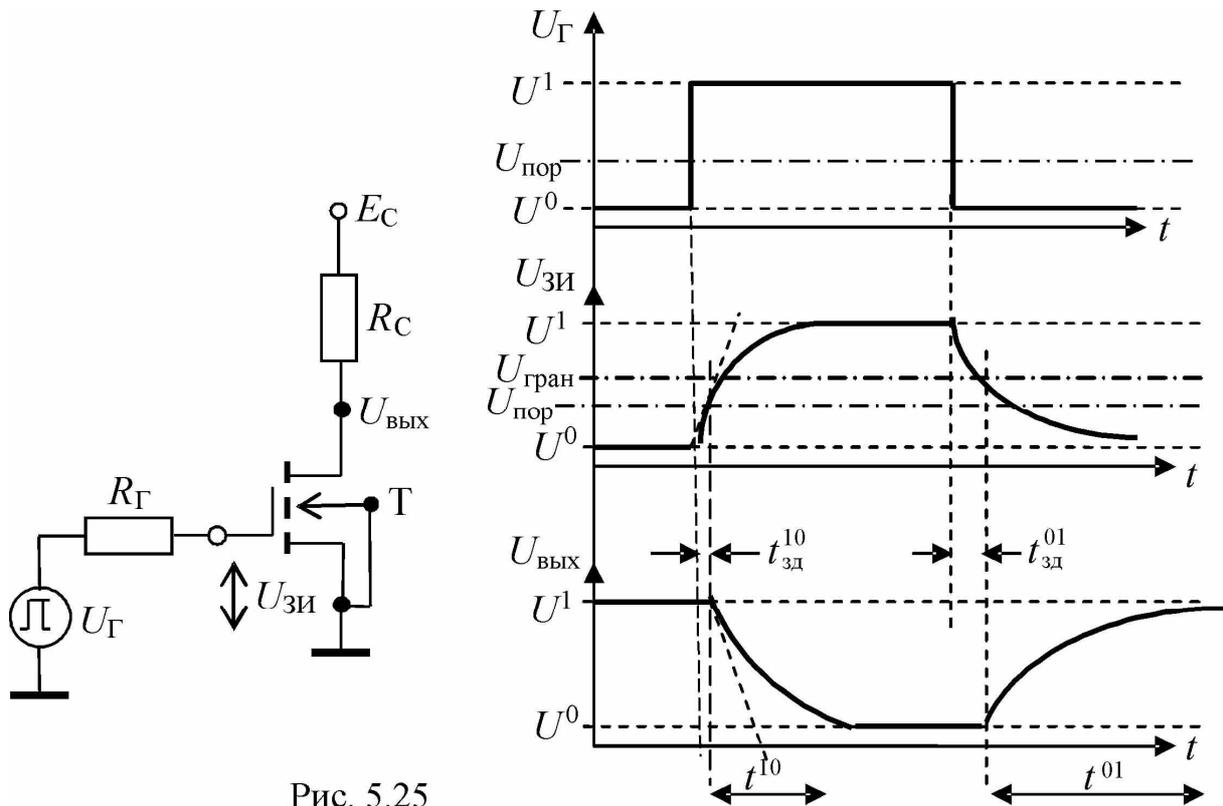


Рис. 5.25

Пусть на вход разомкнутого ключа (транзистор находится в отсечке) поступает управляющий прямоугольный импульс, амплитуда которого равна логическому перепаду $U_{вх} = \Delta U_{лог} = U^1 - U^0$. При включении ключа (замыкании) образуется задержка включения, в течение которой входная емкость транзистора $C_{вх} = C_{зи} + C_{зс}$ заряжается до уровня порогового напряжения через сопротивление источника управляющего сигнала $R_{Г}$. Это сопротивление обычно очень мало и заряд входной емкости происходит достаточно быстро, поэтому время задержки включения пренебрежимо мало.

Когда напряжение на затворе превышает пороговое, транзистор переходит в пологую область ВАХ, где динамические свойства МДП-транзистора описываются эквивалентной емкостью, подключенной к стоку транзистора (к выходу ключа)

$$C_0 = C_{3И} + K_u \cdot C_{3С} + C_{\text{подл}} + C_{\text{монт}}.$$

Формирование фронта включения (t^{10}) проходит сначала в пологой области ВАХ. При этом емкость C_0 разряжается практически постоянным током стока $I_{C_разр} = \frac{k^*}{2} \cdot (\Delta U_{\text{лог}} - U_{\text{пор}})^2$ согласно эквивалентной схеме рис. 5.26. Затем (точка А) транзистор переходит в крутую область, и ток стока резко уменьшается до своего установившегося значения, соответствующего уровню логического нуля.

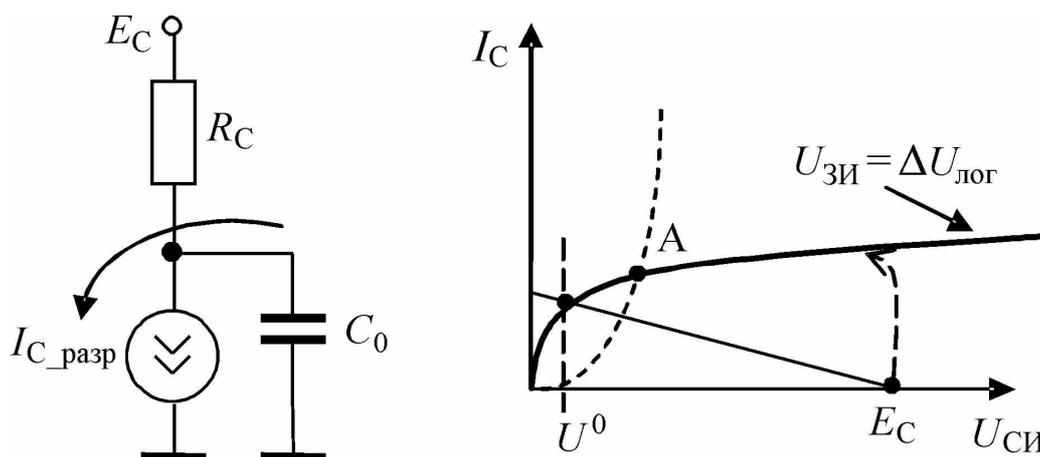


Рис. 5.26

Время переключения из состояния логической 1 в состояние логического 0 можно определить по приближенной формуле

$$t^{10} \approx \frac{\Delta U_{\text{лог}} \cdot C_0}{I_{C_разр}}.$$

Время переключения из состояния логического 0 в состояние логической 1 (выключение ключа) также состоит из пренебрежимо малого времени задержки $t_{зд}^{01}$, затрачиваемого на разряд входной емкости до уровня порогового напряжения, и времени фронта t^{01} , который образуется при заряде эквивалентной емкости. Так как

при $U_{3И} < U_{пор}$ транзистор попадает в отсечку, то заряд емкости C_0 происходит только через сопротивление R_C . Этот процесс происходит по экспоненте и занимает примерно $t^{01} \approx 3 \cdot C_0 \cdot R_C$. Таким образом, из-за нелинейности схемы ключа переходный процесс не симметричен, а именно, $t^{01} > t^{10}$.

Нагрузочная способность ключа на МДП-транзисторе не связана с максимальным током, отбираемым в нагрузку (как у ключа на БТ), так как по затвору МДП-транзистор не потребляет ток. Ограничения на количество нагрузочных ключей накладывает допустимое быстродействие ключа. Максимальная рабочая частота переключения ключа связана с длительностью процесса переключения

$$f_{\text{раб_макс}} \approx \frac{1}{t^{01} + t^{10}} \sim \frac{1}{C_0}. \text{ Входные емкости нагрузочных ключей}$$

увеличивают эквивалентную емкость на $n \cdot C_{\text{вх}}$, где n – количество нагрузочных ключей. Поэтому увеличение количества нагрузок удлиняет переходный процесс, а следовательно, уменьшает максимальную рабочую частоту.

Б) Ключ на МДП-транзисторе с динамической нагрузкой

Быстродействие ключа на МДП-транзисторе с резистивной нагрузкой в виде сопротивления R_C ограничивается временем выключения ключа t^{01} . Чтобы повысить быстродействие ключа и уменьшить t^{01} , необходимо уменьшать R_C . Однако от значения R_C зависит остаточное напряжение на замкнутом ключе, причем, чем меньше R_C , тем больше напряжение логического 0, и соответственно, меньше запас по помехоустойчивости $U_{\text{пом}}^0 = U_{\text{пор}} - U^0$. Чтобы разрешить это противоречие, в сток ключевого транзистора вместо пассивного сопротивления R_C включают аналогичный транзистор, канал которого используется как сопротивление (рис. 5.27). Нагрузочный транзистор Т2 может работать как в пологой области ВАХ, так и в крутой области ВАХ, в зависимости от смещения на его затворе E_3 .

В данной схеме ключа заряд эквивалентной емкости C_0 (запирающие ключа) проходит через канал транзистора Т2. Для сокращения длительности выключения ключа выгоднее работа Т2 в крутой области ВАХ, так как сопротивление канала в крутой области меньше. Однако для обеспечения работы Т2 в крутой области на затвор транзистора Т2 необходимо задать напряжение смещения большее, чем напряжение питания стока, на величину порогового напряжения транзистора Т2, а именно: $E_3 \geq E_C + U_{пор2}$.

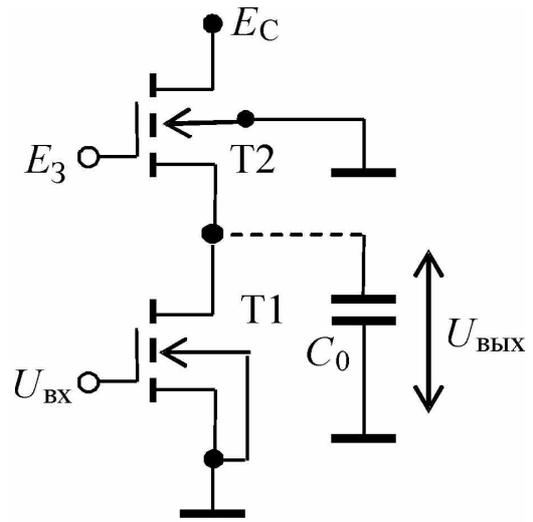


Рис. 5.27

В табл. 5.2 сравниваются параметры ключей с динамической нагрузкой при условии работы нагрузочного транзистора в крутой или пологой области.

Таблица 5.2

$E_3 = E_C$	$E_3 = E_C + U_{пор2}$
Т2 в пологой области	Т2 в крутой области
$U^1 = E_C - U_{пор2}$	$U^1 = E_C$
$t^{01} \approx \frac{C_0}{I_{C2}}$	$t^{01} = 3 \cdot \tau_{выкл} = 3 \cdot C_0 \cdot r_{СИ_крут2}$

Уровень нуля в обоих случаях определяется различием в геометрии и параметрах ключевого транзистора Т1 и нагрузочного транзистора Т2.

При значении $U_{вых} = E_C$ уровень логического нуля на выходе ключа можно рассчитать по формуле $U^0 = \frac{k_2^*}{k_1^*} \cdot \frac{(E_C - U_{пор2})^2}{(E_C - U_{пор1})^2}$. Уровень нуля тем меньше, чем больше отношение удельных крутизн

ключевого и нагрузочного транзисторов $\frac{k_1^*}{k_2^*}$. При значениях

$\frac{k_1^*}{k_2^*} = 50 \dots 100$ уровень нуля составляет $U^0 = 50 \dots 100$ мВ, что сопос-

тавимо с ключами на БТ.

Потребляемая от источника питания мощность зависит от состояния ключа. В состоянии логической 1 транзистор Т1 в отсечке, и ток, потребляемый от источника питания E_C , равен 0, а следовательно, и мощность $P_{\text{пот}}^1 = 0$. В состоянии логического нуля Т1 находится в крутой области ВАХ, и потребляемая мощность определяется его током $P_{\text{пот}}^0 = E_C \cdot I_{C1}$.

5.4.2. Ключи на комплементарных МДП-транзисторах (КМДП-ключи)

Комплементарными МДП-транзисторами называется пара транзисторов с каналами дополняющего типа (один транзистор с каналом n -типа, а второй – с каналом p -типа) и с одинаковыми (по возможности) характеристиками (крутизна, пороговое напряжение и т.п.). Пара комплементарных МДП-транзисторов с индуцированными каналами позволяет организовать очень простые техноло-

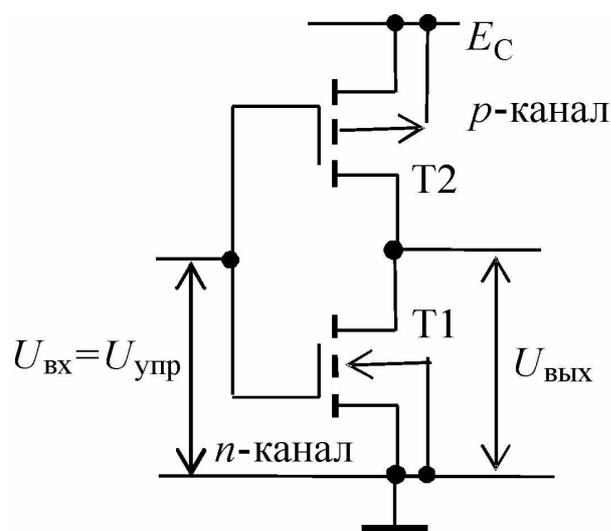


Рис. 5.28

гические ключи, не требующие схем управления, с очень хорошими параметрами как статическими (уровень 0 и 1, помехоустойчивость, потребляемая в статике мощность), так и динамическими (симметричный переходный процесс).

Схема КМДП-ключа приведена на рис. 5.28.

Т1 – МДП-транзистор с индуцированным каналом n -типа, т.е. требует положи-

тельного напряжения питания (E_C) и положительного напряжения управления ($U_{вх} = U_{ЗИ}$). ВАХ МДП-транзистора с индуцированным каналом n -типа приведены на рис. 5.29,а.

T2 – МДП-транзистор с индуцированным каналом p -типа, т.е. его напряжение питания и управляющее напряжение должны быть отрицательными по отношению к общей шине (рис. 5.29,б). Чтобы не вводить дополнительные источники питания, транзистор T2 подключается истоком к $+E_C$, а стоком к стоку транзистора T1. Таким образом, потенциал стока T2 оказывается всегда меньше, чем потенциал истока.

Вольт-амперные выходные характеристики транзистора T2 на общей вольт-амперной плоскости оказываются смещенными на $+E_C$.

Затворы транзисторов объединены, выход ключа – общая точка стоков T1 и T2.

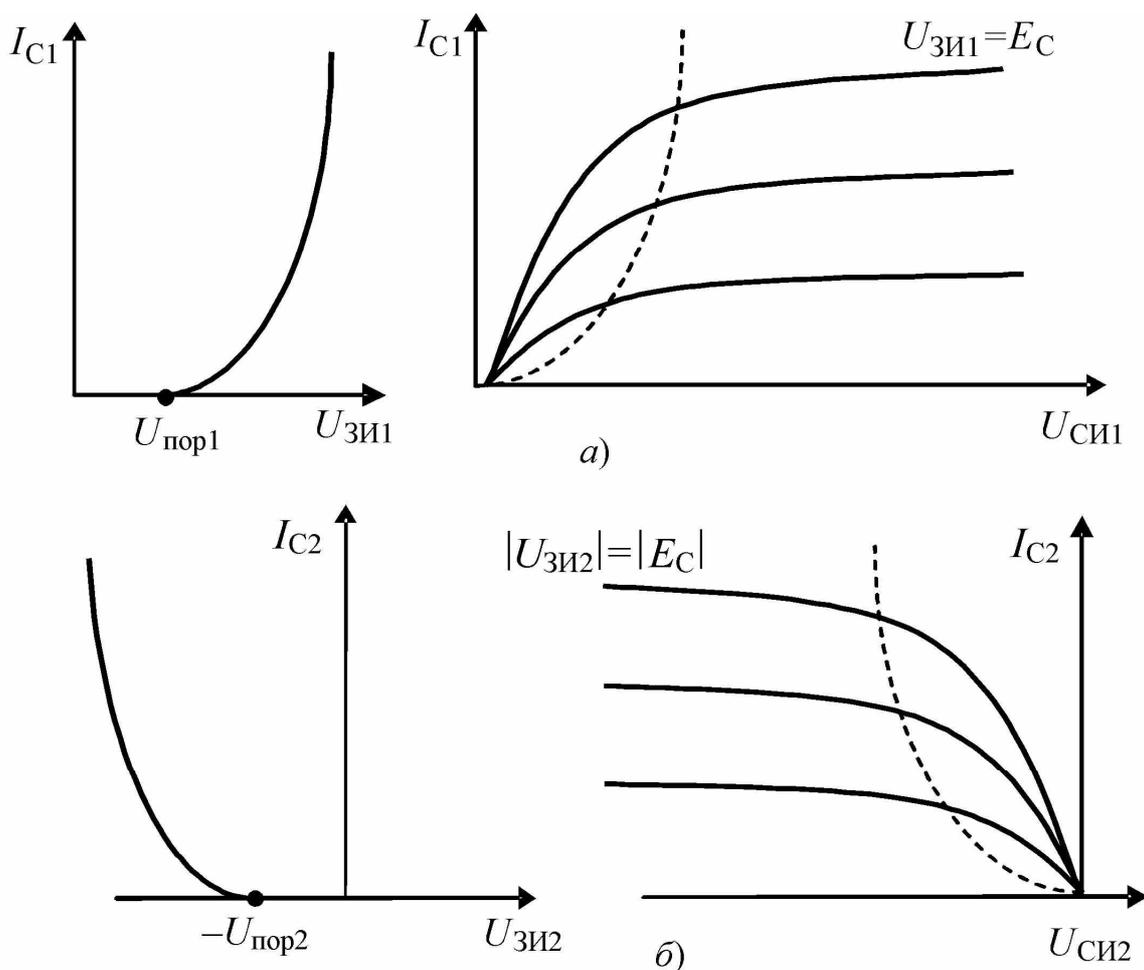


Рис. 5.29
186

Статические состояния замкнутого и разомкнутого ключа обеспечиваются высоким (уровень 1) и низким (уровень 0) потенциалом на затворах. Если на затворы поступает входной сигнал $U_{\text{вх}}$, то транзистором Т1 управляет напряжение $U_{\text{зи1}} = U_{\text{з1}} - U_{\text{и1}} = U_{\text{вх}}$, а транзистором Т2 управляет напряжение $U_{\text{зи2}} = U_{\text{з2}} - U_{\text{и2}} = U_{\text{вх}} - E_C$.

Рассмотрим принцип работы КМДП-ключа.

Пусть на вход подан сигнал низкого уровня ($U_{\text{вх}} = 0$). Тогда напряжение $U_{\text{зи1}} = U_{\text{вх}} = 0$, т.е. транзистор Т1 находится в отсечке, а напряжение $U_{\text{зи2}} = U_{\text{вх}} - E_C = -E_C$, что меньше порогового напряжения ($-U_{\text{пор2}}$). Таким образом, транзистор Т2 открыт по затвору и может пропускать через канал значительные токи. Рабочая точка данного статического состояния Q_1 определяется на вольт-амперной плоскости на пересечении ВАХ транзистора Т1 и транзистора Т2 (рис. 5.30,а).

Цепь для тока стока разорвана, так как Т1 находится в отсечке, следовательно, рабочая точка данного состояния КМДП-ключа Q_1 имеет следующие координаты на вольт-амперной плоскости выходных характеристик: напряжение $U_{\text{си1}} = U_{\text{вых}} = E_C = U^1$, ток $I_{\text{с1}} = I_{\text{с2}} = 0$, т.е. ключ разомкнут (к нагрузке подключается шина питания).

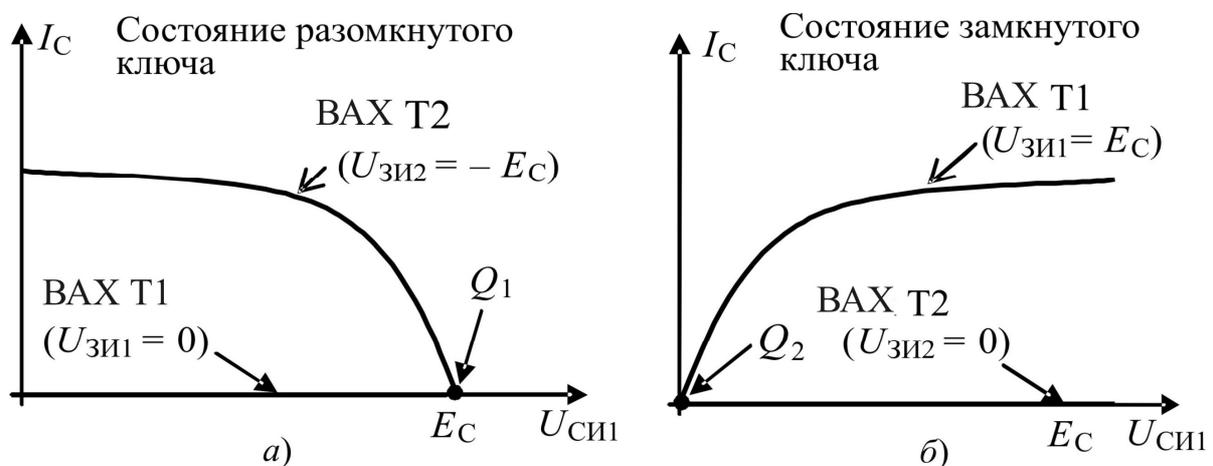


Рис. 5.30

Если на вход ключа подано высокое напряжение $U_{\text{вх}} = U^1 = E_C$, то напряжение $U_{\text{зи1}} = U_{\text{вх}} = +E_C$ больше порогового напряжения транзистора Т1, и канал Т1 может пропускать значительный ток. Напряжение, управляющее работой транзистора Т2, $U_{\text{зи2}} = U_{\text{вх}} - E_C = 0$, т.е. транзистор Т2 находится в отсечке. Путь для тока стока Т1 разорван, и на выходе устанавливается низкое напряжение (рис. 5.30,б). Рабочая точка этого состояния Q_2 имеет следующие координаты: остаточное напряжение на ключе Т1 $U_{\text{вых}} = U^0 = 0$, ток стока $I_{C1} = I_{C2} = 0$ (к нагрузке подключается общая шина «земли»).

Построим переключательную характеристику КМДП-ключа (рис. 5.31).

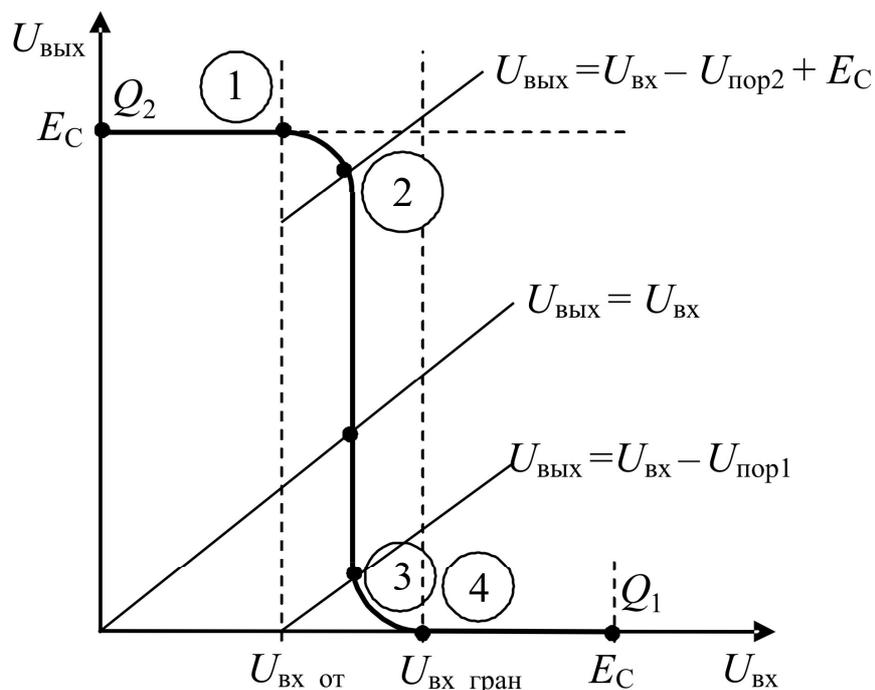


Рис. 5.31

Пока входное напряжение меньше порогового напряжения n -канального транзистора, транзистор Т1 находится в отсечке, а транзистор Т2 – в крутой области ВАХ при нулевом токе стока. Точка 1 соответствует отпиранию n -канального транзистора Т1. Напряжение отпирания переключательной характеристики равно

пороговому напряжению n -канального транзистора $U_{\text{вх_от}} = U_{\text{пор1}}$. В диапазоне входных напряжений от 0 до $U_{\text{пор1}}$ выходное напряжение равно напряжению источника питания $+E_C$. После отпирания Т1 попадает в пологую область ВАХ, возникает канал и возможность протекания тока стока от источника $+E_C$ к общей шине. По мере увеличения входного напряжения ток стока увеличивается, а напряжение $U_{\text{СИ1}}$ уменьшается. Поскольку p -канальный транзистор Т2 находится в крутой области ВАХ, то изменение выходного напряжения довольно медленное, так как крутизна характеристики в крутой области меньше, чем в пологой. Когда входное напряжение достигает значения $U_{\text{вх}} = U_{\text{вых}} - E_C + U_{\text{пор2}}$ (точка 2), транзистор Т2 также переходит в пологую область, и оба транзистора работают в пологой области. В пологой области крутизна характеристик значительная, выходное напряжение резко уменьшается. Переключательная характеристика на этом участке почти вертикальная. В точке 3, где $U_{\text{вх}} = U_{\text{вых}} + U_{\text{пор1}}$, Т1 переходит в крутую область, а Т2 остается в пологой. Скорость изменения выходного напряжения при изменении входного замедляется, и при $U_{\text{вх}} = U_{\text{вх_гран}} = E_C - U_{\text{пор2}}$ (точка 4) p -канальный транзистор Т2 переходит в отсечку. Ток стока становится равным 0, и напряжение на выходе тоже равно 0. $U_{\text{вых}} = U^0 = 0$.

Статические параметры КМДП-ключа:

- 1) уровень логической 1: $U^1 = E_C$,
- 2) уровень логического 0: $U^0 = 0$,
- 3) логический перепад: $\Delta U_{\text{лог}} = E_C$,
- 4) запас помехоустойчивости по уровню 0: $U_{\text{пом}}^0 = U_{\text{пор1}}$,
- 5) запас помехоустойчивости по уровню 1: $U_{\text{пом}}^1 = U^1 - U_{\text{вх_гран}} = U_{\text{пор2}}$,
- 6) мощность, потребляемая от источника питания в состоянии 0: $P_{\text{пот}}^0 = 0$,
- 7) мощность, потребляемая от источника питания в состоянии 1: $P_{\text{пот}}^1 = 0$.

В диапазоне входных напряжений от $U_{\text{вх_от}}$ до $U_{\text{вх_гран}}$ открыты оба транзистора ($U_{\text{пор1}} < U_{\text{вх}} < E_C - U_{\text{пор2}}$). Через каналы транзисторов от источника питания к шине земли протекает ток. Этот ток называется сквозным током, он максимален, когда оба транзистора работают в пологой области ВАХ. Таким образом, при переключении КМДП-ключа из одного статического состояния в другое от источника питания потребляется ток. Сквозной ток определяет динамическую мощность ключа, которая прямо пропорциональна частоте переключения $P_{\text{пот_дин}} = C_0 \cdot E_C^2 \cdot f_{\text{раб}}$.

Переходные процессы в КМДП-ключах

Длительности переключения из рабочей точки Q_1 в рабочую точку Q_2 (t^{10}) и наоборот (t^{01}) обусловлены перезарядом выходной эквивалентной емкости ключа C_0 . Поскольку при заряде C_0 Т2 открыт, а Т1 закрыт, то заряд происходит током открытого транзистора Т2, который находится в пологой области, и следовательно, может обеспечить значительный ток стока. Модель для описания процесса выключения представляет собой источник постоянного тока стока I_{C2} и емкость C_0 (рис. 5.32,а).

При заряде емкости постоянным током длительность заряда прямо пропорциональна перепаду напряжения и обратно пропорциональна величине тока $t = \frac{C_0 \cdot U_C}{I_C}$. Изменение напряжения на эквивалентной емкости C_0 равно логическому перепаду, а ток стока транзистора Т2 $I_{C2} \approx S_{\text{пт2}} \cdot \Delta U_{\text{зи}}$. Следовательно, время

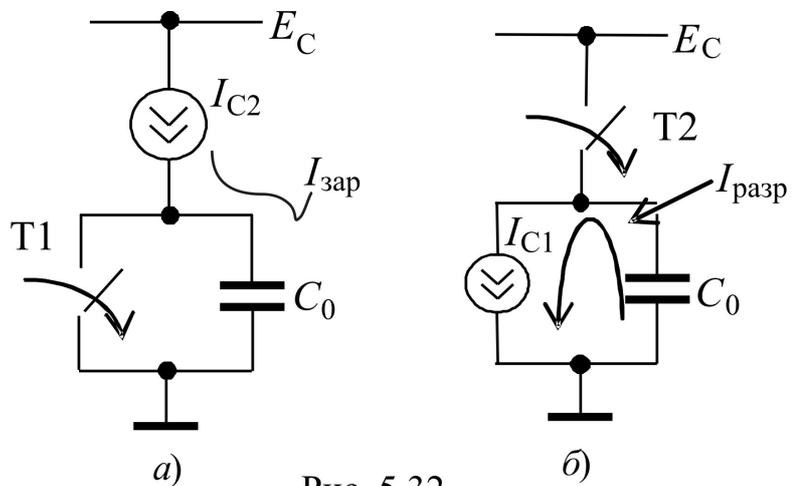


Рис. 5.32

выключения равно $t^{01} \cong C_0 \cdot \frac{\Delta U_{\text{лог}}}{I_{C2}}$, а поскольку

$$\Delta U_{\text{ЗИ}} = \Delta U_{\text{лог}} = E_C, \text{ то } t^{01} \cong \frac{C_0}{S_{\text{ПТ2}}}.$$

Аналогичная модель для описания процесса включения состоит из источника постоянного тока I_{C1} и емкости C_0 (рис. 5.32,б). При включении КМДП-ключа Т2 входит в отсечку и разряд эквивалентной емкости C_0 происходит током транзистора Т1, который находится в пологой области. Время включения описывается приближенной формулой $t^{10} \cong C_0 \cdot \frac{\Delta U_{\text{лог}}}{I_{C1}} \approx \frac{C_0}{S_{\text{ПТ1}}}$. Таким образом, за-

ряд и разряд C_0 в КМДП-ключе происходит примерно в одинаковых условиях, и потому переходный процесс практически симметричен, т.е. $t^{10} \approx t^{01}$. Кроме того, перезаряд C_0 происходит сравнительно большим током, что обеспечивает более высокое быстродействие КМДП-ключей по сравнению с другими типами ключей на МДП-транзисторах.

Нагрузочная способность КМДП-ключа определяется заданным быстродействием. Максимальная частота переключения

$$f_{\text{макс}} = \frac{1}{t^{10} + t^{01}} \sim \frac{1}{C_0}.$$

В эквивалентную емкость C_0 составной частью входят входные емкости нагрузочных ключей ($n \cdot C_0$). Поэтому

$f_{\text{макс}} \sim \frac{1}{n}$. Коэффициент разветвления по выходу (количество

нагрузочных ключей, которыми может управлять КМДП-ключ)

задается допустимой частотой переключения: $k_{\text{раз}} < \frac{1}{f_{\text{доп}}}$.

Таким образом, особенности ключей на КМДП-транзисторах:

1) простая технология (всего две транзисторные структуры, нет схемы управления),

2) величина логического перепада равна напряжению источника питания (полностью используется источник питания),

- 3) статическая мощность равна нулю,
- 4) переходный процесс переключения симметричен (время включения и время выключения одинаковы),
- 5) нагрузочная способность определяется заданным быстродействием.

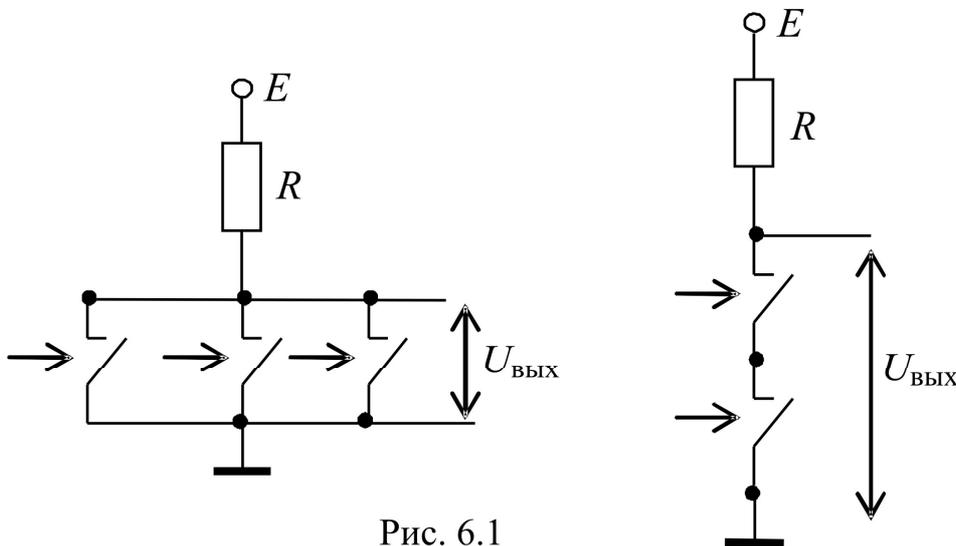
Контрольные вопросы

1. Какими статическими параметрами характеризуются состояния замкнутого и разомкнутого ключа?
2. Почему возможно использование БТ и ПТ в качестве ключа?
3. Нарисуйте схему ключа на БТ с резистивной схемой управления. Каким требованиям должны удовлетворять параметры элементов схемы управления, чтобы обеспечить исходное замкнутое состояние ключа?
4. Нарисуйте переключательную характеристику ключа. Что такое напряжение $U_{вх_от}$?
5. Как зависит напряжение $U_{вх_гр}$ от коэффициента усиления тока базы β транзистора?
6. Как изменится вид переключательной характеристики ключа, если увеличить значения E_K , R_K ? Если уменьшить значения $E_{см}$, R_2 ?
7. Поясните вид нагрузочной характеристики ключа.
8. Из каких этапов состоит процесс переключения при отпирании ключа?
9. Из каких этапов состоит процесс переключения при запираании ключа?
10. На что тратится время задержки при отпирании? При запираании ключа?
11. Каким образом исключается насыщение в ключах на транзисторе Шоттки?
12. Почему в ключах на полевых транзисторах предпочтительно использование МДП-транзисторов с индуцированным каналом?
13. Сравните ключи на МДП-транзисторе с резистивной нагрузкой и динамической нагрузкой по основным статическим параметрам.
14. Каковы особенности КМДП-ключа?

6. ЛОГИЧЕСКИЕ СХЕМЫ

Логические (цифровые) схемы выполняют логические (булевы) операции с логическими (двоичными) переменными. Таким образом, входные и выходные сигналы логических схем могут принимать только два значения: логического нуля (низкий потенциал) и логической единицы (высокий потенциал). Схемная реализация цифровых схем предполагает различные соединения ключей на диодах и транзисторах, позволяющие выполнить определенные логические операции и сохранить значения уровней логического нуля и единицы во всей системе.

Обычный одиночный ключ на БТ или МДП-транзисторах выполняет логическую функцию НЕ, логическому 0 на входе соответствует логическая 1 на выходе. Логические функции нескольких переменных выполняются с помощью нескольких ключей (рис. 6.1). Параллельное соединение ключей эквивалентно логической схеме, выполняющей функцию ИЛИ-НЕ. Количество переменных равно количеству параллельно включенных ключей. Если хотя бы один ключ замкнут, то на выходе будет низкий потенциал.



Последовательное соединение ключей выполняет логическую операцию И-НЕ. Если хотя бы один ключ разомкнут, то на выходе будет высокий потенциал.

Логические операции И, ИЛИ могут также выполняться схемой управления транзисторного ключа.

На основе простейших логических элементов (ЛЭ), выполняющих функции И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, строят большие (БИС) и сверхбольшие (СБИС) интегральные схемы, которые состоят из тысяч таких ячеек и выполняют самые разнообразные операции над двоичными переменными любой разрядности. БИС может быть строго цифровой или иметь аналоговые элементы в своем составе. 90 % выпускаемых БИС цифровые, а в оставшихся до 70 % объема занимают цифровые элементы.

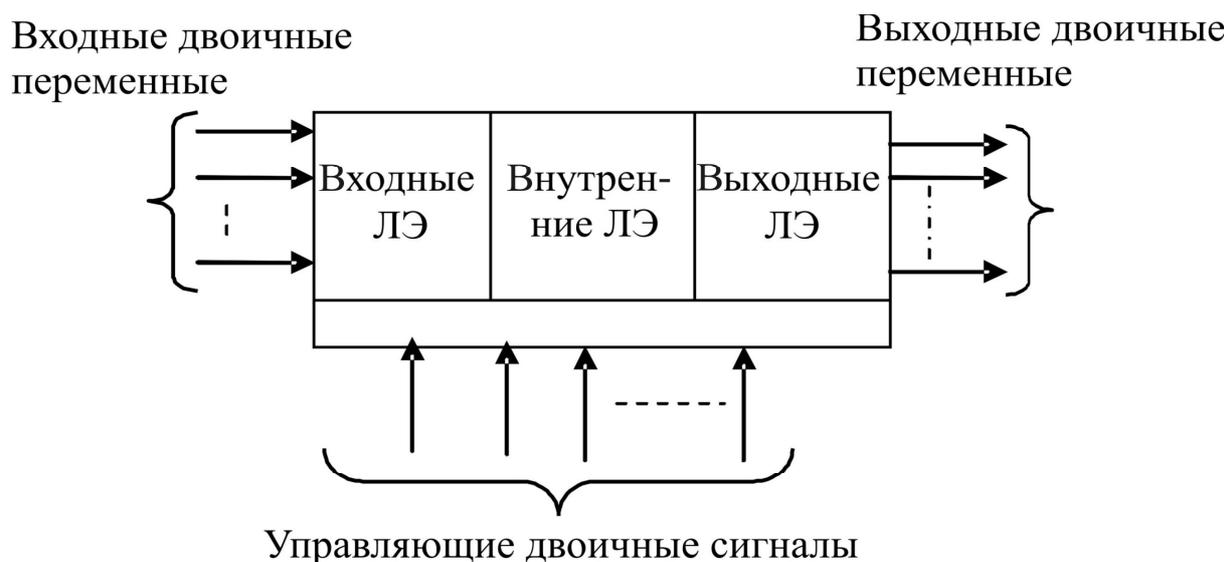


Рис. 6.2

Обычно в структуре цифровой БИС можно выделить входные, внутренние и выходные элементы (рис. 6.2). Требования к входным, внутренним и выходным логическим элементам различны. На входе ЛЭ должны воспринимать мощные сигналы, при этом должны обладать высокой помехоустойчивостью и не нагружать источники сигналов. Выходные ЛЭ должны обеспечить мощные сигналы в нагрузку, обладать высокой нагрузочной способностью и успешно работать на емкостную нагрузку. Для внутренних ЛЭ требования к помехоустойчивости снижены по сравнению с входными, потому что внутри ИС меньше источников помех (частично помехи экранируются корпусом ИС, частично внутренние элементы защищены входными), и не столь критичны требования к нагрузочной способности как для выходных, зато существенна величина потребляемой мощности, так как функциональность БИС однозначно связана с количеством внутренних элементов. Поэтому для

уменьшения потребляемой мощности внутренние логические элементы часто работают с пониженным напряжением питания, а следовательно, с пониженным логическим перепадом. Таким образом, нужны логические элементы с разными параметрами.

Функционирование и качество логического элемента описывается набором параметров и характеристик, в число которых входят выполняемая логическая функция, переключательная характеристика, входная характеристика, величина логического перепада, напряжение переключения, запас по помехоустойчивости и другие параметры.

6.1. Диодно-транзисторная логика (ДТЛ)

В диодно-транзисторной логике (ДТЛ) логическая функция НЕ выполняется ключом на биполярном или полевом транзисторе, а схема управления ключом выполнена на диодах. Схема управления может быть построена таким образом, чтобы выполнять дополнительные логические функции. Рассмотрим диодную сборку, приведенную на рис. 6.3.

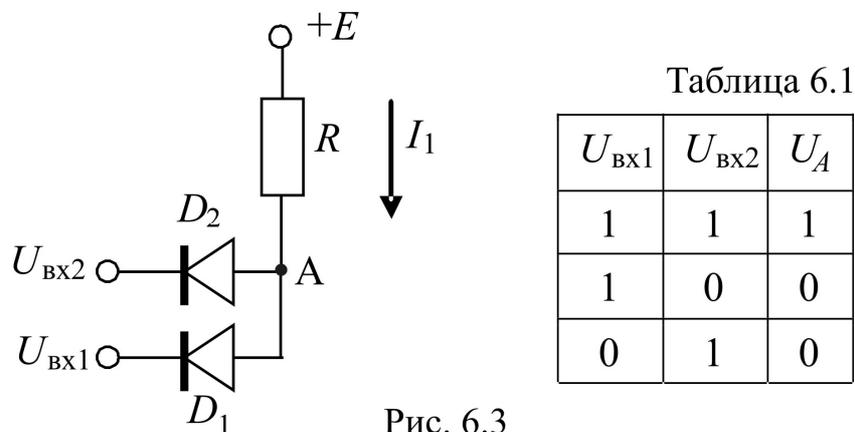


Рис. 6.3

Если на оба входа подан высокий потенциал ($U_{BX1} = U_{BX2} = +E$), то оба диода закрыты (переходы смещены в обратном направлении), ток $I_1 = 0$, и в точке А устанавливается высокий потенциал $U_A = +E$.

Если на оба входа подан низкий потенциал (нулевой), то оба диода открыты (прямое смещение), в точке А устанавливается по-

тенциал равный $U_A = U_{D_пр}$, т.е. низкий потенциал, а через сопротивление R и диоды протекает ток $I_1 = \frac{E - U_A}{R}$.

Если на один вход подан высокий потенциал, а на другой – низкий, то потенциал точки А будет определяться прямо смещенным диодом, т.е. на выходе диодной сборки появляется низкий потенциал. Это соответствует логической функции И (табл. 6.1). Если потенциал точки А использовать для управления ключом на основе биполярного транзистора, то получим логический элемент, выполняющий функцию И-НЕ.

6.1.1. Стандартный элемент ДТЛ

Стандартный ДТЛ элемент содержит диодную сборку и ключ на БТ (рис. 6.4). Количество входов равно количеству входных двоичных сигналов. Входные и выходной потенциал принимают только два значения, соответствующие логическому 0 (низкий потенциал) и логической 1 (высокий потенциал).

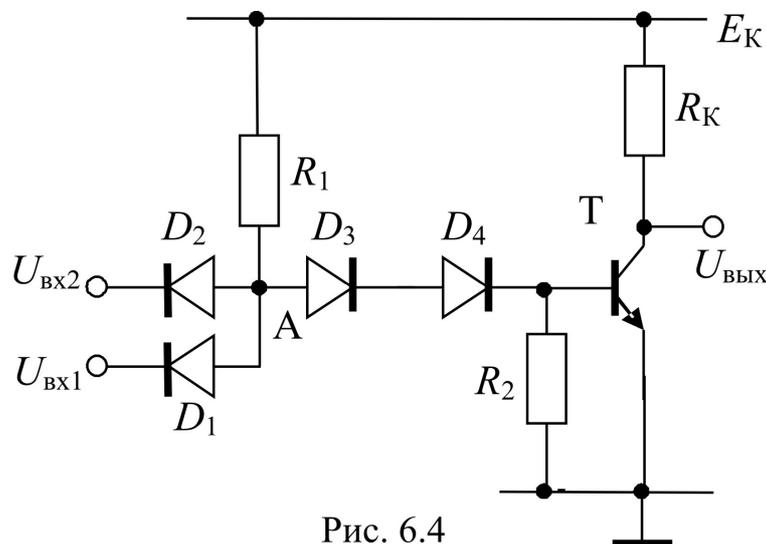


Рис. 6.4

Назначение элементов:

- * диоды D_1, D_2 , резистор R_1 выполняют логическую функцию И,
- * диоды D_3, D_4 обеспечивают дополнительное смещение потенциала точки А для повышения помехоустойчивости,

* резистор R_2 нужен для обеспечения режима отсечки транзистора Т,

* транзистор Т и резистор R_K составляют транзисторный ключ, выполняющий логическую функцию НЕ.

Принцип работы ДТЛ

1. Пусть на все входы подан высокий потенциал $U_{\text{вх1}} = U_{\text{вх2}} = U^1 = E_K$. В этом случае диоды D_1, D_2 закрыты, ток от источника питания E_K течет через резистор R_1 и прямо смещенные диоды D_3, D_4 в базу транзистора Т. Схема рассчитывается таким образом, чтобы ток базы обеспечивал насыщение транзистора $\left(I_B > I_{B_{\text{гр}}} = \frac{I_{\text{КН}}}{\beta} \right)$. Тогда на выходе логического элемента установится низкий потенциал $U_{\text{вых}} = U^0 \approx U_{\text{КЭН}}$. Потенциал точки А равен $U_{A1} = 2U_{D_{\text{пр}}} + U_{\text{БЭпр}} \approx 2,1$ В.

2. Пусть на один из входов подан высокий потенциал $U_{\text{вх2}} = E_K$, а на другой вход – низкий $U_{\text{вх1}} = U^0 = U_{\text{КЭН}} \approx 0,1$ В. Тогда откроется диод D_1 , потенциал точки А уменьшится до уровня $U_{A2} = U^0 + U_{D1_{\text{пр}}} \approx 0,8$ В. Этого напряжения недостаточно, чтобы открыть два диода D_3, D_4 и эмиттерный переход транзистора. Поэтому транзистор Т оказывается в отсечке, на выходе устанавливается высокий потенциал ($U_{\text{вых}} = U^1 = E_K$).

Уровень логической единицы на выходе ЛЭ появляется, если на любой вход или на все входы одновременно подан уровень логического нуля. Таким образом, логический элемент ДТЛ выполняет логическую функцию И-НЕ.

Параметры и характеристики ДТЛ

1. Выполняемая логическая функция: И-НЕ.
2. Переключательная характеристика.

Кусочно-линейная аппроксимация переключательной характеристики ДТЛ элемента приведена на рис. 6.5.

По переключательной характеристике можно определить следующие статические параметры логического элемента ДТЛ:

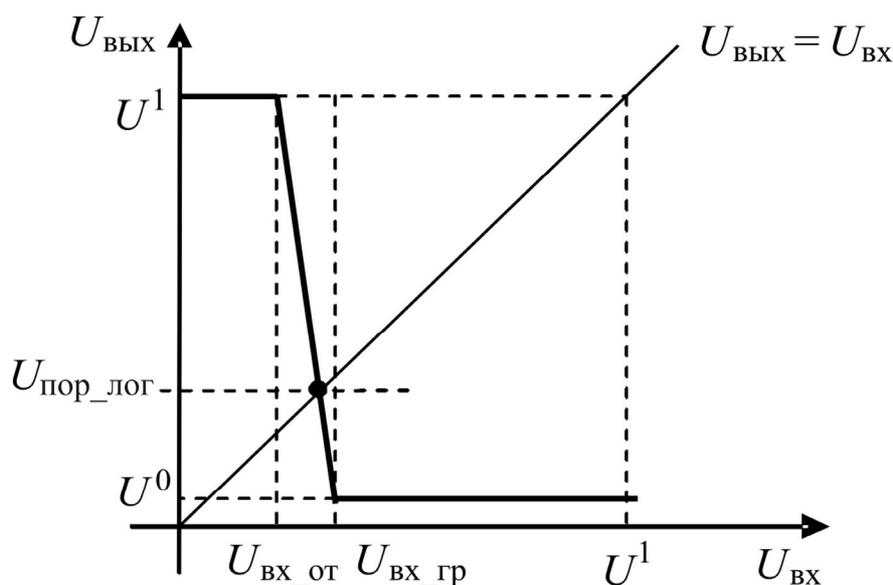


Рис. 6.5

* Уровень логической 1 (определяется соответствующим параметром ключа на БТ) $U^1 = E_K$;

* Уровень логического 0 (определяется соответствующим параметром ключа на БТ) $U^0 = U_{КЭН} + I_{КН} \cdot r_{КЭН} \approx U_{КЭН}$;

* Входное напряжение отпираания (определяется схемой управления) $U_{ВХ_от} = U_{A1} - U_{D_пр} \approx 1,4$ В;

* Входное граничное напряжение $U_{ВХ_гр} \approx 2$ В (в зависимости от коэффициента передачи тока базы транзистора β);

* Напряжение логического порога (напряжение переключения) $U_{пор_лог} \approx 1,7$ В;

* Запас по помехоустойчивости: $U_{пом}^1, U_{пом}^0$. Напряжение помехи по уровню 1 $U_{пом}^1 = E_K - U_{ВХ_гр}$. Напряжение помехи по уровню 0 $U_{пом}^0 = U_{ВХ_от} - U_{ВЫХ}^0$. Напряжения помехи по уровню 1 и по уровню 0 логического элемента ДТЛ не одинаковы ($U_{пом}^1 > U_{пом}^0$). Общий запас по помехоустойчивости определяется по наименьшему из значений, т.е. по $U_{пом}^0$.

3. Нагрузочная способность ($k_{раз}$ – коэффициент разветвления по выходу) определяется количеством нагрузок, при котором уро-

вень логического 0 становится равным максимально допустимому значению $U_{\text{макс}}^0$.

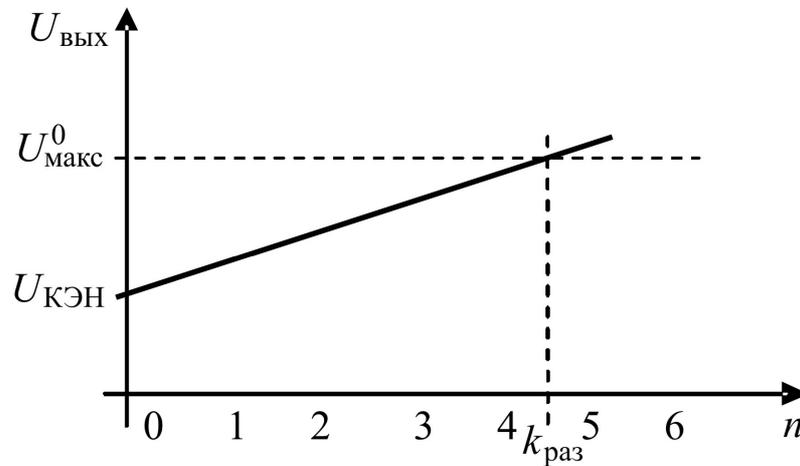


Рис. 6.6

Выходное напряжение логического 0 возрастает с ростом количества нагрузочных элементов, так как входной ток нагрузочного ЛЭ, на входе которого подан логический 0, протекает по насыщенному транзистору управляющего ключа, увеличивая падение напряжения на его внутреннем сопротивлении, а следовательно, и коллекторное напряжение. Обычно $k_{\text{раз}} = 5 \dots 10$.

4. Коэффициент объединения по входу $k_{\text{об}}$ – количество логических переменных, над которыми совершаются логические операции (количество входов ЛЭ). Обычно $k_{\text{об}} = 2 \dots 4$.

5. Мощность, потребляемая от источника питания, $P_{\text{пот_стат}} = \frac{1}{2} \cdot (P_{\text{пот}}^0 + P_{\text{пот}}^1)$, причем $P_{\text{пот}}^0 = I_{\text{пот}}^0 \cdot E_{\text{К}} > P_{\text{пот}}^1 = I_{\text{пот}}^1 \cdot E_{\text{К}}$.

6. Для характеристики быстродействия ЛЭ обычно используется время задержки распространения сигнала, которое измеряется от момента, когда входное напряжение равно половине логического перепада, до момента времени, когда выходное напряжение становится равным половине логического перепада (рис. 6.7). Задержка распространения сигнала при переключении из логического 0 в логическую 1 обозначается $t_{\text{зд_р}}^{01}$. Задержка распространения сигнала при переключении из логической 1 в логический 0 обозначается $t_{\text{зд_р}}^{10}$.

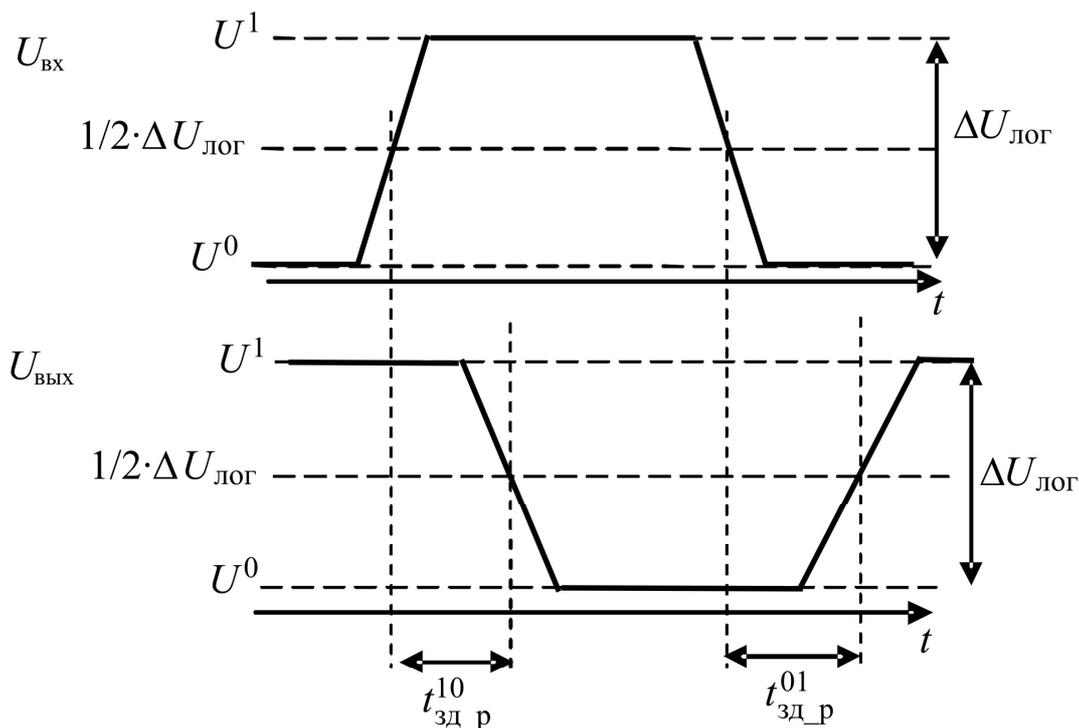


Рис. 6.7

Быстродействие ЛЭ ДТЛ невысокое, так как используется насыщенный режим работы транзисторного ключа. Среднее время задержки распространения сигнала элементов ДТЛ составляет обычно $t_{\text{зд_р_ср}} = \frac{1}{2} \cdot (t_{\text{зд_р}}^{10} + t_{\text{зд_р}}^{01}) = 50 \dots 100$ нс.

7. Работа переключения (произведение средней потребляемой мощности ЛЭ на среднюю задержку распространения сигнала) $A_{\text{пер}} = P_{\text{пот_ср}} \cdot t_{\text{зд_р_ср}}$ – интегральный параметр, позволяющий сравнивать ЛЭ одновременно по мощности и быстродействию. Работа переключения стандартного ЛЭ ДТЛ $A_{\text{пер}} = 4 \dots 5$ нДж.

6.1.2. Интегральная логика на транзисторах Шоттки (ИШЛ, ШТЛ)

Характерной особенностью интегральной логики на биполярных транзисторах Шоттки (ИШЛ) является использование транзисторов Шоттки. Транзистор Шоттки представляет собой БТ с коллекторным переходом, зашунтированным переходом металл-полупроводник (барьером Шоттки). При подаче логической едини-

цы на базу транзистора Шоттки, барьер Шоттки смещается в прямом направлении и, благодаря тому, что прямое падение напряжения на диоде Шоттки меньше, чем на pn -переходе, ограничивает падение напряжения на коллекторном переходе. Таким образом, диод Шоттки перехватывает излишний (насыщающий) ток базы. Поэтому БТ не входит в насыщение, быстродействие его возрастает, так как из переходного процесса исключается самый длительный этап – рассасывание избыточных носителей в базе при выключении ключа.

Схема стандартного элемента ИШЛ приведена на рис. 6.8.

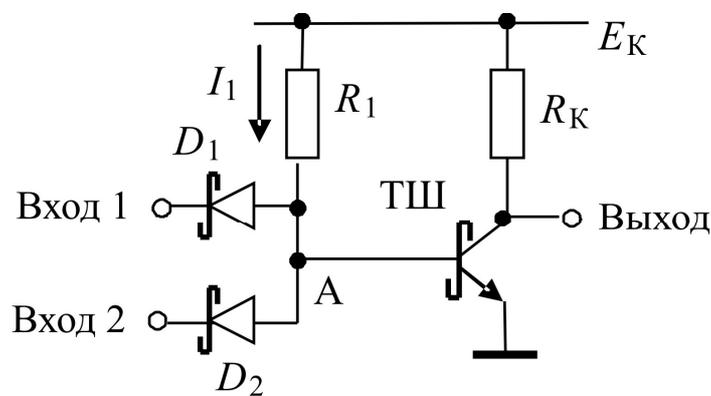


Рис. 6.8

Назначение элементов:

* диоды D_1 , D_2 и резистор R_1 выполняют логическую функцию И,

* транзистор Шоттки ТШ выполняет логическую функцию НЕ.

Для уменьшения потребляемой мощности в схеме нет резистора R_2 и смещающих диодов D_3 , D_4 .

Таким образом, если оба входных диода закрыты, то ток I_1 , протекающий от источника питания через сопротивление R_1 , целиком уходит в базу транзистора Шоттки. На выходе устанавливается низкий потенциал, причем уровень логического нуля больше коллекторного напряжения насыщения транзистора благодаря шунтированию коллекторного перехода транзистора барьером Шоттки: $U^0 = U_{БЭпр} - U_{ДШпр} > U_{КЭН}$.

Если открыт хотя бы один входной диод, то ток I_1 уходит через открытый входной диод, причем потенциал точки А (база транзи-

стора) равен $U_A = U^0 + U_{D1_пр} < U_{БЭпр}$. Но так как $U_{БЭпр} > U_{ДШпр}$, то, хотя на базе транзистора положительное напряжение, тем не менее оно меньше, чем требуется для протекания существенного тока базы, и потому можно считать, что ток базы и ток коллектора транзистора равны 0, т.е. транзистор находится в отсечке. На выходе устанавливается высокий потенциал $U^1 = E_K$.

Особенности ИШЛ элемента

1. Высокое быстродействие, так как нет насыщения транзистора, а следовательно, нет и рассасывания носителей, исключается $t_{зд}^{01}$.

2. Отсутствие диодов смещения приводит к уменьшению запаса помехоустойчивости по уровню логического 0, т.е. переключательная характеристика сильно сдвинута к началу координат. Поскольку помехоустойчивость определяется по наименьшему значению, то элемент ИШЛ обладает малой помехоустойчивостью.

3. Для уменьшения потребляемой мощности внутренних элементов БИС используют пониженное питание. Стандартное напряжение питания ИШЛ $E_K = 1,7$ В. Таким образом, ЛЭ ИШЛ обладает пониженной потребляемой мощностью и малым логическим перепадом. Область применения таких элементов в связи с малой помехоустойчивостью – внутренние элементы БИС.

Работа переключения ИШЛ $A_{пер} = 30$ фДж = $30 \cdot 10^{-15}$ Дж.

6.1.3. Логические схемы на полевых транзисторах из арсенида галлия (GaAs)

Арсенид галлия – перспективный полупроводник, имеющий очень хорошие электрофизические параметры. Технология изготовления ПТ с управляющим *pn*-переходом или ПТ с затвором в виде барьера Шоттки (металл-полупроводник) из арсенида галлия проще, чем технология изготовления МДП-транзисторов с индуцированным каналом. Поэтому в ЛЭ из арсенида галлия, как правило, используются ключи на ПТ с управляющим *pn*-переходом, а следовательно, для согласования управляющего и выходного сигнала необходимы два источника питания разной полярности.

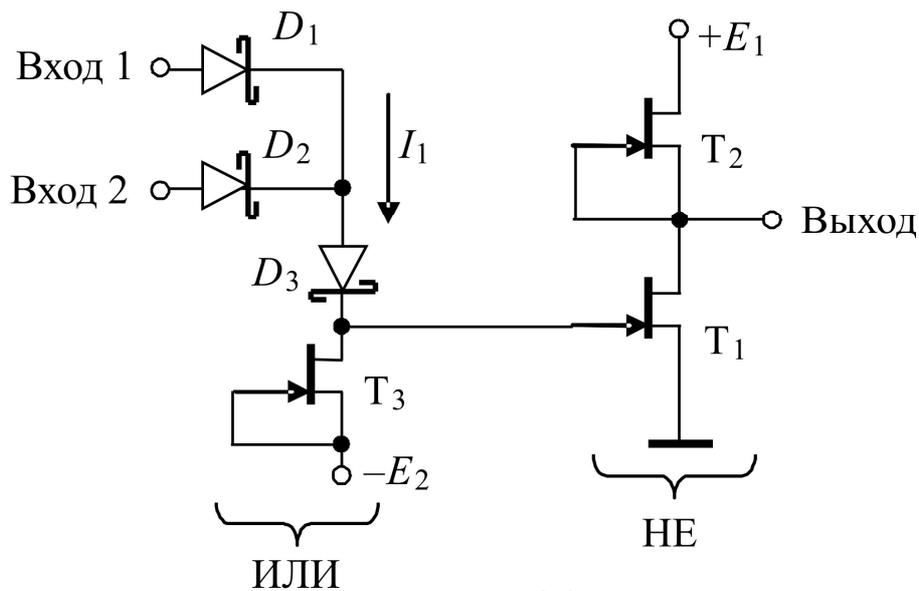


Рис. 6.9

Схема интегрального элемента, выполняющая логическую функцию ИЛИ-НЕ, приведена на рис. 6.9. Полевой транзистор T_1 – ключ. Схема управления выполнена на диодах Шоттки D_1, D_2, D_3 . В качестве резисторов используются каналы транзисторных структур T_3 и T_2 при значении напряжения затвор–исток $U_{ЗИ} = 0$. Сопротивление канала в этом случае зависит от напряжения $U_{СИ}$.

Принцип работы

1. Если на оба входа подан низкий потенциал, соответствующий уровню логического 0, диоды D_1, D_2 смещены в обратном направлении, ток $I_1 = 0$. Так как транзистор T_3 работает при $U_{ЗИ} = 0$, а его ток стока равен 0, то и напряжение $U_{СИЗ} = 0$, т.е. потенциал затвора T_1 равен напряжению $-E_2$, которое по модулю должно быть больше порогового напряжения T_1 , чтобы обеспечить отсечку T_1 . Благодаря работе транзистора T_2 при значениях напряжений $U_{ЗИ} = 0$ и $U_{СИ} = 0$, напряжение на выходе устанавливается на уровне $+E_1$. Это самый высокий потенциал в схеме, т.е. уровень логической 1 ($U_{ВЫХ}^1 = +E_1$).

2. Если хотя бы на одном входе или на обоих входах выставлен высокий потенциал $U_{ВХ1} = +E_1$, тогда соответствующий диод оказывается в прямом смещении, а следовательно, через цепь D_1, D_3 и

ТЗ может протекать ток. Потенциал точки А ниже уровня логической 1 на $2U_{D_пр}$. Этого достаточно, чтобы открыть ключевой транзистор T_1 , и на выходе устанавливается низкий потенциал, близкий к нулю и равный $U_{\text{ВЫХ}}^0 = I_{C1} \cdot r_{\text{СИ1_крут}}$.

Напряжения питания невелики, так что величина логического перепада не превышает $0,8...1\text{В}$.

Быстродействие ЛЭ на арсениде галлия $t_{\text{зд_р_ср}} = 80...100 \text{ пс}$, работа переключения $A_{\text{пер}} = 150 \text{ фДж} = 150 \cdot 10^{-15} \text{ Дж}$.

6.2. Транзисторно-транзисторная логика (ТТЛ)

В транзисторно-транзисторной логике схема управления ключом на биполярном транзисторе выполняется на транзисторах. Рассмотрим диодную сборку D_1, D_2, D_3 , выполняющую логическую функцию И (рис. 6.10). Каждый диод можно представить в виде pn -перехода.

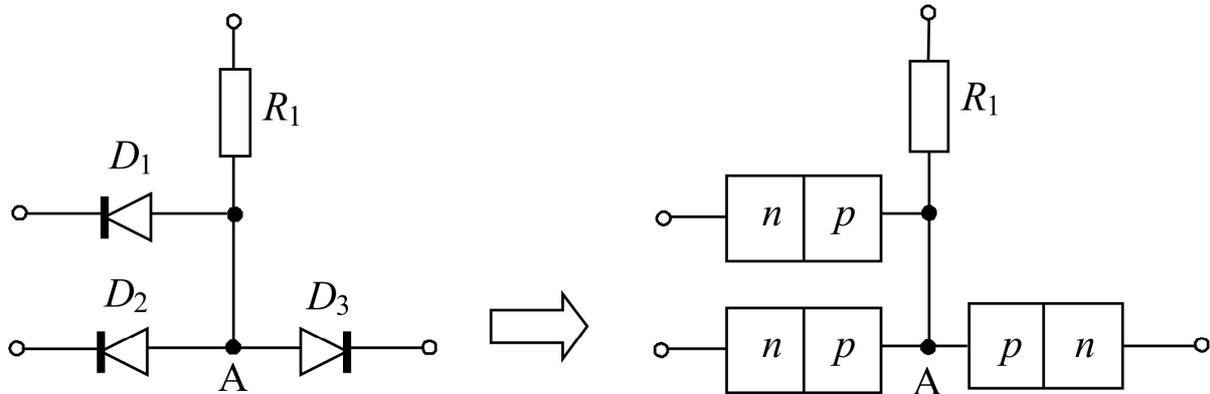


Рис. 6.10

Все три диода объединены базами, т.е. все слои полупроводника p -типа имеют контакт в точке А. Поэтому логично объединить p -слои в один. В результате структура диодной сборки будет представлять собой биполярный транзистор с двумя эмиттерами (рис. 6.11). Данная структура носит название многоэмиттерного транзистора.

Изготовление многоэмиттерного транзистора технологически проще, чем изготовление диодной сборки, а выполняемая логиче-

ская функция та же. Многоэмиттерный транзистор используется в схемах ТТЛ в качестве схемы управления ключом.

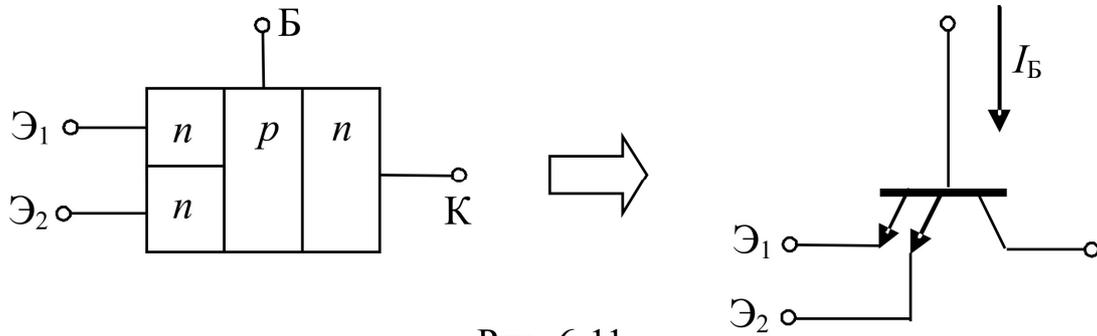


Рис. 6.11

6.2.1. ТТЛ с простым инвертором

Схема логического элемента транзисторно-транзисторной логики приведена на рис. 6.12.

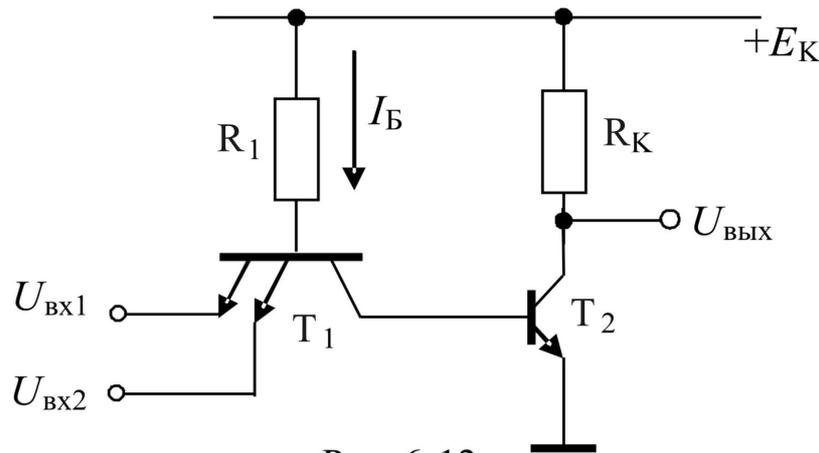


Рис. 6.12

Назначение элементов:

* многоэмиттерный транзистор T_1 выполняет логическую функцию И и формирует ток для управления ключом T_2 ,

* транзистор T_2 и резистор R_K составляют инвертирующий транзисторный ключ, формирующий логические выходные уровни.

Принцип работы ТТЛ с простым инвертором

1. Пусть на все входы подан высокий потенциал $U_{ВХ1} = U_{ВХ2} = U^1 = E_K$. В этом случае эмиттерные переходы многоэмиттерного транзистора T_1 закрыты, а коллекторный переход смещен в прямом направлении. Таким образом T_1 работает в инверсной активной

области и усиливает ток базы в β_I раз. Ток каждого эмиттера равен $I_{\text{вх}}^1 = \beta_I \cdot I_{\text{Б1}}$, и очень мал, так как $\beta_I \ll \beta_N$. Базовый ток ключевого транзистора T_2 равен коллекторному току транзистора T_1 $I_{\text{Б2}} = I_{\text{К1}} = (1 + \beta_I) \cdot I_{\text{Б1}}$. Ток базы многоэмиттерного транзистора зависит от значения напряжения источника питания E_K и сопротивления резистора R_1 и выбирается таким образом, чтобы транзистор T_2 был в насыщении, т.е. $I_{\text{К1}} > I_{\text{Бгр2}}$, где $I_{\text{Бгр2}} = \frac{I_{\text{КН2}}}{\beta_2}$, а

$I_{\text{КН2}} \approx \frac{E_K}{R_K}$. Коллекторное напряжение насыщенного транзистора

равно $U_{\text{КЭН}}$. Таким образом, если на всех входах ЛЭ логические 1, то на выходе ЛЭ логический 0.

2. Если хотя бы на один из входов подано напряжение логического нуля, то соответствующий эмиттерный переход многоэмиттерного транзистора будет открыт (смещен прямо). Поскольку потенциал базы T_1 всегда более положителен, чем потенциал его коллектора, то коллекторный переход T_1 всегда открыт. При прямосмещенном эмиттерном переходе T_1 попадает в область насыщения, и между эмиттером и коллектором устанавливается напряжение $U_{\text{КЭН}}$. Потенциал базы T_2 равен $U_{\text{Б2}} = U^0 + U_{\text{КЭН1}} \approx 2 \cdot U_{\text{КЭН}}$. Формально транзистор T_2 находится в нормальной активной области, так как его эмиттерный переход смещен в прямом направлении $U_{\text{Б2}} > 0$. Чтобы найти ток базы транзистора T_2 , надо построить вольт-амперные характеристики перехода база – эмиттер транзистора T_2 и перехода база – коллектор транзистора T_1 (рис. 6.13). Точка пересечения этих ВАХ (точка М) оказывается близкой к уровню $U \approx 2 \cdot U_{\text{КЭН}}$. Так как коллекторное напряжение насыщения ($U_{\text{КЭН}} \approx 0,05 \dots 0,1$ В) меньше напряжения на прямосмещенном переходе ($U_{\text{БЭпр}} \approx 0,4 \dots 0,6$ В), то ток базы T_2 в точке М можно считать равным нулю, и, следовательно, коллекторный ток T_2 также равен 0. На выходе устанавливается высокий потенциал, равный

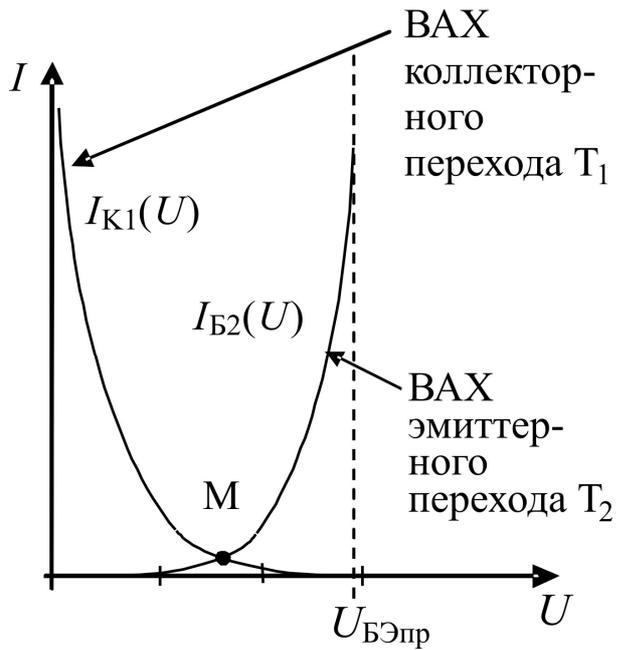


Рис. 6.13

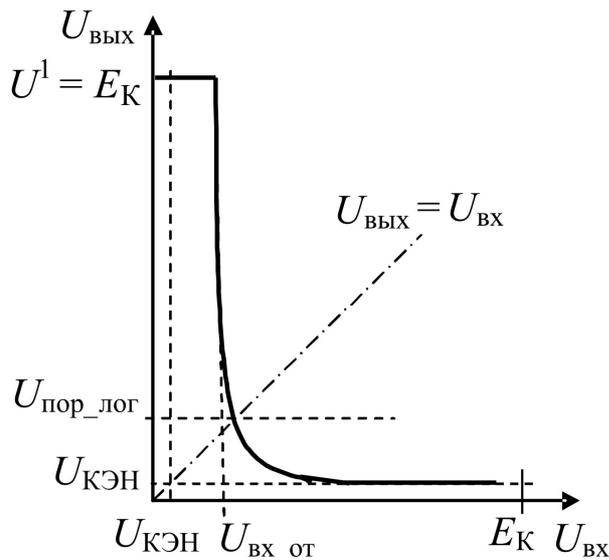


Рис. 6.14

напряжению источника питания E_K . Аналогичная ситуация создается и при $U_{ВХ1} = U_{ВХ2} = U^0$.

Параметры и характеристики ТТЛ с простым инвертором

1. Выполняемая логическая функция: И-НЕ.
2. Переключательная характеристика смещена влево к оси ординат, так как $U_{ВХ_от}$ близко к $U_{БЭпр} \approx 0,7$ В, а стандартное напряжение источника питания для ТТЛ элементов $E_K = 5$ В.

* Уровень логической 1: $U^1 = E_K$.

* Уровень логического 0: $U^0 = U_{КЭН} + I_{КН} \cdot r_{КЭН} \approx U_{КЭН}$.

* Входное напряжение отпираия: $U_{ВХ_от} = U_{БЭпр} - U_{КЭН} \approx 0,6$ В.

* Напряжение логического порога: $U_{пор_лог} = U_{БЭпр} \approx 0,7$ В.

* Входное граничное напряжение: $U_{ВХ_гр} \approx U_{пор_лог}$.

* Запас по помехоустойчивости несимметричен: $U_{пом}^1 > U_{пом}^0$.

Напряжение помехи по уровню 1 $U_{пом}^1 = E_K - U_{БЭпр} \approx 4,3$ В.

Напряжение помехи по уровню 0 $U_{пом}^0 = U_{БЭпр} - 2 \cdot U_{КЭН} \approx 0,5$ В.

3. Входной ток ТТЛ элемента в зависимости от входного напряжения может втекать (положительный) или вытекать (отрицательный) из ЛЭ. Типичный вид входной характеристики приведен на рис. 6.15. Входной ток резко возрастает, если входное напряжение превышает уровень логической 1 или меньше 0.

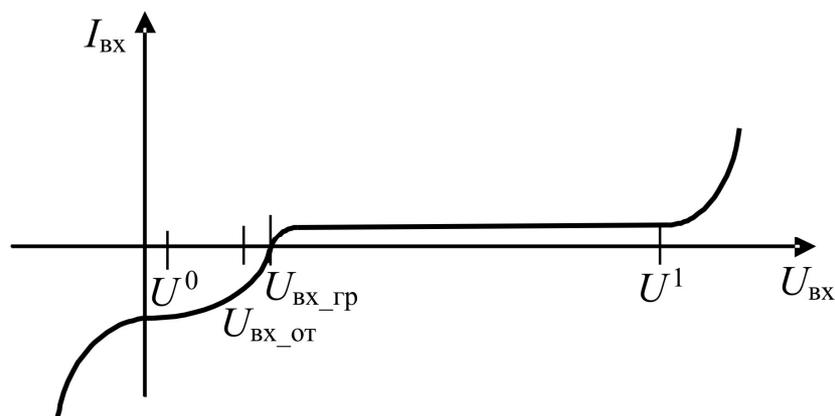


Рис. 6.15

4. Задержки распространения сигнала при переключении из 0 в 1 и из 1 в 0 не равны друг другу. Это связано с током перезаряда емкости нагрузки: при переключении из 1 в 0 разряд емкости нагрузки осуществляется через открытый транзистор током $I_K = \beta I_B$, а при переключении из 0 в 1 транзистор попадает в отсечку и заряд емкости нагрузки идет через R_K . Поэтому $t_{зд_p}^{10} < t_{зд_p}^{01}$.

5. Работа переключения $A_{пер} = 5...10$ пДж.

По сравнению со стандартным элементом ДТЛ элемент ТТЛ с простым инвертором технологичнее, занимает меньше площадь и имеет более высокий процент выхода годных схем.

Из-за низкой помехоустойчивости элементы ТТЛ с простым инвертором удобны в условиях низких помех и малой емкости нагрузки. Такие условия создаются для внутренних элементов БИС. Кроме внутренних элементов БИС, ТТЛ с простым инвертором используются без коллекторного резистора, образуя так называемые элементы с открытым коллектором. Вместо резистора R_K можно включить элементы индикации, например, светодиоды, лампы, или исполнительные элементы типа реле (рис. 6.16).

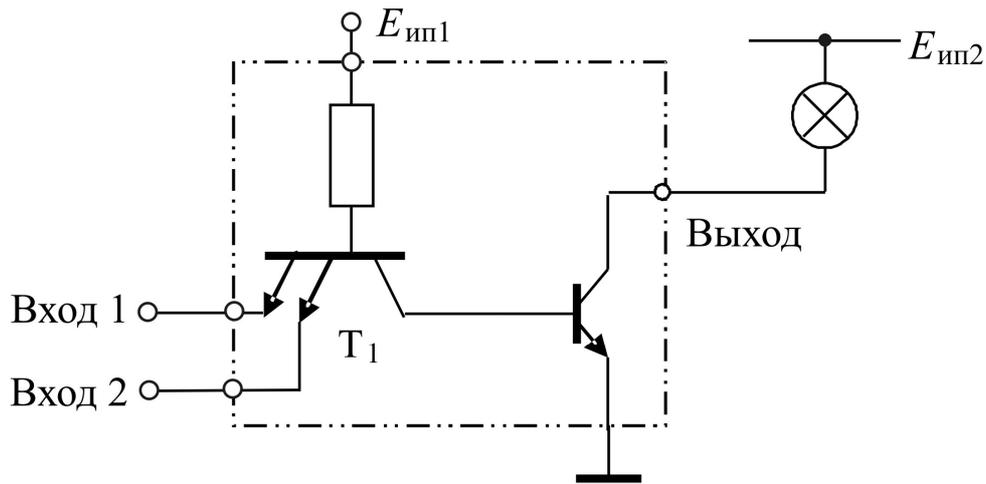


Рис. 6.16

Схемы с открытым коллектором используются также для реализации логических функций путем параллельного соединения коллекторов, так называемая «монтажная логика». На рис. 6.17 приведено условно-графическое обозначение логического элемента с открытым коллектором. На рис. 6.17,б приведен вариант осуществления логической функции $Y = \overline{z_1} + \overline{z_3}$ с помощью «монтажной логики».

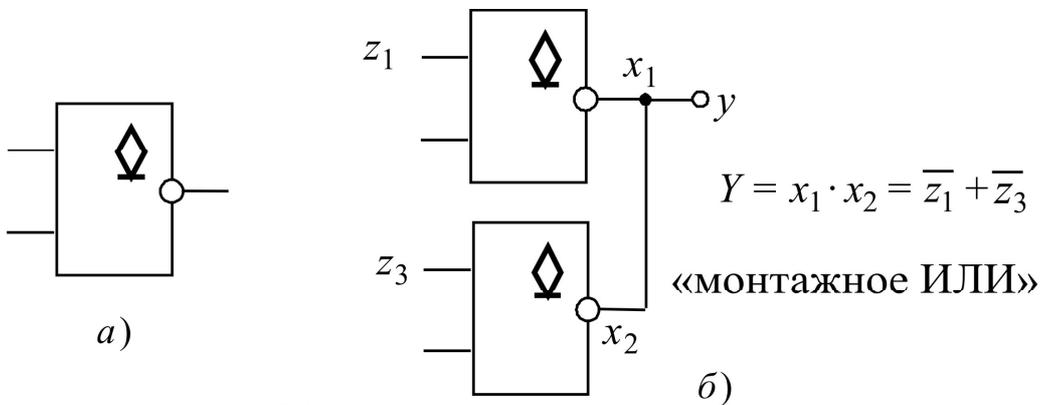


Рис. 6.17

6.2.2. ТТЛ со сложным инвертором

ТТЛ с простым инвертором кроме несимметричной переключающей характеристики имеет еще и сильно несимметричный переходный процесс, так как заряд и разряд выходной (нагрузочной) емкости происходит с разными постоянными времени. Для увеличения быстродействия разработаны ТТЛ элементы со сложным инвертором (рис. 6.18). Сложный инвертор представляет собой по-

следовательное соединение двух ключей, управляемых в противо-фазе, т.е. когда закрывается верхний, открывается нижний ключ и наоборот. Такая структура позволяет повысить быстродействие и нагрузочную способность ЛЭ.

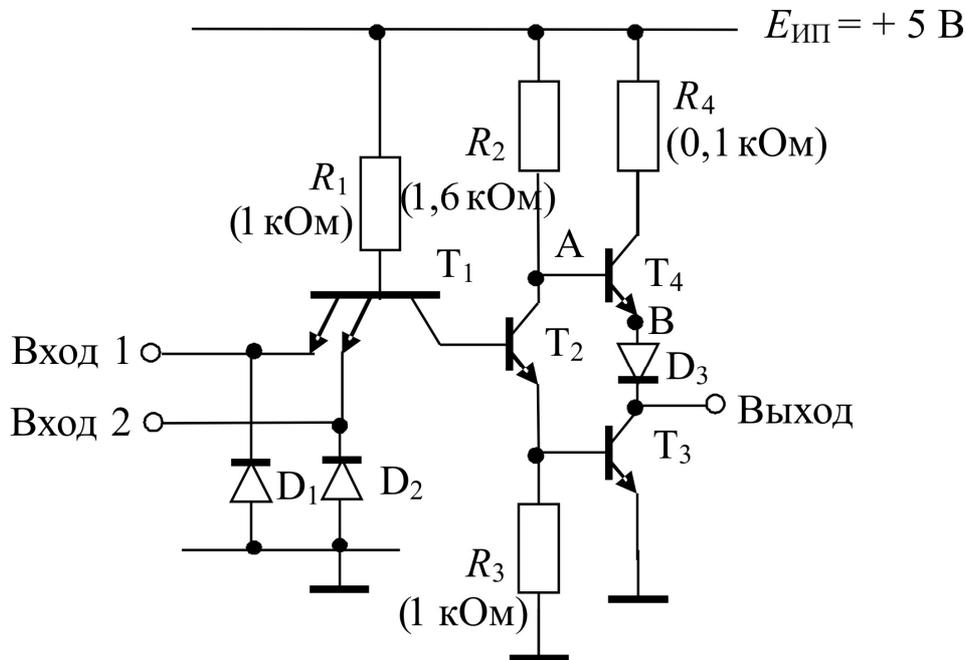


Рис. 6.18

Назначение элементов:

- * T_1 – многоэмиттерный транзистор, обеспечивает логическую функцию И и ток, управляющий работой транзистора T_2 ;
- * T_2 – фазорасщепитель для управления выходным каскадом;
- * T_3 – ключ, рассчитанный на большой рабочий ток с малым временем рассасывания носителей;
- * T_4 – эмиттерный повторитель для обеспечения большого выходного тока в состоянии логической 1 по выходу; T_3 и T_4 образуют двухтактный выходной каскад;
- * диоды D_1 , D_2 ограничивают отрицательную помеху по каждому входу;
- * диод D_3 предназначен для смещения эмиттерного потенциала T_4 , предотвращает отпирание T_4 при нулевом логическом уровне на выходе.

В отсутствие диода D_3 при нулевом уровне на выходе потенциал точки А равен $U_A = U_{БЭпр3} + U_{КЭ2}$. С другой стороны, напряжение

на эмиттерном переходе T_4 равно $U_{БЭ4} = U_A - U_{ВЫХ}$, а так как $U_{ВЫХ} = U_{КЭН3}$, то $U_{БЭ4} = U_A - U_{ВЫХ} = U_{БЭпр}$, т.е. эмиттерный переход транзистора T_4 будет открыт. Но для обеспечения логического нуля на выходе необходимо, чтобы T_4 был в отсечке. Иначе в выходном каскаде в состоянии логического 0 будет протекать сквозной ток. Наличие диода D_3 уменьшает падение напряжения на эмиттерном переходе и обеспечивает запираание T_4 ;

* R_4 – ограничивающее сопротивление (около 100 Ом), необходимо для ограничения сквозного тока в течение переходного процесса, когда открыты одновременно оба транзистора выходного каскада T_3 и T_4 .

Принцип работы аналогичен принципу работы ТТЛ с простым инвертором.

1. Пусть на все входы подан высокий потенциал $U_{ВХ1} = U_{ВХ2} = U^1 = E_K$. В этом случае эмиттерные переходы многоэмиттерного транзистора T_1 закрыты, а коллекторный переход смещен в прямом направлении. Транзистор T_1 работает в инверсной активной области. Его коллекторный ток задает базовый ток транзистора-фазорасщепителя T_2 . Транзистор T_2 оказывается в насыщении, обеспечивая высокий (отпирающий) потенциал на базе ключевого транзистора T_3 и низкий (запирающий) потенциал на базе эмиттерного повторителя T_4 . В результате T_3 находится в насыщении, его коллекторное напряжение равно $U_{КЭН}$, а T_4 находится в отсечке, отсекая выход от шины питания. Таким образом, на выходе ЛЭ устанавливается логический 0.

2. Если хотя бы на один из входов подано напряжение логического нуля, то соответствующий эмиттерный переход многоэмиттерного транзистора будет открыт (смещен прямо). Транзистор T_1 попадает в область насыщения и его базовый ток ответвляется в открытый эмиттер. Потенциал базы T_2 равен $U_{Б2} = U^0 + U_{КЭН1} \approx 2 \cdot U_{КЭН}$. Базовый ток транзистора T_2 практически равен нулю, следовательно, коллекторный и эмиттерный токи также равны 0. Таким образом, потенциал базы транзистора T_3 равен 0, т.е. T_3 находится в отсечке. База эмиттерного повторителя T_4 через сопро-

тивление R_2 подключена к источнику питания, так что T_4 открыт. Выходное напряжение в этом случае определяется эмиттерным напряжением T_4 , которое будет меньше напряжения источника питания по крайней мере на величину $U_{БЭпр} + U_{Dпр}$. Т.е. уровень логической 1 меньше напряжения источника питания.

В обоих состояниях (логическая 1 и логический 0) выходное сопротивление ТТЛ со сложным инвертором мало: в состоянии логического 0 это сопротивление коллектор-эмиттер насыщенного транзистора T_3 , в состоянии логической 1 – это выходное сопротивление эмиттерного повторителя на транзисторе T_4 . Условия заряда и разряда нагрузочной емкости почти одинаковы. Большие выходные токи и малое выходное сопротивление в обоих состояниях повышает нагрузочную способность ЛЭ, позволяет работать на значительную емкостную нагрузку, что особенно существенно при работе на длинные шины, а следовательно, повышает рабочую частоту переключения ЛЭ по сравнению с ТТЛ с простым инвертором.

Параметры и характеристики

- 1) Выполняемая функция: И-НЕ.
- 2) Характерная особенность переключательной характеристики – скол плоской вершины, связанный с введением в схему фазорасщепителя.

В состоянии логической 1 по выходу в выходном каскаде открыт транзистор T_4 . Он работает как повторитель, передавая все изменения напряжения на своей базе (коллекторе T_2). При увеличении входного напряжения выше уровня $U_{вх1}$, когда открывается транзистор T_2 фазорасщепителя, начинает изменяться (увеличиваться) коллекторный ток транзистора T_2 и уменьшаться потенциал его коллектора. Коэффициент передачи напряжения на коллектор

T_2 (базу транзистора T_4) равен $-\frac{R_2}{R_3}$. Уменьшение коллекторного

потенциала T_2 через повторитель T_4 передается на выход. Коэффициент передачи невелик, но на переключательной характеристике явно видно уменьшение выходного напряжения, хотя ключевой транзистор T_3 еще не вышел из отсечки.

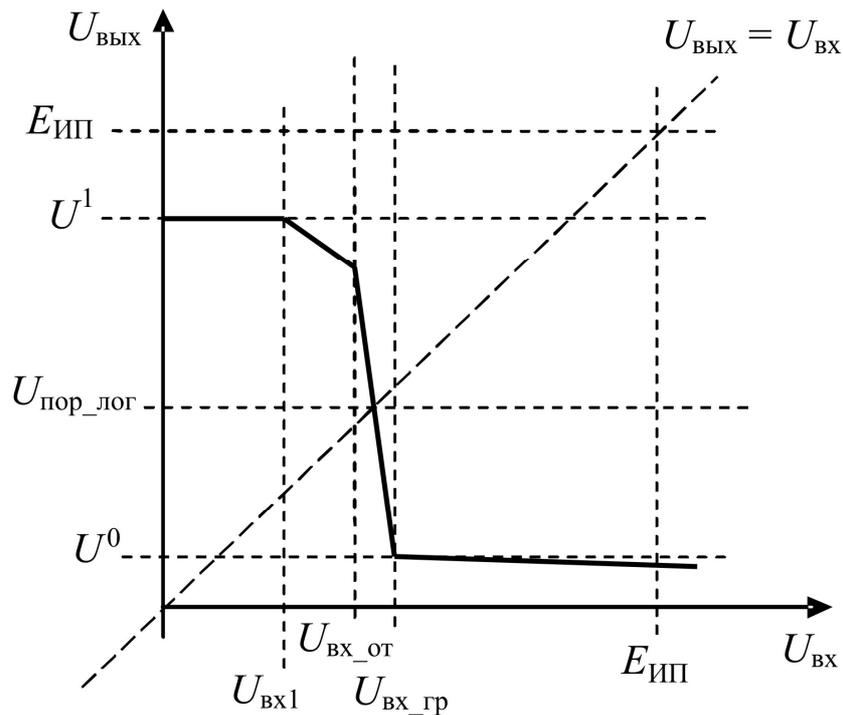


Рис. 6.19

Условия для отпирания ключевого транзистора T_3 (смещение на его эмиттерном переходе достигает значения $U_{БЭпр}$) создаются только при достижении входным сигналом значения $U_{ВХ_от}$, тогда происходит резкое переключение ЛЭ в другое состояние (состояние логического 0).

Таким образом, в ЛЭ ТТЛ со сложным инвертором:

- * уровень логической 1 меньше напряжения источника питания (из-за наличия T_4);

- * уровень логического 0 определяется насыщенным транзистором T_3 ,

- * пороговое напряжение $U_{пор_лог} = 1,5 \text{ В}$,

- * помехоустойчивость выше, чем у ТТЛ с простым инвертором.

3) Нагрузочная способность выше, так как в состоянии логического 0 по выходу (ключ T_3 насыщен) ток коллектора насыщения T_3 составлен из входных токов нагрузочных ЛЭ, а насыщающий ток базы по сравнению с ТТЛ с простым инвертором больше. Дополнительное усиление тока базы транзистора T_3 с помощью фазорасщепителя T_2 увеличивает глубину насыщения и позволяет подключить большее количество нагрузок.

4) Статическая потребляемая мощность ЛЭ увеличивается из-за дополнительного каскада. Кроме того, следует учитывать то, что возрастает динамическая мощность, благодаря сквозному току $P_{\text{дин}} = C_{\text{H}} \cdot f_{\text{раб}} \cdot (\Delta U_{\text{лог}})^2$. Когда оба транзистора выходного двухтактного каскада открыты ($U_{\text{вх1}} < U_{\text{вх}} < U_{\text{вх_гран}}$), возникают кратковременные, но мощные импульсы тока, приводящие к импульсной помехе. Цепи питания ТТЛ поэтому выполняют обязательно с малой индуктивностью, емкостными фильтрами и развязкой между соседними платами.

5) Входная характеристика.

Входной ток резко различается в состоянии логического 0 и состоянии логической 1. Если на входе низкий потенциал, то соответствующий эмиттер многоэмиттерного транзистора открыт, и в источник входного сигнала вытекает значительный ток ($I_{\text{вх}}^0$). Типичное значение $I_{\text{вх}}^0 = -1,6$ мА. Если на входе высокий потенциал, то эмиттер закрыт, и его ток равен току обратосмещенного перехода, т.е. практически равен 0 (реально величина втекающего тока находится в пределах $I_{\text{вх}}^1 = +25 \dots 40$ мкА).

При возрастании входного напряжения свыше +5,5 В и уменьшении ниже -0,4 В входной ток ТТЛ-элемента резко возрастает, приводя к пробоем по входным эмиттерам. Чтобы избежать этого, надо ограничить входное напряжение. Для этого ставят защитные диоды. Диоды D₁, D₂ ограничивают входное напряжение по минимуму. Для ограничения по максимуму аналогичные диоды включают на шину питания.

б) Быстродействие.

Время задержки распространения сигнала определяется:

а) временем заряда и разряда нагрузочной емкости C_{H} через выходное сопротивление ЛЭ;

б) временем рассасывания носителей в базах насыщенных транзисторов, в основном, время рассасывания в базе Т₃. Благодаря дополнительному усиливающему каскаду на Т₂, ток, запирающий ключ Т₃, будет больше, чем у ТТЛ с простым инвертором, и время рассасывания будет меньше;

в) временем заряда-разряда паразитных емкостей (оно невелико благодаря большим токам и уменьшенному логическому перепаду).

Типовое значение времени задержки распространения сигнала из 0 в 1 составляет 13 нс, а из 1 в 0 составляет 7 нс. Справочные значения (приводимые на наихудший случай) – соответственно, 22 нс и 15 нс.

7) Работа переключения $A_{\text{пер}} = P_{\text{пот}} \cdot t_{\text{зд}_p_{\text{ср}}} = 200$ пДж.

6.2.3. ТТЛШ

Использование транзисторов Шоттки является наиболее эффективным методом повышения быстродействия ТТЛ. Все транзисторы, которые входят в насыщение в схеме ТТЛ со сложным инвертором, заменяются на транзисторы Шоттки, коллекторный переход которых шунтирован барьером Шоттки (металл-полупроводник).

Выпускаются несколько серий ТТЛШ, различающиеся быстродействием, потребляемой мощностью, входными токами. Стандартный элемент ТТЛШ (серии 530, 531) помимо замены обычных БТ на ТШ отличается от стандартного ТТЛ заменой некоторых элементов схемы на транзисторные структуры (рис. 6.20).

Так, резистор R_3 стандартного ТТЛ заменен на транзистор T_6 , а в эмиттерном повторителе на выходе используются два БТ, включенных по схеме Дарлингтона. Первое схемное решение позволяет уменьшить «скол» плоской вершины переключательной характеристики, а второе – дополнительно повысить нагрузочную способность элемента, благодаря увеличению выходного тока. Эмиттерный ток T_4 является базовым током T_5 , поэтому выходной ток повторителя больше в β раз по сравнению с ТТЛ элементом и выходное сопротивление в состоянии логической 1 на выходе еще уменьшается. При этом становится ненужным диод смещения, так как необходимое смещение уровня напряжения производится за счет падения напряжения на эмиттерном переходе (база-эмиттер) дополнительного транзистора T_5 .

Все статические параметры ТТЛШ по сравнению с ТТЛ сохраняются неизменными, а быстродействие повышается почти в 5 раз

($t_{зд_р_ср} = 3$ нс, частота переключения 50 МГц сравнительно с 10 МГц у стандартного ТТЛ со сложным инвертором). За счет уменьшения времени задержки распространения сигнала уменьшается работа переключения до 50 пДж.

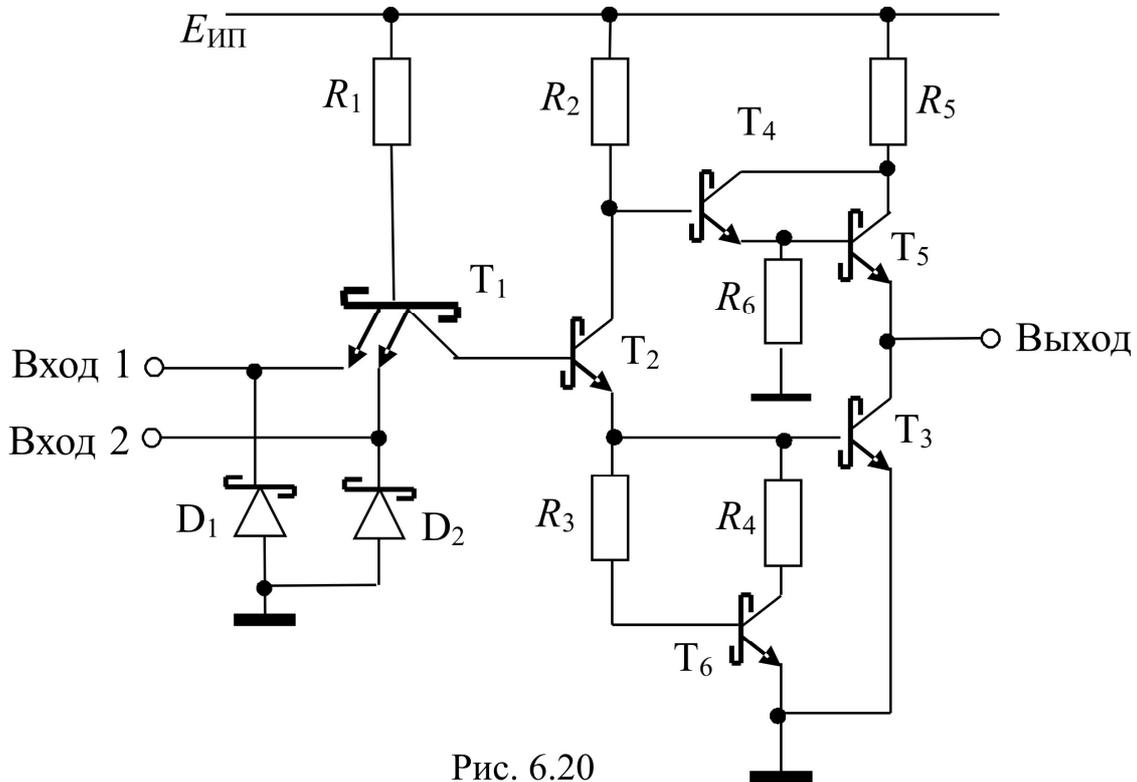


Рис. 6.20

Современные технологии и некоторые схемные изменения позволили получить серии усовершенствованных ТТЛШ (серии 1533, 1531), которые имеют лучшие параметры.

Так, использование повторителей на входах логического элемента (серия 1533) уменьшает входные токи в β раз, что повышает нагрузочную способность ЛЭ.

Достижения технологии позволили уменьшить геометрические размеры транзисторных структур, а следовательно, уменьшить паразитные емкости, полностью исключить насыщение транзисторов, устранить накопление зарядов носителей в базах транзисторов, уменьшить выходное сопротивление логического элемента. В результате работа переключения ТТЛШ уменьшилась до 4...15 пДж, а частота переключения возросла до 5 ГГц.

Кроме рассмотренных интегральных логических элементов на биполярных транзисторах выпускаются элементы ЭСЛ (эмиттерно-связанной логики) и инжекционной логики (И²Л).

В основу ЭСЛ положен ненасыщающийся переключатель тока. Быстродействие и потребляемая мощность ЭСЛ высоки. Логические функции выполняются за счет параллельного и последовательного включения ключевых транзисторов. Элементы ЭСЛ не совместимы по логическим уровням с элементами другого типа логики.

Простейший ЛЭ инжекционной логики (И²Л) приведен на рис. 6.21.

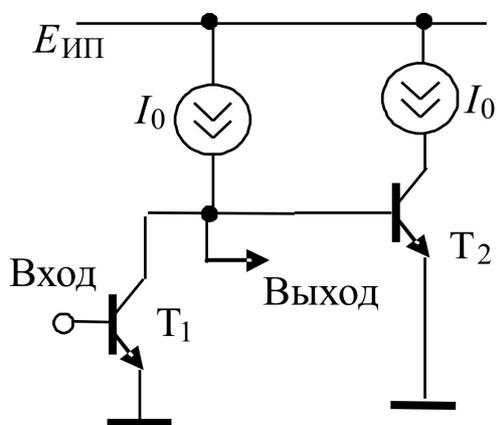


Рис. 6.21

Источник постоянного тока I_0 подключен к коллектору ключа T_1 и базе ключа T_2 . С помощью входного сигнала (высокого или низкого уровня напряжения) ток I_0 переключается либо в коллектор T_1 , либо в базу T_2 . Если на вход поступает логический 0, транзистор T_1 находится в отсечке, ток I_0 течет в базу T_2 , насыщая его. На выходе ЛЭ

(коллекторе T_1) устанавливается напряжение логической 1, равное $U^1 = U_{БЭпр}$.

Если на вход поступает логическая 1, то транзистор T_1 насыщается, и ток I_0 течет в коллектор T_1 . На базе транзистора T_2 устанавливается низкий потенциал $U_{Б2} = U_{КЭН}$, и T_2 оказывается в отсечке. На выходе устанавливается логический 0, $U^0 = U_{КЭН}$.

Особенности инжекционной логики:

а) выполняемая логическая функция – НЕ, другие логические функции выполняются с помощью монтажной логики (выходы соединяются в одной точке);

б) малый логический перепад $\Delta U_{лог} = U_{БЭпр} - U_{КЭН}$;

в) малая площадь (один логический элемент занимает площадь, равную площади одного транзистора);

г) среднее быстродействие (использует насыщенные транзисторы);

д) средняя мощность потребления.

Инжекционная логика предназначена в основном для работы в качестве внутренних элементов БИС.

6.3. КМДП-логика

К достоинствам ИС, использующих полевой принцип управления носителями, относятся:

а) простота технологического процесса производства, а следовательно, высокий процент выхода годных схем;

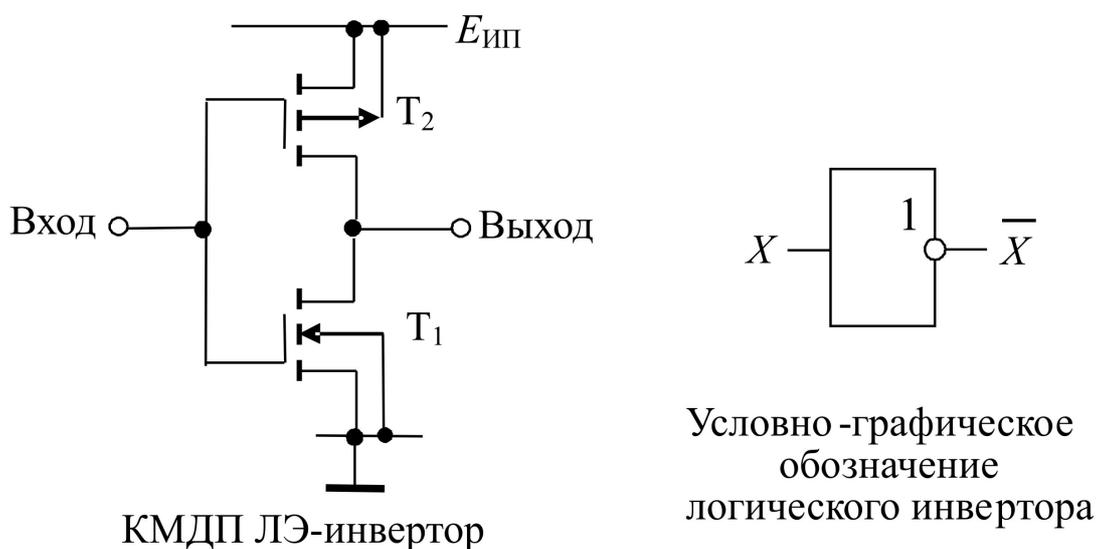
б) низкий уровень шумов;

в) высокая надежность;

г) высокая радиационная стойкость.

В современной микросхемотехнике наибольшее распространение получили схемы на КМДП-транзисторах. Они отличаются тем, что полностью используют напряжение питания, т.е. величина логического перепада равна напряжению источника питания. Статическая потребляемая мощность в обоих статических состояниях равна 0.

Простейший ЛЭ, выполняющий функцию инверсии (НЕ), состоит из двух транзисторов (рис. 6.22 – ключ на КМДП-транзисторах) и не требует преобразования уровней логического 0 и 1 для управления переключением.



КМДП ЛЭ-инвертор

Условно-графическое обозначение логического инвертора

Рис. 6.22

Для выполнения логических функций нескольких переменных используется параллельное и последовательное включение транзисторов с одним типом проводимости канала (рис. 6.23).

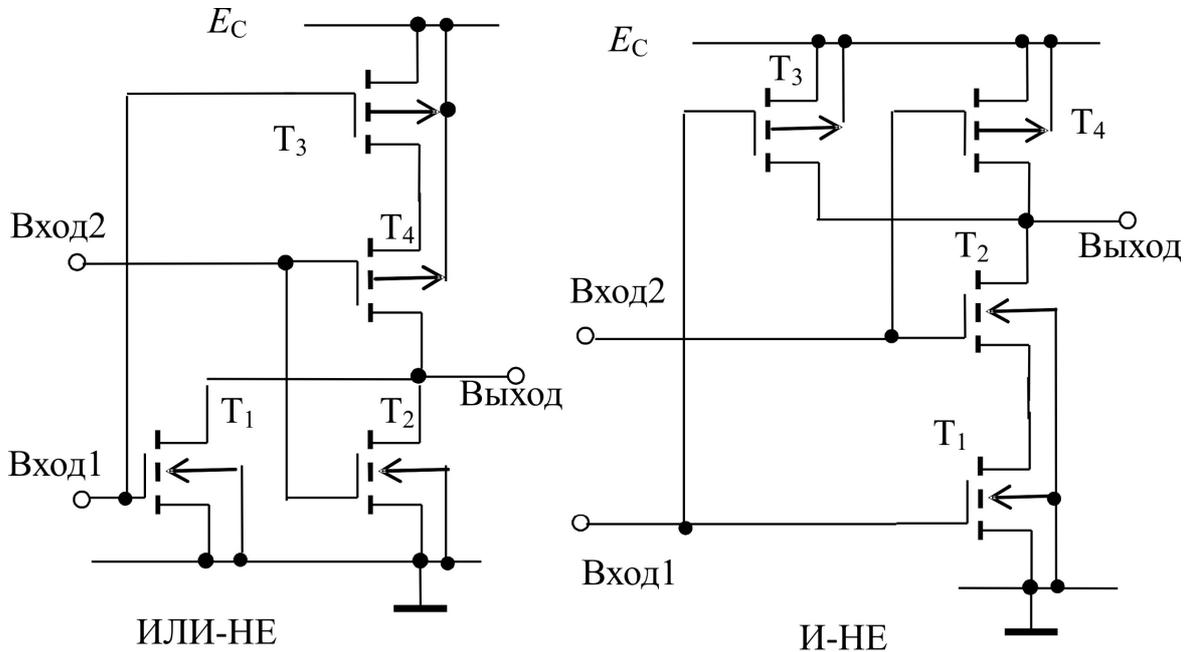


Рис. 6.23

Принцип работы (на примере ЛЭ, выполняющего логическую функцию И-НЕ)

1. Пусть на оба входа подан низкий потенциал. Для транзистора T_1 напряжение затвор-исток, равное входному напряжению, меньше порогового напряжения, поэтому транзистор T_1 находится в отсечке. Для транзистора T_3 напряжение затвор-исток отрицательное и по модулю больше модуля порогового напряжения, т.е. транзистор T_3 может пропускать ток. Аналогичные условия созданы для транзистора T_4 , включенного параллельно с T_3 . Поскольку T_1 в отсечке, то путь сквозного тока разорван, и хотя T_3 и T_4 открыты, ток через них равен 0. Это возможно для открытых транзисторов только при $U_{СИЗ} = U_{СИ4} = 0$. Следовательно, выходное напряжение ЛЭ $U_{ВЫХ} = E_C - U_{СИЗ} = E_C$. Это самый высокий потенциал в схеме. Таким образом, уровень логической 1 $U^1 = E_C$.

Аналогичное состояние на выходе будет при низком потенциале на одном любом из входов, так как низкий входной потенциал $U_{ВХ1} = U^0$ запирает T_1 и отпирает T_3 , а низкий входной потенциал

$U_{\text{вх2}} = U^0$ запирает T_2 и отпирает T_4 . В любом случае цепь от выхода к общей шине оказывается разорванной (либо T_1 , либо T_2 в отсечке), а цепь от шины питания до выхода оказывается замкнутой (через канал либо T_3 , либо T_4 , которые открыты по затвору). Условно состояние схемы можно представить в виде замкнутых и разомкнутых ключей (рис. 6.24).

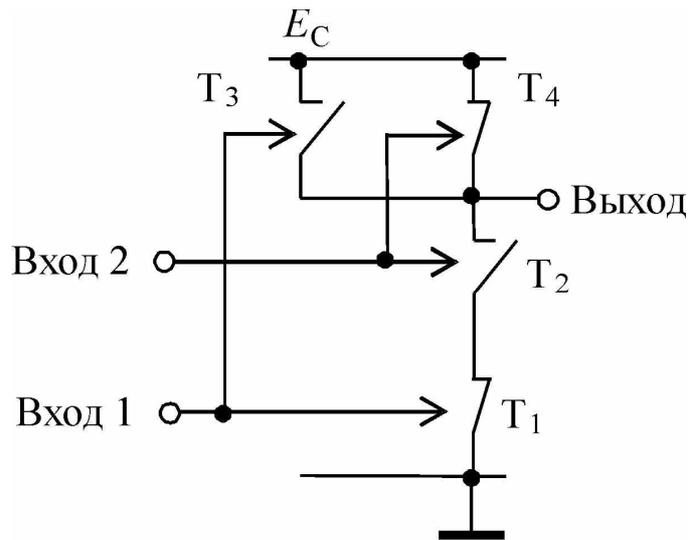


Рис. 6.24

Во всех этих случаях на выходе устанавливается высокий потенциал $U^1 = E_C$.

2. Если на оба входа подать высокий потенциал, равный напряжению питания, то для транзисторов T_3 и T_4 напряжение затвор-исток равно $U_{ЗИ} = E_C - E_C = 0$, что соответствует отсечке обоих транзисторов, так как напряжение затвор-исток меньше порогового напряжения. Для транзисторов T_1 и T_2 высокий потенциал на входах обеспечивает открытое состояние, однако цепь протекания тока от шины питания разорвана из-за отсечки транзисторов T_3 , T_4 . Открытое состояние полевых транзисторов с нулевым током возможно лишь при $U_{СИ1} = U_{СИ2} = 0$, поэтому на выходе устанавливается уровень логического нуля $U^0 = 0$.

Параметры и характеристики

1) Выполняемые функции И-НЕ, ИЛИ-НЕ, НЕ. (Логические функции И-НЕ и ИЛИ-НЕ обратимы.)

2) Переключательная характеристика имеет вид, рассмотренный в разделе **КМДП-ключ** (рис. 6.25).

* уровень логической 1 $U^1 = E_C$;

* уровень логического нуля $U^0 = 0$;

* логический перепад $\Delta U_{\text{лог}} = E_C$;

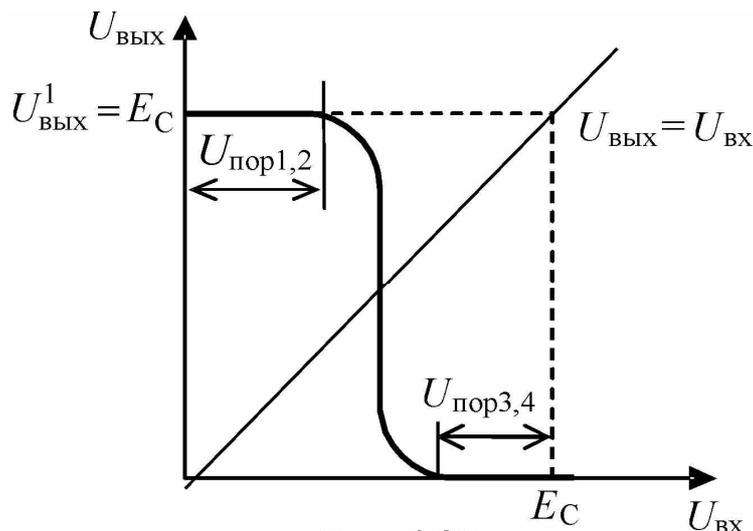


Рис. 6.25

* запас помехоустойчивости по уровню 0 $U_{\text{пом}}^0 = \min(U_{\text{пор}1}, U_{\text{пор}2})$;

* запас помехоустойчивости по уровню 1 $U_{\text{пом}}^1 = \min(U_{\text{пор}3}, U_{\text{пор}4})$.

Современные МДП-транзисторы имеют типичное значение порогового напряжения 1,3...1,5 В. Для нормальной устойчивой работы ЛЭ необходимо выполнение условия $E_C > |U_{\text{пор}1,2}| + |U_{\text{пор}3,4}|$, т.е. напряжение питания должно быть не менее 3 В. Если установить напряжение питания $E_C = 5$ В, то КМДП элемент совместим с ТТЛ-элементом по питанию и логическим уровням. КМДП-элемент может непосредственно (без дополнительных согласующих устройств) управлять одним ТТЛ-элементом.

3) Потребляемая мощность.

В статическом режиме мощность от источника питания не потребляется. Мощность от источника питания потребляется во время переходного процесса переключения из одного логического состояния в другое, когда могут быть одновременно открыты верхний и нижний ключи. В этом случае появляется сквозной ток от источника питания к земле. Динамическая потребляемая мощность расходуется на заряд паразитных емкостей схемы и собственных емкостей транзисторов. С увеличением частоты переключения, а также с увеличением выходной эквивалентной емкости потребляемая в процессе переключения мощность растет ($P_{\text{пот_дин}} = C_0 \cdot E_C^2 \cdot f_{\text{раб}}$) и догоняет ТТЛ на высоких частотах.

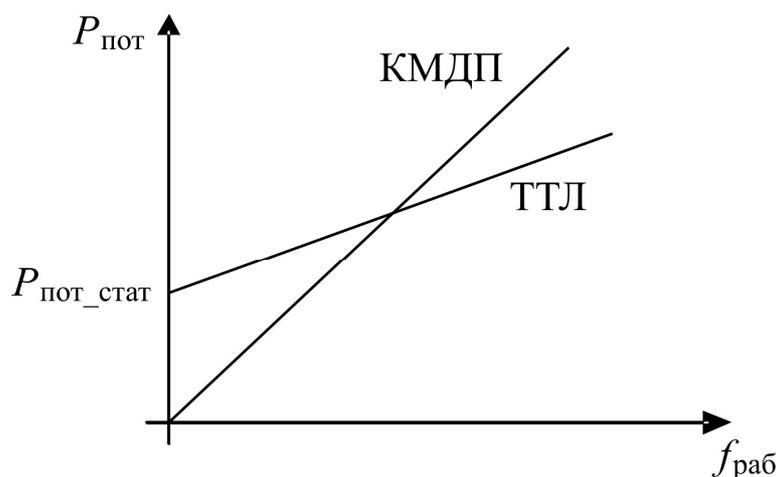


Рис. 6.26

4) Нагрузочная способность КМДП-логики связана с рабочей частотой, так как определяется суммарной входной емкостью нагрузочных элементов. Эквивалентная емкость на выходе ЛЭ $C_{\text{экв}} = C_0 + n \cdot C_{\text{вхЛЭ}}$ увеличивается с ростом количества нагрузочных ЛЭ, при этом увеличивается длительность переходного процесса переключения, а следовательно, уменьшается допустимая рабочая частота. Коэффициент разветвления по выходу обратно пропорционален рабочей частоте. Если оговорено допустимое значение $P_{\text{пот_дин}}$ или $f_{\text{раб}}$, то этим задана и нагрузочная способность ЛЭ.

В зависимости от серии нагрузочная способность КМДП-логики может быть до 50 ($k_{\text{раз}} = 50$), что примерно соответствует быстродействию ЛЭ в рамках $t_{\text{зд_р_ср}} = 10 \dots 100$ нс при $C_{\text{Н}} = 50$ пФ.

Основные области применения, где наилучшим образом проявляются свойства ИС на полевых транзисторах – это экономичные схемы с малым потреблением мощности среднего быстродействия (стандартные микропроцессоры), а также цифровые схемы с регулярной структурой, а именно:

- схемы памяти;
- программируемые логические матрицы ПЛМ и ПЛИС;
- схемы, передающие и получающие изображение, на приборах с зарядовой связью (ПЗС) и матрицы изображения.

Разрабатываются смешанные монолитные ИС на биполярных и КМДП-транзисторах, при этом БТ обеспечивают высокоточное преобразование аналоговых величин, а КМДП обработку преобра-

зованного в цифру сигнала. Наиболее перспективны смешанные схемы в устройствах обработки изображений и звуковых сигналов, распознавания образов, БИС устройств связи.

6.4. Работа ЛЭ на общую нагрузку

В БИС для экономии места часто по одной и той же шине передаются разные сигналы, например, входные и выходные данные, или управляющие сигналы, поэтому в схемотехнике БИС часто встречается подключение выходных выводов нескольких устройств к одной шине (рис. 6.27). Таким образом, все ЛЭ работают на «общую нагрузку».

При этом возникают проблемы следующего рода: базовые ЛЭ ТТЛ со сложным инвертором, ТТЛШ и КМДП-ЛЭ благодаря особому строению выходного каскада не терпят объединения по выходам. Суть проблемы можно описать с помощью структурной схемы выходных каскадов ЛЭ на рис. 6.28.

Двухтактный выходной каскад ТТЛ и КМДП может находиться в состоянии логической 1 или логического 0. В состоянии логической 1 на выходе верхний ключ выходного каскада ЛЭ замкнут, а

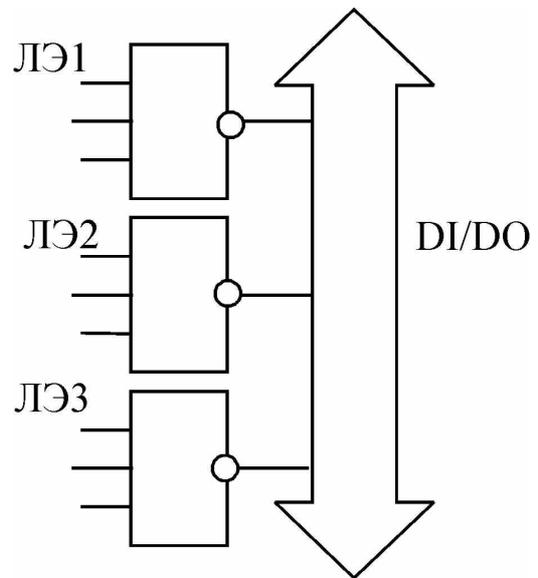
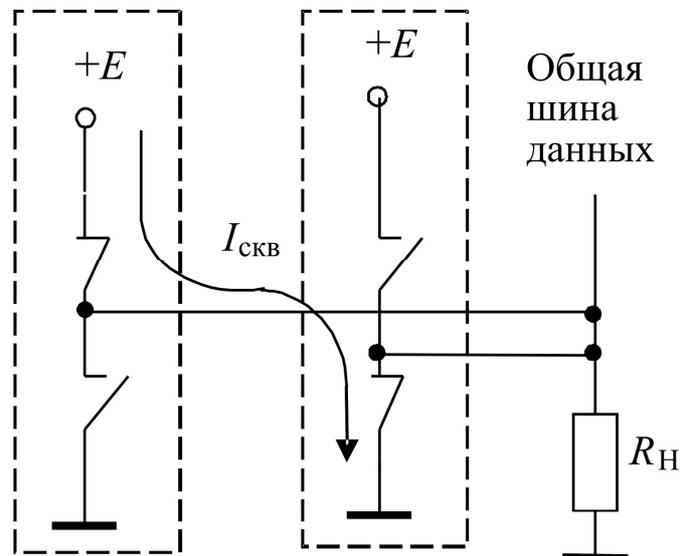


Рис. 6.27



Выход ЛЭ2
(состояние логической 1)

Выход ЛЭ1
(состояние логического 0)

Рис. 6.28

нижний разомкнут. В состоянии логического 0 – наоборот. Выходное сопротивление ЛЭ в обоих состояниях мало: 10...100 Ом. Если объединить выходы ЛЭ, находящихся в разных состояниях на одну нагрузку (шину), через замкнутые ключи выходных каскадов потечет сквозной ток равный $I_{\text{скв}} = \frac{E}{R_{\text{ВЫХ}}^0 + R_{\text{ВЫХ}}^1}$. При условии малости

выходных сопротивлений сквозной ток может превышать допустимый ток, и получится пробой, не говоря уже о том, что выходное напряжение на шине непредсказуемо.

Чтобы избежать больших токов и иметь однозначность логического уровня на шине, к шине одновременно должен быть подключен только один ЛЭ. Для работы на общую нагрузку используются специальные буферные элементы, имеющие кроме двух логических состояний еще третье, специфическое состояние выходного каскада. Третье выходное состояние соответствует обоим разомкнутым ключам выходного каскада, т.е. $R_{\text{ВЫХ}} = \infty$, поэтому подобное состояние называется еще высокоомным состоянием. Эквивалентная схема выходного каскада ЛЭ в третьем состоянии (а) и условно-графическое обозначение ЛЭ с тремя состояниями по выходу (б) приведены на рис. 6.29.

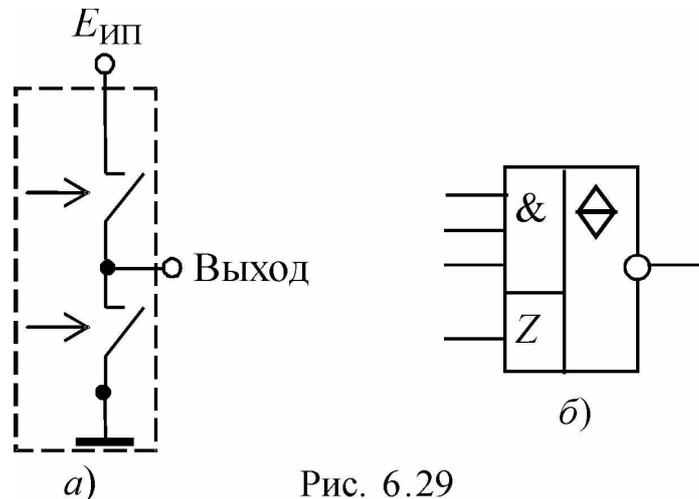


Рис. 6.29

Третье состояние обеспечивается подачей соответствующего логического сигнала на дополнительный вход ЛЭ. Сигнал и логический вход обозначается на схемах буквой Z (или OE – output enable). Выходное сопротивление в третьем состоянии $R_{\text{ВЫХ}Z} = R_Z = \infty$,

т.е. ЛЭ в третьем (высокоомном) состоянии не нагружает линию и не пропускает сквозной ток.

Схемное решение элементов с третьим состоянием по выходу зависит от технологии производства логических схем. В ТТЛ для получения третьего состояния используют обычно один из эмиттеров входного многоэмиттерного транзистора (рис. 6.30).

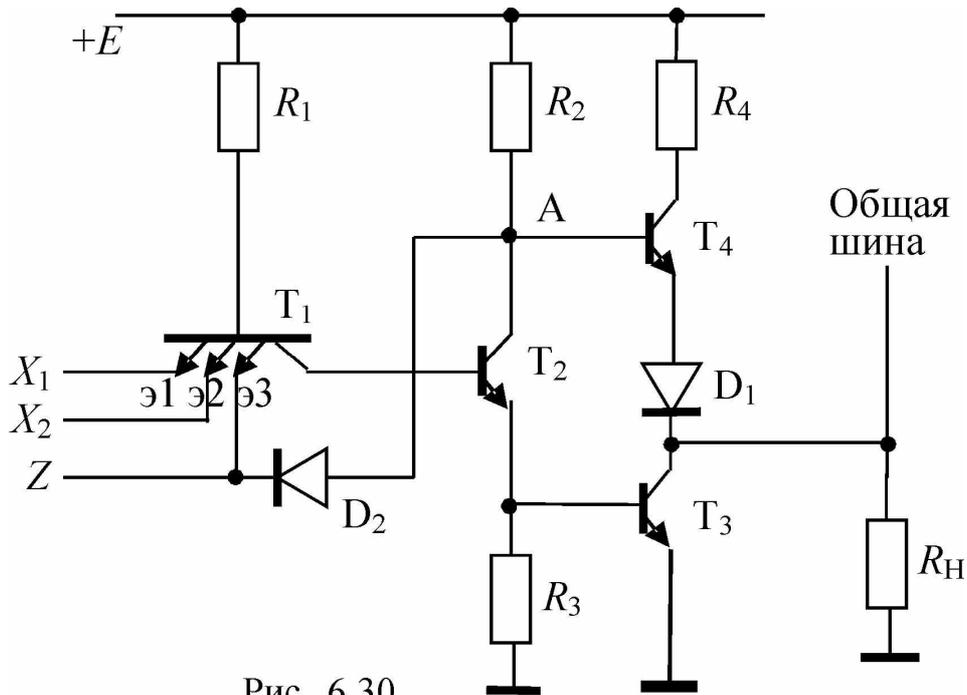


Рис. 6.30

Высокий потенциал (уровень логической 1) на входе Z запирает эмиттер э3. По другим двум эмиттерам схема работает как обычный двухвходовый логический элемент И-НЕ. Низкий потенциал на входе Z отпирает переход э3, тогда ток, текущий через сопротивление R_1 , ответвляется в эмиттер э3. Поскольку транзистор T_1 выполняет логическую функцию И, то логический 0 на любом из эмиттеров (входов) запирает транзистор фазорасщепителя T_2 , а следовательно, и ключевой выходной транзистор T_3 . На выходе должен был бы установиться высокий потенциал, соответствующий логической 1, однако низкий потенциал со входа Z через диод D_2 передается в точку A , так что и транзистор T_4 тоже оказывается в отсечке. Таким образом, точка выхода оказалась «оторвана» от земли с помощью закрытого транзистора T_3 и от шины питания с помощью закрытого транзистора T_4 . Потенциал на выходе прини-

мает значение, установленное на шине (нагрузке) с помощью других ЛЭ, подключенных к шине (нагрузке). Состояния выхода в зависимости от сигналов на информационных входах (X_1, X_2) и управляющем входе (Z) приведено в табл. 6.2.

Таблица 6.2

X_1	X_2	Z	Выход
0	0	1	1
0	1	1	1
1	0	1	1
1	1	1	0
x	x	0	Z

В третьем состоянии микросхема потребляет от источника питания малую мощность, так как выходное сопротивление велико, поэтому ЛЭ с тремя состояниями выгодны и энергетически.

Естественно, что при включении нескольких таких буферов на одну нагрузку (шину, магистраль) одновременно в третьем состоянии должны находиться все ЛЭ, кроме одного, устанавливающего потенциал на шине. То есть подача разрешающего сигнала $Z = 1$ допускается только для одного буфера.

Буферные схемы с тремя состояниями используются и в КМДП-логике. Один из вариантов предполагает отключение ЛЭ от шины питания и шины земли с помощью дополнительного инвертора на транзисторах T_5 и T_6 (рис. 6.31).

Чтобы одновременно открыть или одновременно закрыть транзисторы T_5 и T_6 , управляющие сигналы, подаваемые на затворы транзисторов T_5 и T_6 , должны быть в противофазе, т.е. требуется инверсия, а значит дополнительный инвертор ЛЭ_Z. Если $Z = 0$, то транзистор T_5 находится в отсечке, и благодаря инверсии сигнала Z с помощью дополнительного инвертора ЛЭ_Z, транзистор T_6 также находится в отсечке. На выходе $R_{\text{вых}Z} = \infty$. Потенциал точки F (потенциал на общей шине) определяется потенциалом, установленным на нагрузке другими ЛЭ. Ток через цепь T_1, T_2, T_5 и T_6 не течет. Если $Z = 1$, транзисторы T_5 и T_6 открыты и работают в крутой области ВАХ. Так как падение напряжения на каналах транзисто-

ров T_5 и T_6 $U_{СИ5,6} \approx 0$, наличие транзисторов T_5 и T_6 не оказывает существенного влияния на уровни логического 0 и логической 1 в точке F .

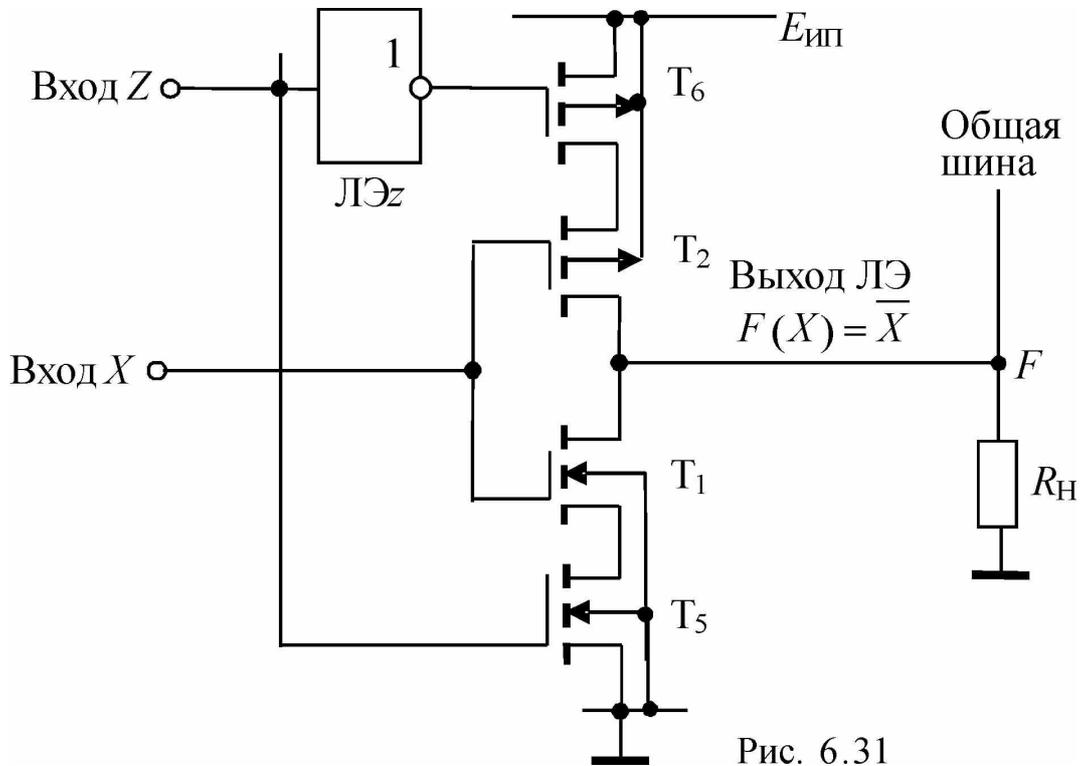


Рис. 6.31

Второй вариант (рис. 6.32) предполагает отключение точки выхода от общей нагрузки с использованием так называемого двунаправленного ключа на КМДП-транзисторах T_5 и T_6 .

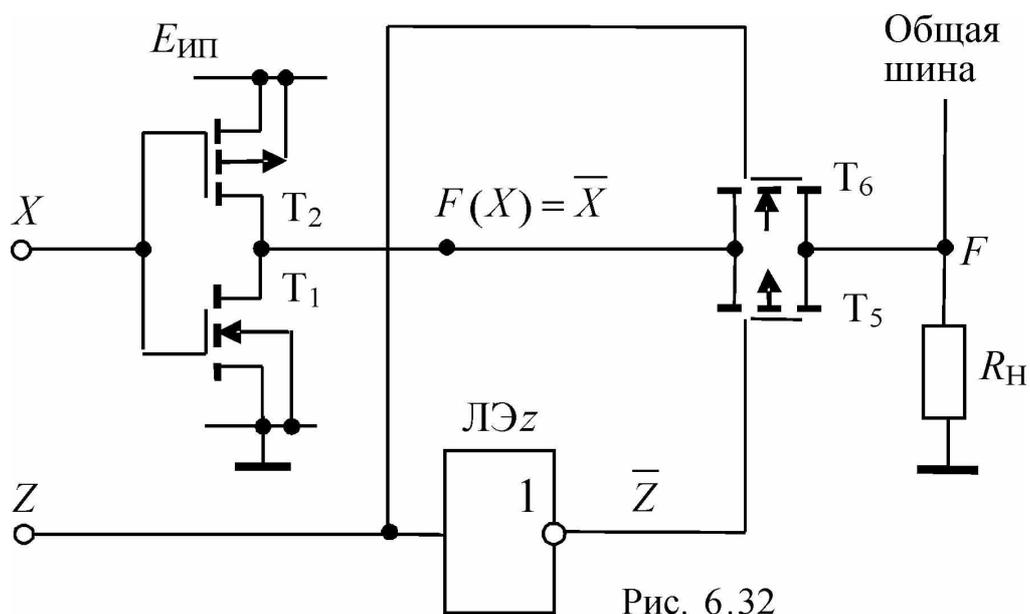


Рис. 6.32

Напряжения на затворах T_6 и T_5 находятся в противофазе. Потенциал истоков T_5 и T_6 – это выходной потенциал ЛЭ, работающего на общую нагрузку (точка F). Работу данного ЛЭ с учетом того, что $Z = U_{36} = \overline{U_{35}}$ и $F = U_{И5} = U_{И6}$, можно описать табл. 6.3.

Таблица 6.3

Z	F	Выходное напряжение	$U_{3И5}$ (состояние T_5)	$U_{3И6}$ (состояние T_6)
1	0	0	0 (отсечка)	$+E_{ИП}$ (открыт)
1	1	$E_{ИП}$	$-E_{ИП}$ (открыт)	0 (отсечка)
0	0	0	$+E_{ИП}$ (отсечка)	0 (отсечка)
0	1	$E_{ИП}$	0 (отсечка)	$-E_{ИП}$ (отсечка)

Если $Z = 1$, то в зависимости от напряжения в точке F открыт либо T_5 , либо T_6 , и состояние магистрали определяется выходным напряжением рабочего ЛЭ на транзисторах T_1, T_2 . Если $Z = 0$, оба транзистора T_5 и T_6 оказываются в отсечке независимо от состояния выхода рабочего ЛЭ (точка F). Выход рабочего ЛЭ оторван от нагрузки разомкнутым ключом. Таким образом, при $Z = 1$ разрешено считывание выходного состояния ЛЭ на магистраль, а при $Z = 0$ запрещено. К малым выходным сопротивлениям ЛЭ в обоих логических состояниях добавляется малое сопротивление замкнутого двунаправленного ключа, так что выходное сопротивление ЛЭ увеличивается незначительно.

Контрольные вопросы

1. Какие значения могут принимать входные и выходные сигналы логических элементов?
2. Нарисуйте схему ДТЛ. Какими элементами схемы определяются логические уровни ДТЛ?
3. Чем ограничена нагрузочная способность элемента ДТЛ?
4. В чем различие времен задержки распространения сигнала и задержки выходного сигнала?
5. Опишите принцип работы ТТЛ с простым инвертором.

6. Зачем нужен фазорасщепитель в схеме ТТЛ со сложным инвертором?
7. Сравните переключательные характеристики ТТЛ с простым и сложным инверторами.
8. В чем особенность ТТЛШ по сравнению с ТТЛ со сложным инвертором?
9. Каковы преимущества и недостатки КМДП-логики по сравнению с ТТЛ?
10. Какие сложности возникают при работе «на общую нагрузку»?
11. Что такое третье состояние логического элемента?

7. ИМПУЛЬСНЫЕ УСТРОЙСТВА НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

На основе базовых логических элементов (ЛЭ) строятся цифровые схемы, у которых входные и выходные сигналы являются двоичными (булевы).

Как правило, в любую серию ЛЭ, изготовленных по одной технологии (ДТЛ, ТТД, КМДП, ЭСЛ), входит набор элементов, выполняющих разные логические функции с разным количеством входных переменных. Как известно из булевой алгебры, любые логические функции могут быть записаны через небольшой набор простейших булевых функций. Такой набор необходимых и достаточных логических функций называется логическим базисом. В логическом базисе может быть три (НЕ, И, ИЛИ) или даже одна булева функция (например, одна функция И-НЕ составляет логический базис). На принципиальных схемах логическая выполняемая функция И обозначается знаком $\&$, а ИЛИ – знаком 1 (рис. 7.1).

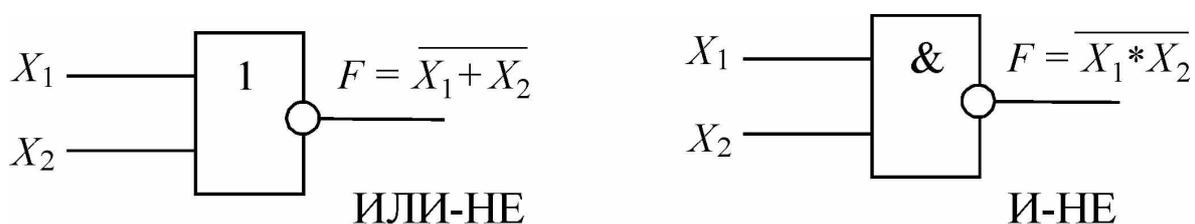


Рис. 7.1

Стандартные ЛЭ, изготовленные по технологии ТТЛ, ТТЛШ, КМДП, выполняют функцию И-НЕ. Однако в сериях этих элементов включены и ЛЭ, выполняющие другие логические функции. Статические и динамические параметры ЛЭ определяются выбранной серией.

Цифровые схемы делятся на комбинационные (шифраторы, дешифраторы, мультиплексоры и демультиплексоры, сумматоры), в которых выходной сигнал зависит только от комбинации сигналов, поступающих в текущий момент времени, и последовательностные схемы (триггеры, счетчики, регистры и т.п.), в которых выходные сигналы зависят не только от комбинации входных, но и от предыдущего состояния схемы, а значит, от последовательности

подачи входных сигналов. Говорят, что последовательностные схемы обладают памятью, т.е. «помнят» предыдущую комбинацию входных сигналов.

Помимо чисто цифровых устройств на ЛЭ можно строить импульсные устройства, такие как формирователи импульсов, селекторы по длительности, дискриминаторы по амплитуде и т.д.

В данном курсе рассматриваются только два типа импульсных устройств на ЛЭ: формирователи импульсов по длительности и генераторы прямоугольных сигналов.

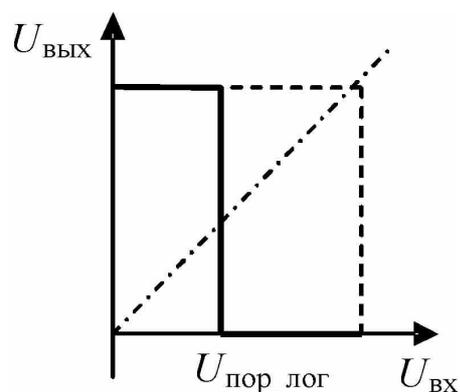


Рис. 7.2

Для описания работы импульсных устройств на ЛЭ удобно представлять ЛЭ как «черный ящик», обладающий ступенчатой переключательной функцией. Это означает, что переключение между логическими нулем и единицей происходит при значении входного напряжения, равном напряжению порога переключения ($U_{\text{вх}} = U_{\text{пор_лог}}$), а ширина активной зоны входного напряжения равна 0.

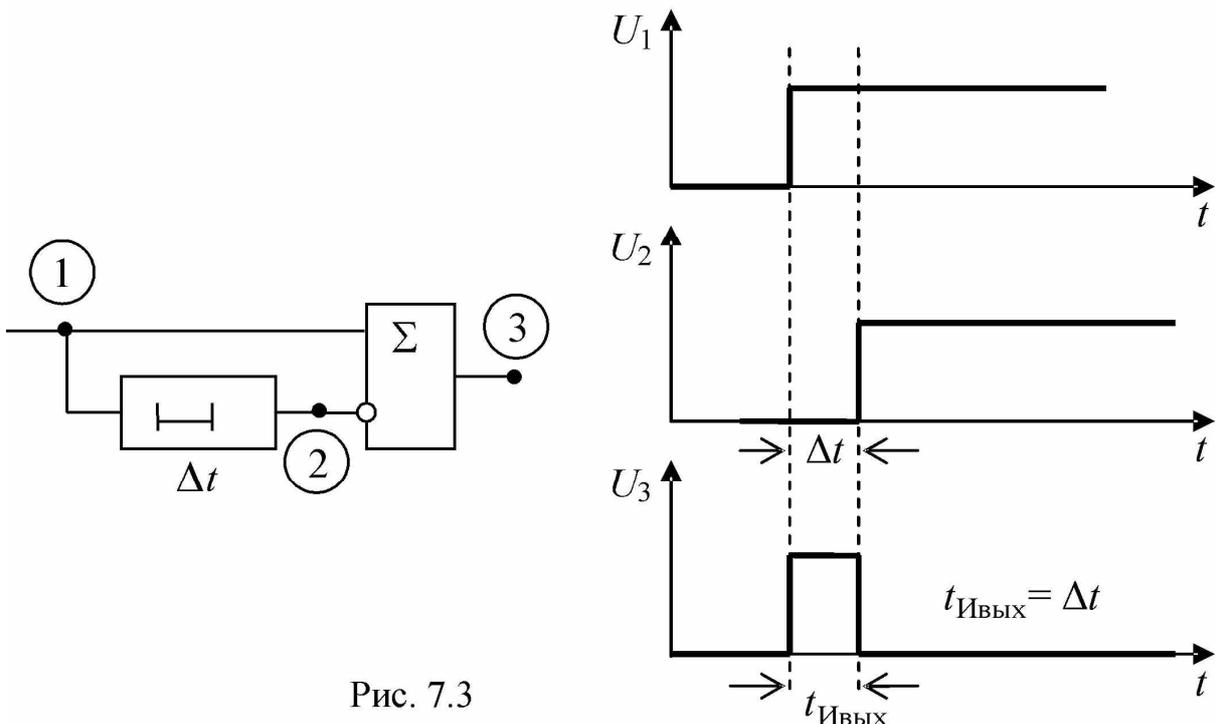
7.1. Формирователи импульсов по длительности

Формирование импульсов по длительности предусматривает получение на выходе устройства импульса напряжения с заданной длительностью. При использовании логических элементов для формирования импульса амплитуда импульса определяется величиной логического перепада. Входной сигнал, из которого формируется импульс заданной длительности, представляет собой либо короткий импульс, либо перепад «бесконечной длительности». Длительность выходного импульса задается внутренними элементами формирователя и не должна зависеть от длительности входного сигнала, колебаний напряжений источников питания и других источников нестабильности.

7.1.1. Формирование импульса заданной длительности из перепада

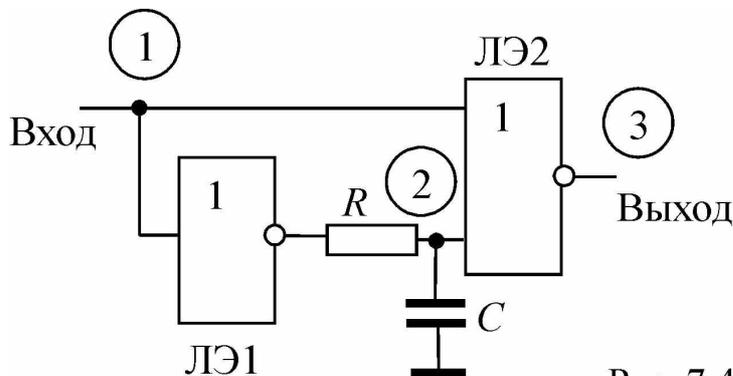
Для формирования импульсов по длительности из перепада используется так называемый *разностный* принцип.

Структурная схема формирователя, построенного по разностному принципу, содержит вычитатель и схему задержки (рис. 7.3). Выходное напряжение вычитателя равно разности двоичных напряжений на его входах ($U_3 = U_1 - U_2$). С точки зрения логических операций, вычитатель – это логический сумматор на два входа с инверсией по одному из них. Логический сумматор реализует логическое сложение, т.е. логическую функцию ИЛИ, а инверсию можно организовать с помощью инвертора на одном из входов. Для формирования импульса одно из входных напряжений (U_1 или U_2) задерживается на величину Δt . Задержка для задания длительности импульса реализуется с помощью реактивных элементов, позволяющих накапливать и рассеивать энергию. Главным образом, это конденсаторы, так как индуктивности редко используют в микроэлектронике из-за низкой технологичности. Другой вариант временной задержки использует время задержки распространения сигнала самих логических элементов.



А. Реализация формирователя на ЛЭ с интегрирующей RC-цепью

Схема формирователя с интегрирующей RC-цепью приведена на рис. 7.4. Логический перепад (длинный импульс) поступает одновременно на один из входов логического элемента ЛЭ2, выполняющего функцию ИЛИ-НЕ, и на инвертор ЛЭ1. Переключательные характеристики обоих ЛЭ представляют собой перепад от уровня логической 1 до уровня логического 0 при входном напряжении, равном порогу переключения $U_{вх} = U_{пор_лог}$, как показано на рис. 7.2. С выхода ЛЭ1 инвертированный перепад поступает на интегрирующую RC-цепь, из-за чего в точке 2 перепад преобразуется в экспоненту с постоянной времени $\tau \approx R \cdot C$. (Приближенное равенство используется потому, что в выражении для τ не учтены входные и выходные сопротивления ЛЭ, т.е. предполагается, что $R_{вхЛЭ} = \infty$ и $R_{выхЛЭ} = 0$.) Напряжение в точке 2 воспринимается логическим сумматором ЛЭ2 как логическая 1 на входе, если оно выше порога переключения $U_2 > U_{пор_лог}$, и как логический 0 на входе, если оно ниже порога переключения $U_2 < U_{пор_лог}$.



X1	X2	ИЛИ-НЕ
0	0	1
0	1	0
1	0	0
1	1	0

Рис. 7.4

Принцип работы формирователя можно пояснить по временным диаграммам, которые показывают изменения напряжений в точках 1, 2, 3 формирователя (рис. 7.5). На выходе элемента ИЛИ-НЕ (точка 3) уровень логической 1 устанавливается только в том случае, если на обоих входах ЛЭ2 держится уровень логического 0. Эта ситуация создается в данном формирователе только в интерва-

ле между временами t_3 и t_4 , где и формируется выходной положительный импульс.

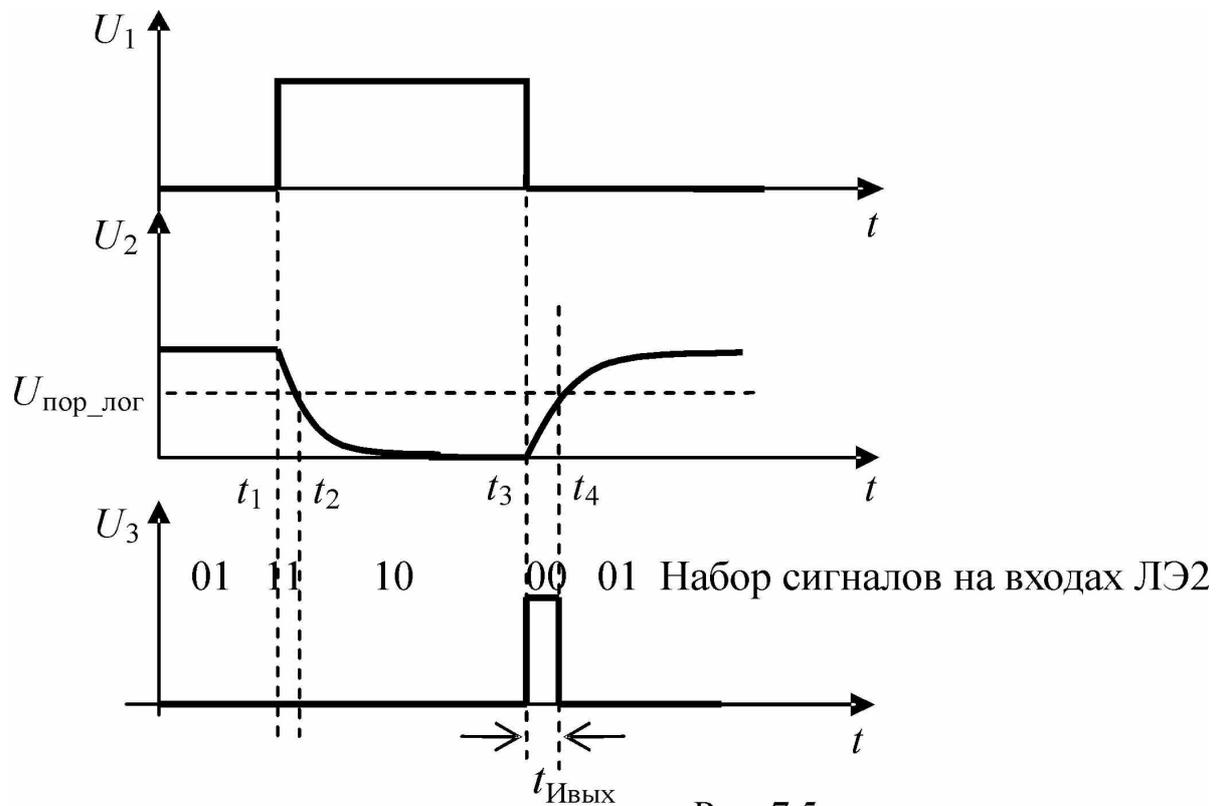


Рис. 7.5

Оценим длительность импульса на выходе формирователя. Начиная с момента t_3 , зависимость напряжения в точке 2 от времени можно описать экспонентой $U_2(t) = U^1 \cdot \left(1 - \exp\left(-\frac{t}{\tau}\right)\right)$. Длительность импульса на выходе равна интервалу времени, в течение которого напряжение на входе 2 ЛЭ2 меньше порога переключения.

$$t_{\text{ИВЫХ}} = \tau \cdot \ln \frac{U^1 - U^0}{U^1 - U_{\text{пор_лог}}}$$

Для характеристики качества формирователя важна стабильность длительности выходного импульса. Стабильность $t_{\text{ИВЫХ}}$ зависит от стабильности величин логического перепада, порога переключения ЛЭ и τ .

Подобные формирователи реализуются на ЛЭ, изготовленных как по биполярной технологии (ТТЛ), так и по технологии КМДП. Однако при расчете длительности формируемого импульса следует учитывать, что к времязадающему сопротивлению R добавляется выходное сопротивление ЛЭ1, а конденсатор C шунтируется входным сопротивлением и входной емкостью логического элемента ИЛИ-НЕ. В общем случае входное и выходное сопротивления ЛЭ нелинейны и зависят от состояния ЛЭ (0 или 1). Проще рассчитать подобный формирователь на КМДП-логике, благодаря тому, что входное сопротивление ЛЭ на МДП-транзисторах бесконечно большое и поэтому не шунтирует конденсатор C . Значением входной емкости $C_{\text{вхЛЭ}}$ по сравнению с C можно пренебречь; выходные сопротивления КМДП в обоих состояниях по выходу примерно равны и невелики (~ 100 Ом). Порог переключения можно считать равным половине напряжения питания и достаточно стабильным. В этом случае длительность импульса, формируемого формирователем на КМДП-логике с интегрирующей цепью, задается только значением постоянной времени $\tau = RC$, и не зависит от напряжения источника питания:

$$t_{\text{Ивых}} = \tau \cdot \ln \frac{E_{\text{ИП}}}{E_{\text{ИП}} - U_{\text{пор_лог}}} = RC \cdot \ln 2 \approx 0,7 \cdot RC .$$

Б. Реализация разностного принципа формирования с использованием собственной задержки распространения ЛЭ

Если требуется получить импульс малой длительности, можно использовать для задержки собственное время задержки распространения сигнала ЛЭ ($t_{\text{зд_р_ср}}$). Так как время задержки распространения сигнала ЛЭ невелико, то для получения импульсов заметной длительности необходимое значение времени задержки Δt набирают путем последовательного включения нескольких ЛЭ, так что суммарная задержка равна $\Delta t = n \cdot t_{\text{зд_р_ср}}$. Чтобы обеспечить инверсию сигнала на входе 2 логического элемента, выполняющего функцию ИЛИ-НЕ, количество ЛЭ, включенных в последовательную цепочку, должно быть нечетным. Схема формирователя приведена на рис. 7.6.

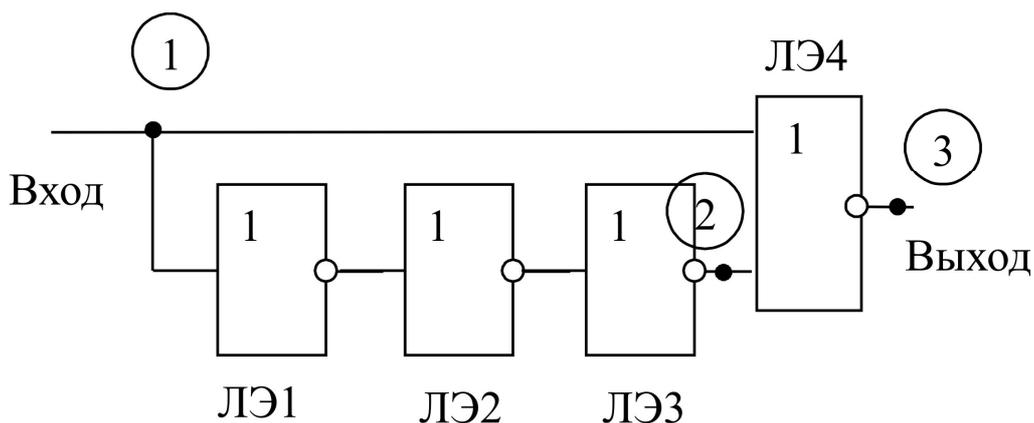


Рис. 7.6.

Входной перепад одновременно поступает на вход ЛЭ1 и на один из входов ЛЭ4. Суммарное время задержки сигнала относительно входного перепада на втором входе ЛЭ4 равно $\Delta t = 3 \cdot t_{зд_p_cp}$, это время и определяет длительность формируемого на выходе импульса. В общем случае $t_{Ивых} = n \cdot t_{зд_p_cp}$, где n – нечетное количество ЛЭ в цепи задержки.

Стабильность длительности выходного импульса определяется разбросом среднего времени задержки распространения сигнала $t_{зд_p_cp}$. Замена ЛЭ приводит к изменению длительности выходного импульса.

7.1.2. Формирователь на ЛЭ с положительной ОС

Для формирования импульса заданной длительности из короткого импульса необходима схема с элементами, способными накапливать стандартные порции энергии и по запускающему сигналу выделять ее. Таким элементом является конденсатор, который включается в цепь положительной ОС. Положительная ОС необходима, чтобы по петле ОС не было ослабления сигнала. Схема формирователя приведена на рис. 7.7.

ЛЭ1, выполняющий логическую функцию ИЛИ-НЕ, имеет два входа, один из которых используется как управляющий (для запускающего сигнала), а второй для сигнала ОС. Конденсатор C включен между входом ЛЭ1 и выходом ЛЭ2. Так как в петле ОС сигнал инвертируется на каждом инверторе ЛЭ1 и ЛЭ2, то ОС через конденсаторы оказывается положительной (общий сдвиг фазы по пет-

ле ОС 2π). Резистор R , обеспечивающий путь тока заряда и разряда конденсатора, включается на общую шину. Амплитуда выходного сигнала равна логическому перепаду ЛЭ2. Амплитуда запускающего сигнала также равна логическому перепаду.

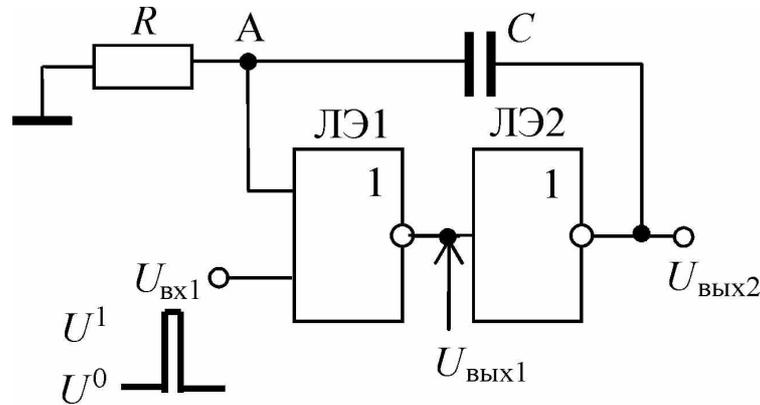


Рис. 7.7

Принцип работы

В исходном состоянии на управляющем входе установлено напряжение логического 0. По постоянному току конденсатор представляет собой разрыв, поэтому в исходном состоянии в точке А также нулевой потенциал. На выходе ЛЭ1 в соответствии с таблицей истинности логической функции ИЛИ-НЕ ($U_{\text{ВХ1}} = U_{\text{ВХ2}} = U^0$, $U_{\text{ВЫХИЛИ-НЕ}} = U^1$) устанавливается высокий уровень напряжения, соответствующий логической 1, а на выходе ЛЭ2 – низкий, соответствующий логическому 0. Напряжение на конденсаторе равно $U_C = U_A - U_{\text{ВЫХ2}} = 0$. Это устойчивое состояние схемы. Чтобы вывести формирователь из этого состояния, необходимо подать внешний, запускающий сигнал на управляющий вход ЛЭ1.

Временные диаграммы работы формирователя приведены на рис. 7.8. Благодаря тому, что ЛЭ1 выполняет функцию ИЛИ-НЕ, уровень логической 1, появившийся на управляющем входе в момент t_0 , переводит ЛЭ1 в состояние логического 0 по выходу, а следовательно, на выходе ЛЭ2 в момент подачи запускающего сигнала t_0 формируется уровень логической 1 (пренебрегая временем задержки распространения сигнала, полагаем, что ЛЭ переключается из одного состояния в другое мгновенно). Выходной логиче-

ский перепад через конденсатор C (который в момент перепада работает как короткое замыкание) поступает в точку A (на второй вход ЛЭ1). Теперь на обоих входах ЛЭ1 уровни логической 1. Запускающий сигнал на управляющем входе можно снимать, так как новое состояние поддерживается внутренними потенциалами схемы.

Данное состояние ($U_{\text{вых1}} = U^0$, $U_{\text{вых2}} = U^1$) является временно-устойчивым, так как, хотя на выходе напряжение держится на уровне логической 1, с момента t_0 конденсатор начинает заряжаться через сопротивление R , и потенциал точки A меняется, стремясь к своему исходному значению, равному напряжению общей шины (земли), т.е. к нулю.

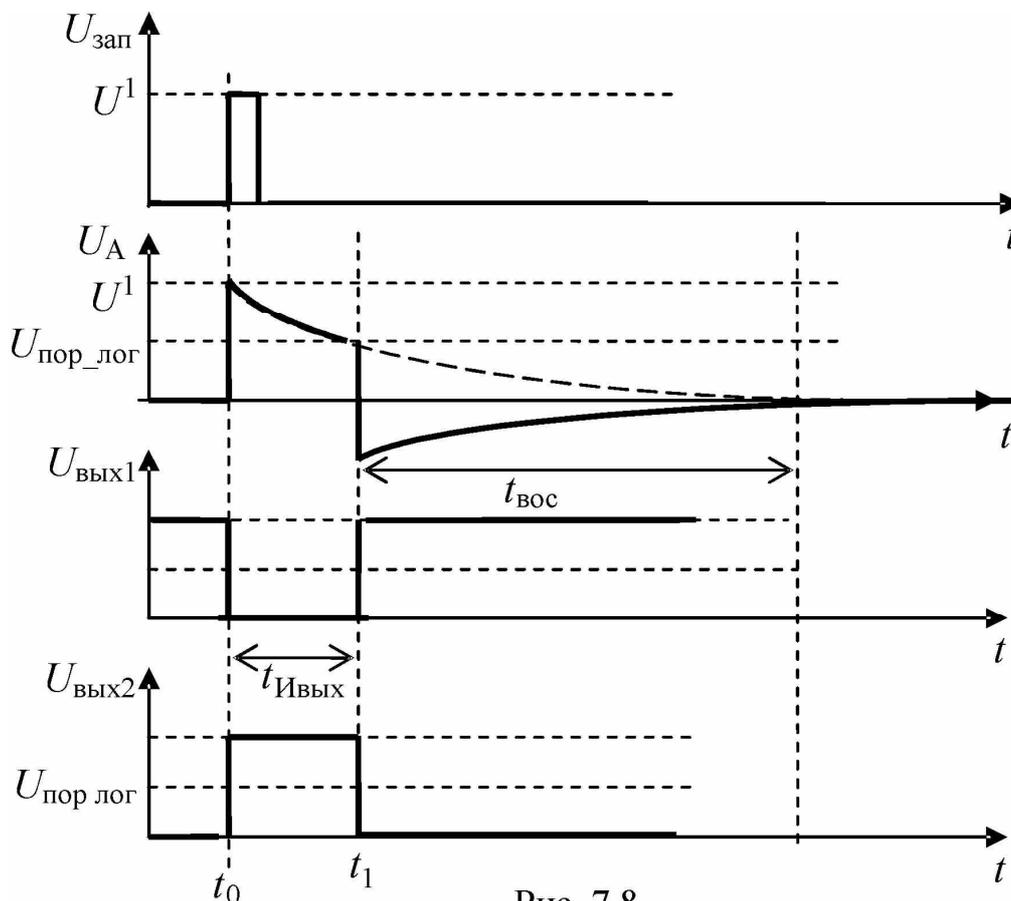


Рис. 7.8

Потенциал точки A уменьшается по мере заряда конденсатора по экспоненте $U_A(t) = U^1 \cdot \exp\left(-\frac{t}{\tau}\right)$, где $\tau = R \cdot C$ – постоянная времени заряда конденсатора (естественно, что для повышения

точности расчетов необходимо учитывать величины входных и выходных сопротивлений ЛЭ). Когда напряжение в точке А достигает значения напряжения переключения $U_{\text{пор_лог}}$, логические элементы ЛЭ1 и ЛЭ2 переключаются в исходное состояние (соответственно, логическая 1 на выходе ЛЭ1 и логический 0 на выходе ЛЭ2), а следовательно, заканчивается формирование выходного импульса. Длительность выходного импульса, таким образом, равна времени изменения потенциала точки А от уровня логической 1 до уровня

$$\text{порогового напряжения ЛЭ: } t_{\text{ИВЫХ}} = \tau \cdot \ln \left(\frac{\Delta U_{\text{лог}}}{U_{\text{пор_лог}}} \right).$$

По окончании импульса (момент t_1) все потенциалы в отслеживаемых точках вернулись к исходным значениям, кроме U_A . В точке А появляется отрицательный скачок напряжения (с выхода ЛЭ2), равный логическому перепаду, т.е. потенциал точки А становится равным $U_A(t_1) = U_{\text{пор_лог}} - \Delta U_{\text{лог}} < 0$. После окончания выходного импульса это напряжение также должно вернуться в исходное состояние логического 0. Интервал времени, в течение которого восстанавливается значение потенциала точки А, называется временем восстановления. Длительность времени восстановления связана с разрядом конденсатора с постоянной времени $\tau = RC$. С точностью 5 % время восстановления можно считать равным $t_{\text{вос}} = 3 \cdot \tau = 3 \cdot RC$.

Максимальная частота запуска формирователя определяется суммой $t_{\text{ИВЫХ}}$ и $t_{\text{вос}}$: $f_{\text{зап_макс}} = \frac{1}{t_{\text{ИВЫХ}} + t_{\text{вос}}}$. Если запускать формирователь заново прежде, чем восстановятся токи и напряжения в схеме, длительность выходного импульса не будет стабильной.

Длительность запускающего импульса, с одной стороны, ограничена временем переключения ЛЭ, связанным со средним временем задержки распространения сигнала. Минимальная длительность запускающего импульса должна быть больше $t_{\text{Изап_мин}} > 2 \cdot t_{\text{зд_р_ср}}$, чтобы успели переключиться оба ЛЭ. С другой стороны, максимальная длительность запускающего импульса

не должна превышать расчетную длительность формируемого выходного импульса $t_{\text{Изап_макс}} < t_{\text{Ивых}}$.

Подобную схему формирователя можно создать и на ЛЭ, выполняющих логическую функцию И-НЕ. При этом резистор R подключается к источнику питания, а запускающий импульс – инверсный.

Такие схемы также называют одновибраторами, они формируют один импульс заданной длительности на каждый запускающий сигнал. Принцип действия одновибратора совпадает с принципом действия релаксационных генераторов, поэтому часто эти схемы рассматриваются в разделе «Генераторы импульсов на ЛЭ в ждущем (заторможенном) режиме».

7.2. Генераторы прямоугольных импульсов на ЛЭ

7.2.1. Система параметров генераторов

Генераторы прямоугольных импульсов – это устройства, вырабатывающие на выходе последовательность импульсов с короткими фронтами ($t^{01}, t^{10} \ll t_{\text{И}}, t_{\text{П}}$). Генераторы могут работать в автоколебательном режиме (без внешнего управляющего сигнала), выдавая непрерывную последовательность импульсов с заданной частотой, и в ждущем (заторможенном) режиме. В ждущем режиме устройство ждет управляющего (запускающего) импульса и, получив его, генерирует один или другое заданное количество импульсов (генераторы пачки импульсов).

Выходные сигналы генераторов характеризуются следующими параметрами (рис. 7.9):

* длительность импульса $t_{\text{И}}$;

* длительность паузы $t_{\text{П}}$;

* период повторения импульсов $T = t_{\text{И}} + t_{\text{П}}$, или частота повто-

рения импульсов $f = \frac{1}{2 \cdot \pi \cdot T} = \frac{1}{2\pi(t_{\text{И}} + t_{\text{П}})}$;

* скважность $Q = \frac{T}{t_{И}}$, или коэффициент заполнения $K_{зап} = \frac{1}{Q} = \frac{t_{И}}{T}$. Эта величина показывает, какую часть периода занимает импульс.

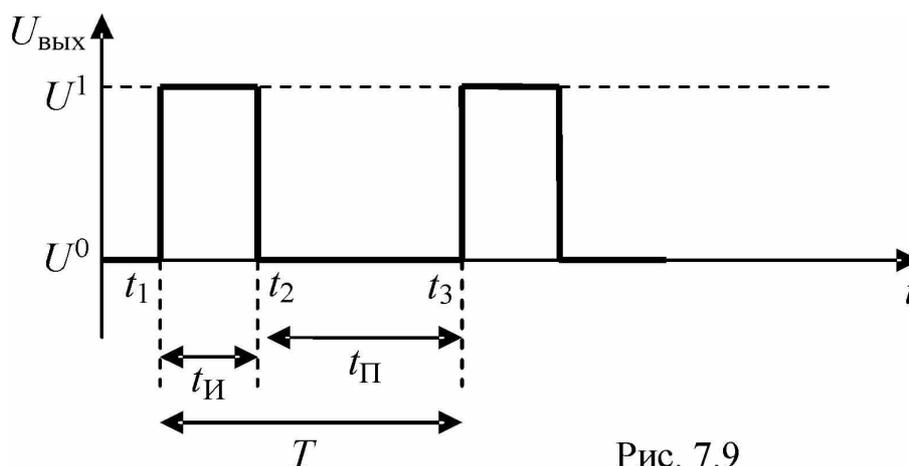


Рис. 7.9

В ждущем режиме частота повторения импульсов определяется частотой подачи внешнего запускающего сигнала. При этом следует помнить, что частота запуска ограничена временем восстановления исходного режима в схеме генератора после формирования очередного импульса.

Кроме временных характеристик, к параметрам генератора относятся амплитуда импульсов и нагрузочная способность. Эти параметры полностью определяются типом логических элементов, на которых построена схема генератора.

В зависимости от принципа работы генераторы делятся на две большие группы:

- 1) Релаксационные генераторы, которые используют частотно-зависимые положительные ОС;
- 2) Генераторы с задержанной ОС, которые используют временные задержки в цепях ОС.

7.2.2. Релаксационные генераторы

Принцип работы релаксационного генератора основан на свойстве реактивного элемента (L, C) запасать энергию и рассеивать ее.

Цепи ОС включают в себя реактивные элементы с частотно-зависимыми характеристиками. Чтобы обеспечить быстрое переключение ЛЭ из одного статического состояния в другое (из 0 в 1 и наоборот), используется положительная ОС, которая обеспечивает в момент переключения бесконечно большое усиление сигнала (регенеративный процесс). В течение этапа релаксации в схеме происходит изменение внутренних токов и напряжений благодаря изменению энергии в реактивных элементах. Схемы с конденсаторами в цепях ОС называются мультивибраторами, а схемы с индуктивностями в цепях ОС называются блокинг-генераторами. В интегральной схемотехнике преимущественное распространение получили мультивибраторы, так как конденсаторы технологически проще в изготовлении. Обычно выпускают монолитные или гибридные интегральные схемы релаксаторов с внутренней емкостью, задающей максимальную частоту работы генератора (минимальный период). Для изменения частоты используются внешние навесные конденсаторы.

Частотно-зависимые элементы в цепях ОС релаксаторов называют *времязадающими* или *хронирующими*. Временные интервалы работы генераторов-релаксаторов (длительности импульса и паузы) задаются временем перезаряда емкости конденсатора до определенного уровня (чаще всего, до порога переключения ЛЭ $U_{\text{пор_лог}}$) через сопротивления внутренних цепей ЛЭ (входные и выходные сопротивления) и/или внешние навесные резисторы.

Можно построить релаксатор с одной или двумя времязадающими цепями. В первом случае длительности импульса и паузы задаются одной и той же постоянной времени перезаряда конденсатора, во втором случае длительность импульса задается одной хронирующей цепью, а длительность паузы – другой.

Для простоты объяснения работы схем генераторов будем использовать ЛЭ на КМДП-транзисторах, у которых статические параметры близки к идеальным, а именно:

* входные токи равны 0, входное сопротивление равно ∞ в обоих состояниях по входу;

* уровень логического 0 равен 0, а уровень логической 1 равен напряжению источника питания ЛЭ ($U^1 = E$);

* во многих случаях приближенно можно считать, что напряжение переключения ЛЭ $U_{\text{пор_лог}} \approx \frac{E}{2}$. Кроме того, будем считать, что ЛЭ переключается из состояния логического 0 в 1 и наоборот мгновенно, т.е. является безынерционной схемой.

При этом все сказанное ниже справедливо для ЛЭ, изготовленных по любой технологии, с учетом конечных и нелинейных значений входных и/или выходных сопротивлений, пороговых и логических уровней.

А. Релаксационные генераторы на логических элементах с двумя времязадающими цепями

Схема генератора с двумя времязадающими цепями (рис. 7.10,а) симметрична по начертанию. Генератор имеет два парафазных выхода, что позволяет снимать одновременно две непрерывные последовательности импульсов, инвертированные относительно друг друга (рис. 7.10,б). Конденсаторы C_1 и C_2 , включенные между выходом ЛЭ2 и входом ЛЭ1 и выходом ЛЭ1 и входом ЛЭ2 соответственно, создают частотно-зависимую положительную ОС.

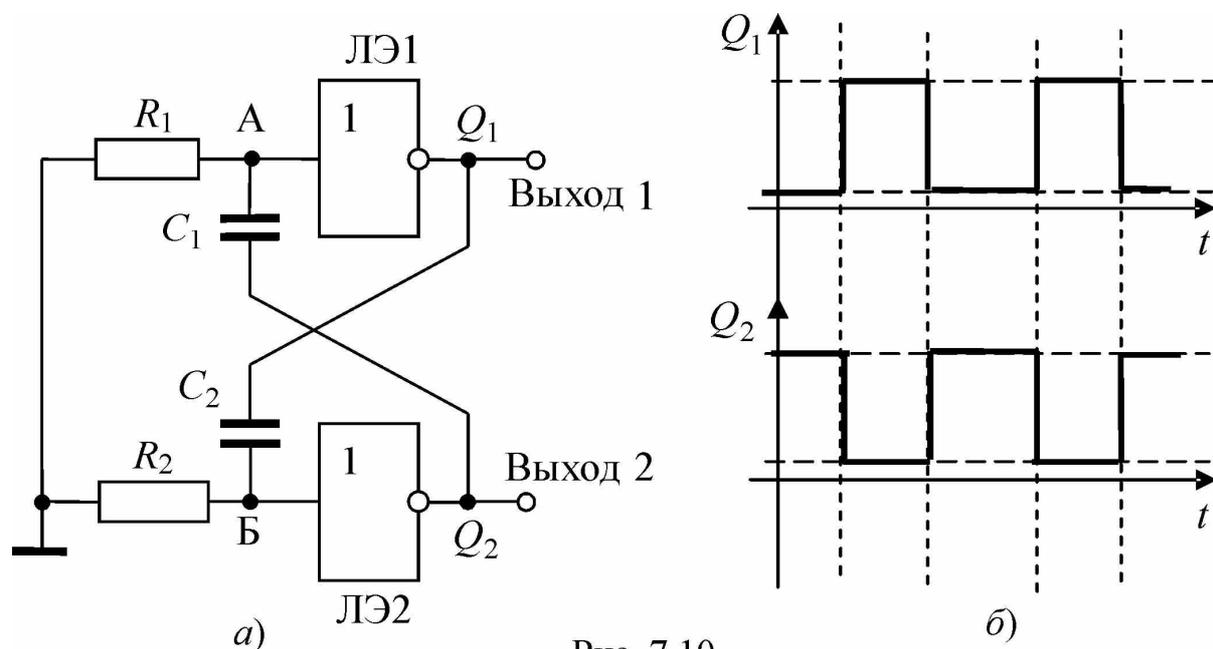


Рис. 7.10

Благодаря малейшей асимметрии схемы при включении питания логических элементов на выходах устанавливаются противофазные уровни напряжения.

Пусть на выходе ЛЭ1 низкий потенциал, а на выходе ЛЭ2 – высокий: $U_{\text{вых1}} = U^0 = 0$; $U_{\text{вых2}} = U^1 = E$. Это означает, что потенциал в точке А (вход ЛЭ1) должен быть больше порога переключения ЛЭ ($U_A > U_{\text{пор_лог}}$), а потенциал в точке Б (вход ЛЭ2) должен быть меньше порога переключения $U_B < U_{\text{пор_лог}}$.

Таким образом, для момента времени $t < t_1$ относительно точки А действует эквивалентная схема, состоящая из резистора R_1 и конденсатора C_1 (рис. 7.11).

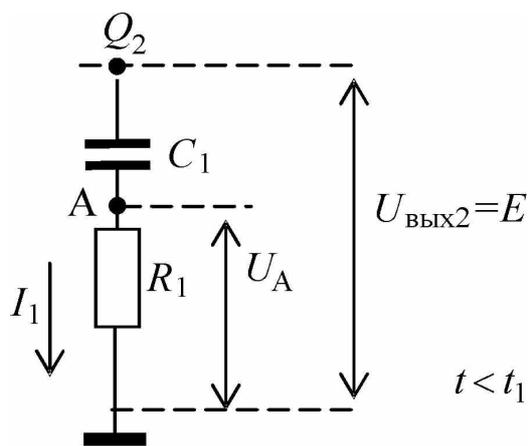


Рис. 7.11

Положительный потенциал точки А ($U_A > U_{\text{пор_лог}}$) обеспечивает протекание тока I_1 (от + к -) по сопротивлению R_1 . В данной схеме ток I_1 является током заряда

конденсатора C_1 . Потенциал точки А уменьшается, стремясь к уровню общей шины земли. Однако точка А является входом ЛЭ1, который имеет ступенчатую переключательную характеристику с напряжением переключения $U_{\text{пор_лог}}$. Поэтому, как только потенциал точки А достигает значения порога переключения, что происходит в момент времени $t = t_1$ ($U_A(t_1) = U_{\text{пор_лог}}$), ЛЭ1 переключается из состояния логического 0 по выходу в состояние логической 1. На выходе ЛЭ1 получим положительный перепад напряжения с амплитудой, равной логическому перепаду, и фронтом $t^{01} \approx 0$. Благодаря тому, что конденсатор C_2 в момент перепада работает как короткое замыкание, на входе ЛЭ2 (точка Б) появляется такой же точно положительный перепад, что приводит к переключению ЛЭ2 из состояния логической 1 в состояние логического 0. На выходе ЛЭ2 образуется отрицательный перепад с амплитудой $\Delta U_{\text{лог}}$ и фронтом $t^{10} \approx 0$. Этот перепад, в свою очередь, через конденсатор C_1 попадает на вход ЛЭ1, что приводит к появлению отрицатель-

ного напряжения в точке А, $U_A(t_1 + \delta t) = U_{\text{пор_лог}} - \Delta U_{\text{лог}}$, где $\delta t \approx 0$ – время прохождения перепада по цепи ПОС. Переключение происходит очень быстро, почти мгновенно, так как по переменному току логические элементы охвачены положительной ОС с коэффициентом усиления в активной зоне работы ЛЭ $K_u = K_1 \cdot K_2 \Rightarrow \infty$. Временные диаграммы работы генератора приведены на рис. 7.12.

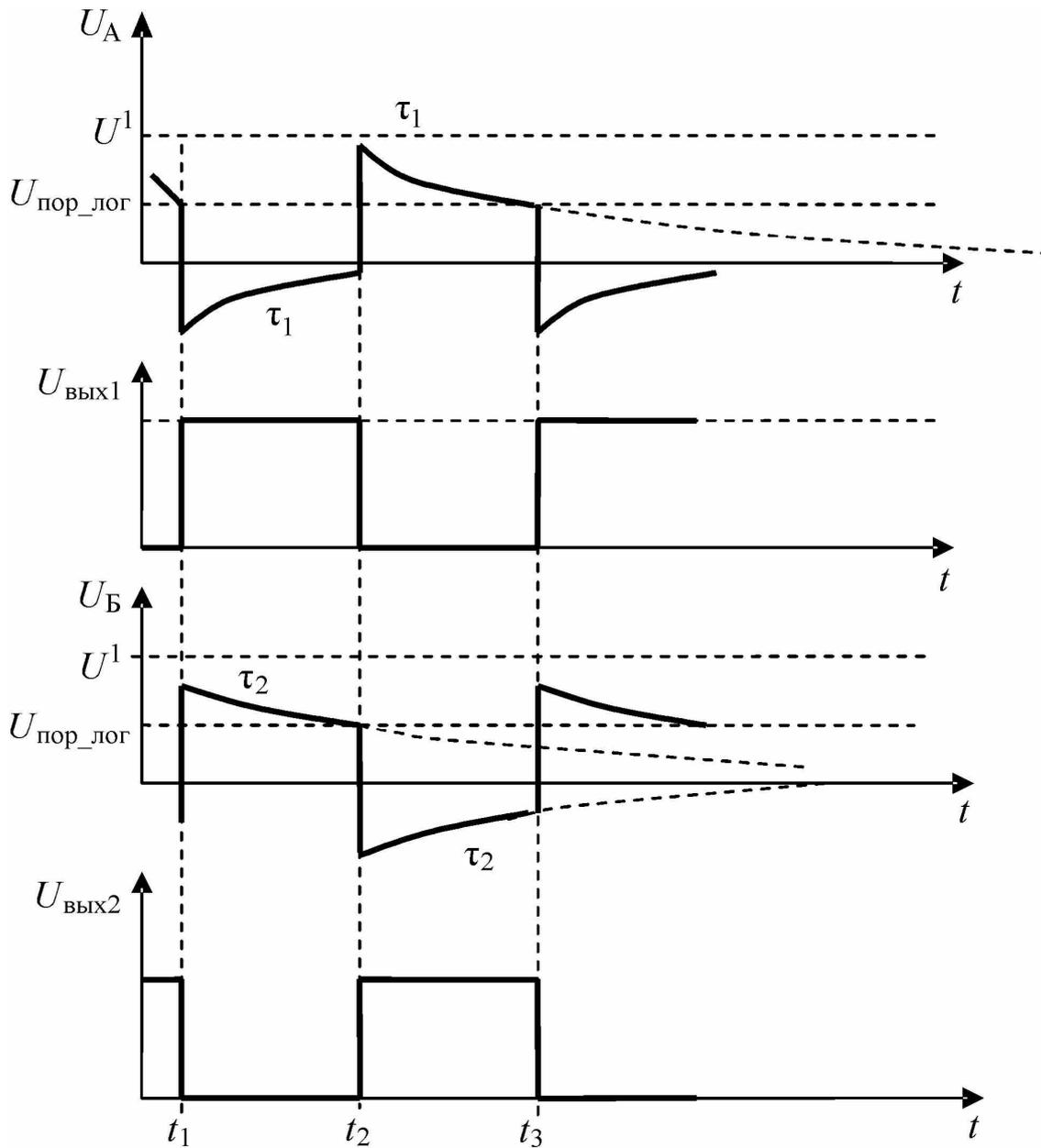


Рис. 7.12

После переключения в схеме создается новое состояние: на выходах ЛЭ противофазные сигналы, на выходе ЛЭ1 – уровень U^1 , на выходе ЛЭ2 – уровень 0. На входе ЛЭ1 (в точке А) напряжение оказывается ниже потенциала земли $U_A(t_1 + \delta t) = (U_{\text{пор_лог}} - \Delta U_{\text{лог}}) < 0$, и для цепи $R_1 \cdot C_1$ образуются новые граничные условия по потенциалам (рис. 7.13).

Поскольку после переключения оказалось, что $U_A < 0$, то ток меняет свое направление, и потенциал точки А возрастает по экспоненте:

$$U_A(t > t_1) = (U_{\text{пор_лог}} - \Delta U_{\text{лог}}) \times \left(1 - \exp\left(-\frac{t}{\tau_1}\right) \right),$$

где $\tau_1 = R_1 C_1$.

В соответствии с эквивалентной схемой на данном временном интервале напряжение в точке А стремится к нулевому уровню.

В точке Б после переключения, наоборот, устанавливается напряжение, большее $U_{\text{пор_лог}}$. Эквивалентная схема относительно точки Б во временном интервале $t > t_1$ совпадает с эквивалентной схемой для точки А на интервале $t < t_1$, (сравн. рис. 7.14 с рис. 7.11).

Потенциал точки Б будет уменьшаться, стремясь к нулевому уровню с постоянной времени $\tau_2 = R_2 C_2$, и в некоторый момент времени t_2 достигает напряжения переключения ЛЭ2 ($U_B(t_2) = U_{\text{пор_лог}}$). В результате происходит переключение ЛЭ2, а следом за ним и ЛЭ1 в новое состояние.

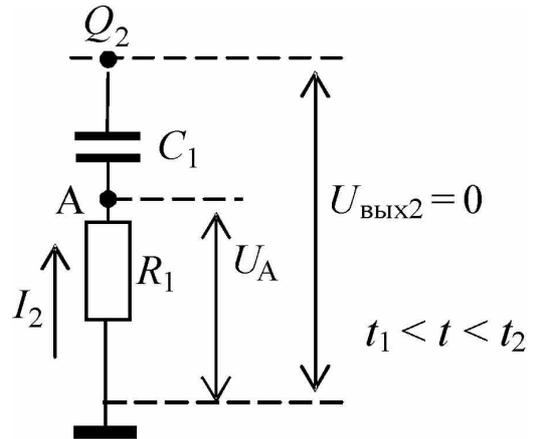


Рис. 7.13

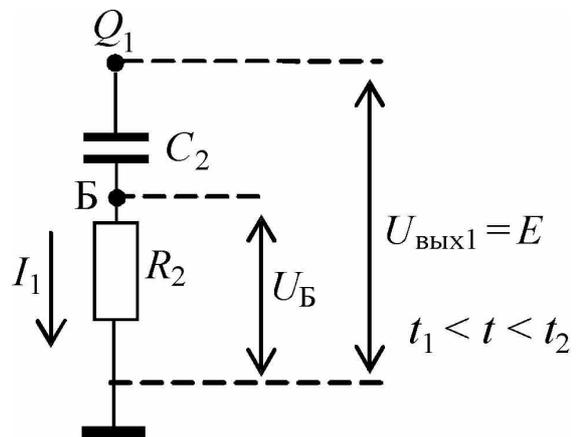


Рис. 7.14

Таким образом, на выходе ЛЭ1 формируется импульс с амплитудой, равной логическому перепаду, и длительностью, заданной временем перезаряда конденсатора C_2 (или временем, в течение которого потенциал точки Б упадет от уровня логической 1 до порогового уровня), $t_{И} = t_2 - t_1 = \tau_2 \cdot \ln \frac{\Delta U_{\text{лог}}}{U_{\text{пор_лог}}}$. На выходе ЛЭ2 одно-

временно формируется инверсный импульс.

Сразу после переключения ЛЭ ($t > t_2$) граничные условия для точек А и Б меняются местами. Поэтому за формирование паузы отвечает хранирующая цепь $R_1 \cdot C_1$. Длительность паузы равна

$$t_{П} = t_3 - t_2 = \tau_1 \cdot \ln \frac{\Delta U_{\text{лог}}}{U_{\text{пор_лог}}}.$$

Обычно для обеспечения одинаковых входных токов выбирают равные сопротивления резисторов R_1 и R_2 , поэтому скважность в релаксационном генераторе с двумя времязадающими цепями задается отношением емкостей конденсаторов C_1 и C_2 : $Q = 1 + \frac{C_1}{C_2}$.

Особенностью генератора с двумя хранирующими цепями является возможность «жесткого» возбуждения. Если благодаря некоторой случайности при включении питания на выходах обоих ЛЭ установится уровень логической 1, то такое состояние в этой симметричной схеме является устойчивым, так как полностью заряженный конденсатор равноценен разрыву цепи, и потому в точках А и Б не могут протекать токи, а следовательно, не может меняться напряжение. Чтобы запустить колебательный процесс, приходится использовать внешний «толчок», например, импульс запуска, который может подаваться на второй логический вход элемента ИЛИ-НЕ. Можно также использовать специальные приемы для предотвращения одновременного запираания инверторов. Один из вариантов предлагает введение нелинейной отрицательной ОС в каждом инверторе, как изображено на рис. 7.15.

При случайной установке двух логических 1 на обоих выходах ЛЭ1 и ЛЭ2 диоды D_1 и D_2 открыты, позволяя протекать токам заряда конденсаторов, и потенциалы точек А и Б могут меняться. Один из потенциалов достигает значения порога переключения ЛЭ

раньше другого, устанавливая противоположные уровни на выходах ЛЭ, а далее генератор работает в автоколебательном режиме.

Ждущий режим в генераторе с двумя времязадающими цепями можно получить, используя второй логический вход любого ЛЭ. Логический 0 на управляющем входе запирает логический элемент, и мультивибратор делается нечувствительным к изменениям потенциалов U_A и U_B .

Б. Релаксационные генераторы на логических элементах с одной времязадающей цепью

Схема автоколебательного генератора на двух инверторах приведена на рис. 7.16. Последовательная цепь из двух логических элементов ЛЭ1 и ЛЭ2 обладает неинвертирующей переключательной характеристикой. Конденсатор емкостью C включен в цепь положительной ОС, а резистор с сопротивлением R – в цепь отрицательной ОС.

При разорванной положительной ОС в схеме установится состояние $U_A = U_{\text{ВЫХ1}} = U_{\text{ВЫХ2}} = U_{\text{пор_лог}}$. Это состояние при замкнутой ПОС неустойчиво, и схема установится в одно из двух состояний:

$U_{\text{ВЫХ2}} = U^0$ или $U_{\text{ВЫХ2}} = U^1$. Переключение произойдет практически мгновенно, так что напряжение на емкости ($U_C = U_{\text{ВЫХ2}} - U_A$) измениться не успевает. Временные диаграммы работы генератора приведены на рис. 7.17.

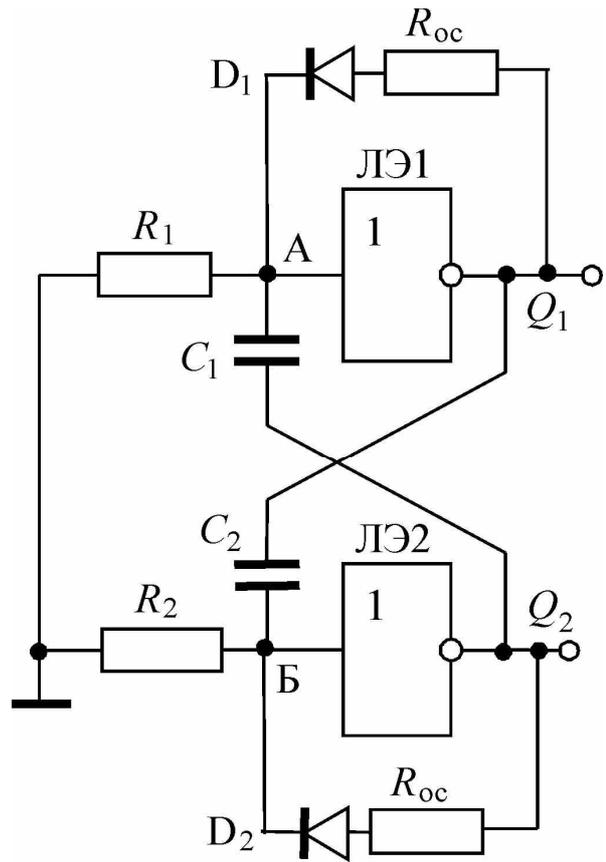


Рис. 7.15

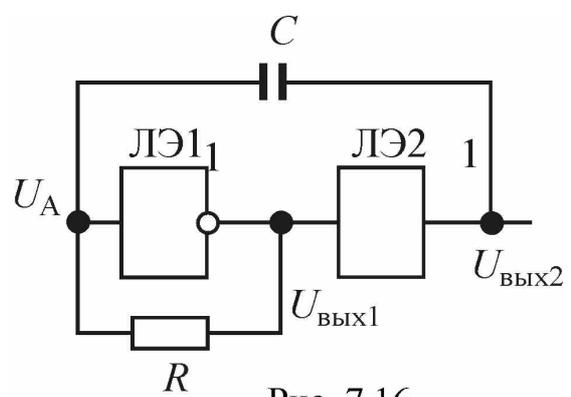


Рис. 7.16

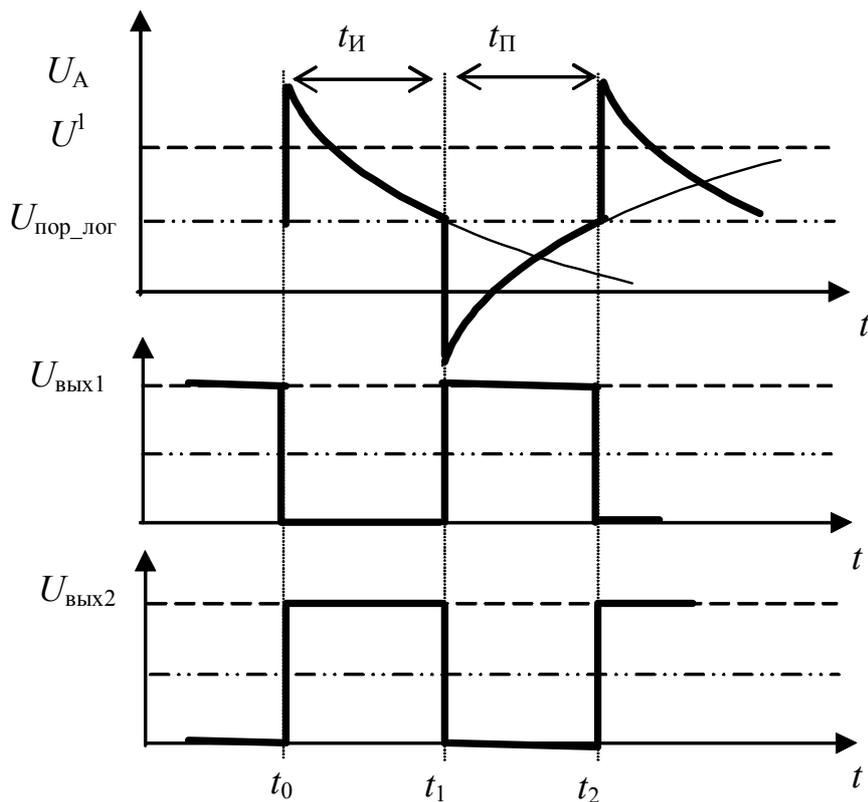


Рис. 7.17

Пусть в момент времени $t = 0$ потенциал на входе ЛЭ1 оказался меньше порогового напряжения, тогда $U_{\text{вых1}} = U^1$ и $U_{\text{вых2}} = U^0$. Конденсатор C заряжается током I_1 через сопротивление R , причем поскольку $U_{\text{вых2}} = U^0$, то изменение напряжения на конденсаторе может происходить только за счет изменения напряжения U_A . Потенциал на входе ЛЭ1 будет расти по экспоненте с постоянной времени $\tau = RC$, стремясь достичь уровня $U_{\text{вых1}} = U^1$. Когда $U_A = U_{\text{пор_лог}}$, ЛЭ1 переключается в состояние $U_{\text{вых1}} = U^0$, за ним переключается ЛЭ2 $U_{\text{вых2}} = U^1$. Так как напряжение на емкости не может измениться мгновенно $U_C \approx \text{const}$, то перепад на выходе ЛЭ2 полностью передается через конденсатор на вход ЛЭ1, где образуется скачок напряжения, равный $\Delta U_{\text{лог}} = E$, а затем потенциал на входе ЛЭ1 начинает уменьшаться, стремясь к уровню U^0 , с той же постоянной времени $\tau = RC$. Поскольку при этом напряжения

на выходах ЛЭ1 и ЛЭ2 не меняются, то это состояние является временно-устойчивым. Длительность этого состояния определяется временем изменения потенциала U_A до порогового уровня ЛЭ1 ($U_A = U_{\text{пор_лог}}$). Затем происходит практически мгновенное переключение ЛЭ1 в единичное состояние по выходу, а ЛЭ2 – в нулевое ($U_{\text{вых1}} = U^1$, $U_{\text{вых2}} = U^0$). Логический перепад с выхода ЛЭ2 передается на вход ЛЭ1 через конденсатор, после чего цикл повторяется.

Длительности импульса и паузы зависят от параметров ЛЭ и хронизирующей цепи:

$$t_{\text{И}} = RC \ln \left(\frac{U^0 - (U_{\text{пор_лог}} + \Delta U_{\text{лог}})}{U^0 - U_{\text{пор_лог}}} \right) = RC \ln \left(1 + \frac{E}{U_{\text{пор_лог}}} \right)$$

$$t_{\text{П}} = RC \ln \left(\frac{E - (U_{\text{пор_лог}} - \Delta U_{\text{лог}})}{E - U_{\text{пор_лог}}} \right) = RC \ln \left(1 + \frac{E}{E - U_{\text{пор_лог}}} \right).$$

Автоколебательный генератор можно построить и на трех ЛЭ (рис. 7.18). Эта схема обладает лучшими параметрами, так как отрицательная ОС через резистор охватывает три ЛЭ, что увеличивает коэффициент усиления. Принцип работы генератора аналогичен описанному выше.

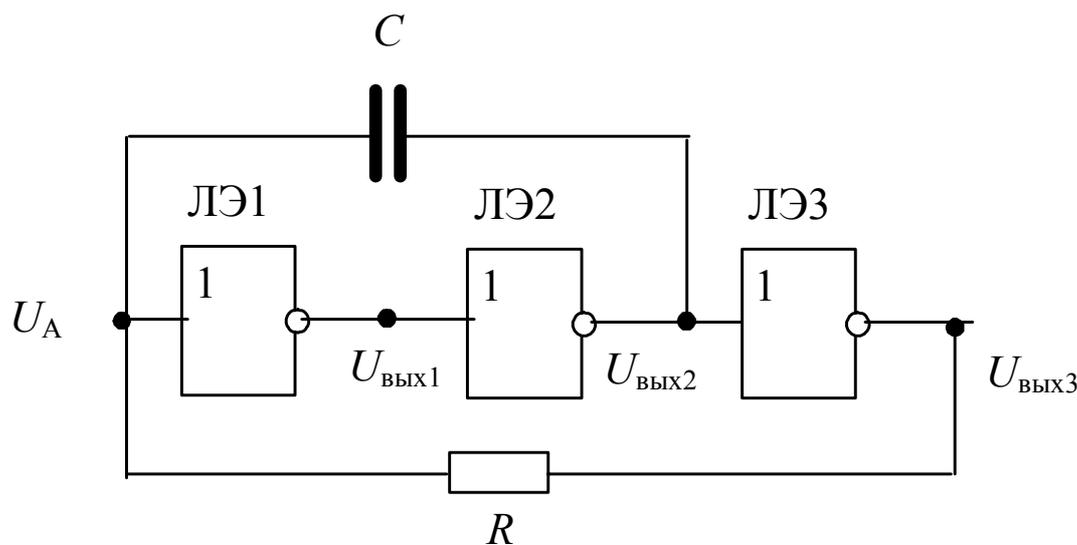


Рис. 7.18

7.2.3. Генераторы с задержанной ОС

Рассмотрим схему с отрицательной ОС, сигнал которой появляется на входе устройства, охваченного ОС с задержкой относительно момента подачи входного перепада на величину Δt (рис. 7.19).

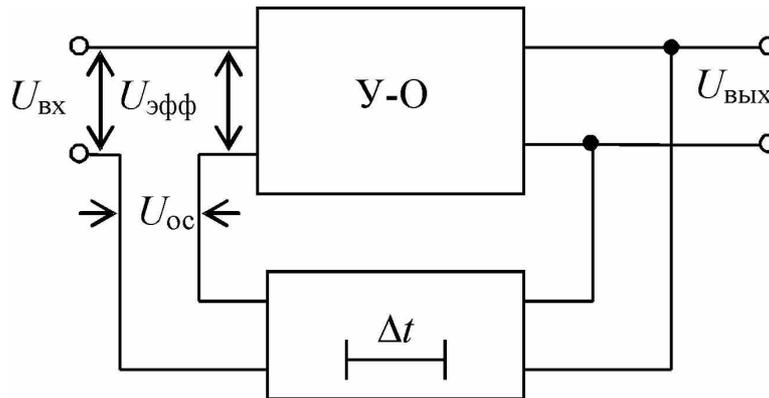


Рис. 7.19

Усилитель-ограничитель, стоящий в канале прямой передачи, представляет собой схему с переключательной характеристикой, приведенной на рис. 7.20,а. На участке 1 и 3 этой переключательной характеристики усиление равно 0 ($k_{u1} = k_{u3} \approx 0$), т.е. входной сигнал, попадающий на эти участки, не усиливается, а ограничивается. На участке 2 коэффициент усиления постоянный и конечный, причем фаза выходного сигнала противоположна фазе входного $\left(k_{u2} = \frac{du_{\text{ВЫХ}}}{du_{\text{ВХ}}} = k < 0 \right)$.

В канале обратной передачи включен элемент задержки с линейной передаточной характеристикой $k_{u_ОС} = \gamma$. Сигнал ОС по величине равен $U_{ОС} = \gamma \cdot U_{\text{ВЫХ}}$ и задержан относительно выходного сигнала на Δt (рис. 7.20,б).

При таких условиях для данной структурной схемы справедливы следующие соотношения:

$$U_{\text{эфф}} = U_{\text{ВХ}} + U_{\text{ОС}}; \quad U_{\text{ВЫХ}} = k_{u2} \cdot U_{\text{эфф}}; \quad U_{\text{ОС}} = \gamma \cdot U_{\text{ВЫХ}}.$$

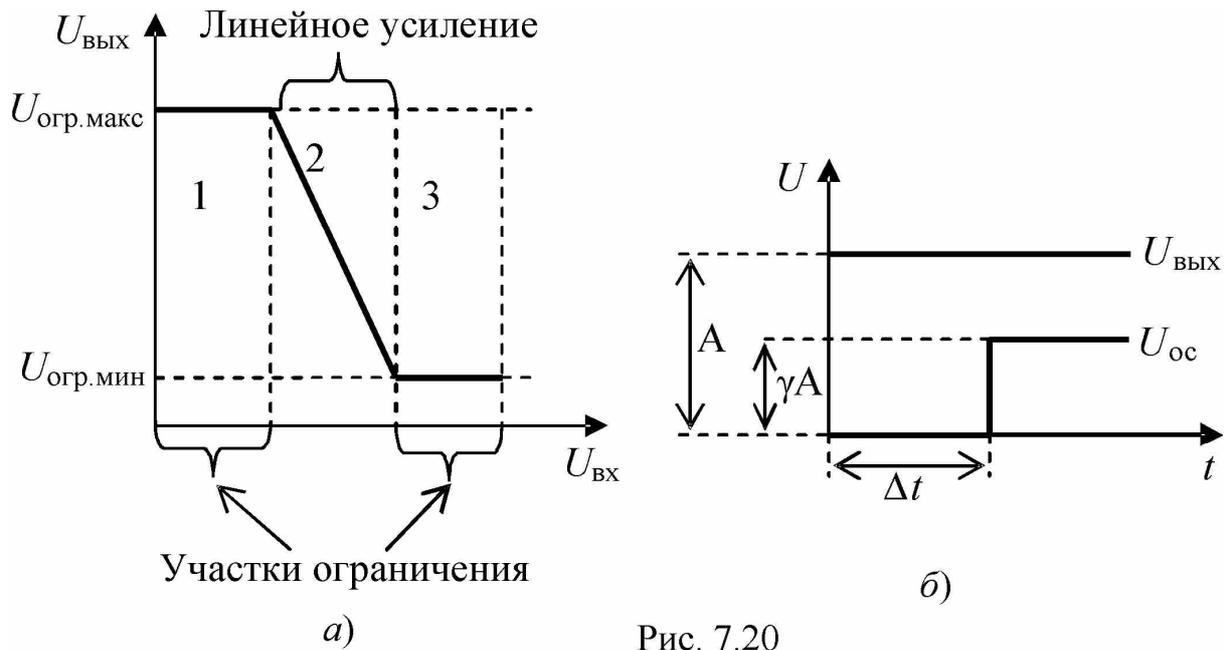


Рис. 7.20

Если на вход поступает ступенчатый входной сигнал с амплитудой A , то временные диаграммы напряжений в схеме зависят от времени задержки в цепи ОС. Для удобства воспользуемся приведенным временем, т.е. $\lambda = \frac{t}{\Delta t}$.

Итак, в момент $t = 0$ ($\lambda = 0$) напряжение на входе принимает значение $U_{\text{вх}} = A$, на выходе усилителя-ограничителя напряжение инвертировано по фазе и усилено в k_{u2} раз. Сигнал ОС до $t = \Delta t$ ($\lambda = 1$) равняется 0, а после Δt становится равным $U_{\text{ОС}} = \gamma \cdot U_{\text{ВЫХ}}$. В этот же момент эффективное напряжение на входе усилителя-ограничителя уменьшается на величину сигнала ОС. Изменения напряжений на каждом временном интервале можно свести в табл. 7.1.

Таблица 7.1

t	$\lambda = \frac{t}{\Delta t}$	$U_{\text{ОС}} = \gamma \cdot U_{\text{ВЫХ}}$	$U_{\text{эфф}} = U_{\text{вх}} + U_{\text{ОС}}$	$U_{\text{ВЫХ}} = k_{u2} \cdot U_{\text{эфф}}$
0	0	0	A	$- k_{u2} \cdot A$
Δt	1	$-\gamma \cdot k_{u2} \cdot A$	$A - \gamma \cdot k_{u2} \cdot A$	$- k_{u2} \cdot (A - \gamma \cdot k_{u2} \cdot A)$
$2\Delta t$	2	$-\gamma \cdot k_{u2} \cdot \times$ $\times (A - \gamma \cdot k_{u2} \cdot A)$		

Вид временных диаграмм работы схемы зависит от величины коэффициента передачи по петле ОС $\gamma \cdot |k_{u2}|$. Если $\gamma \cdot |k_{u2}| > 1$, то на выходе образуется бесконечная последовательность нарастающих по амплитуде импульсов, вплоть до ограничения по максимуму (обычно это напряжение питания). Временные диаграммы имеют вид, приведенный на рис. 7.21. После достижения ограничения входной сигнал можно убрать, так как циркуляция будет поддерживаться сигналом ОС.

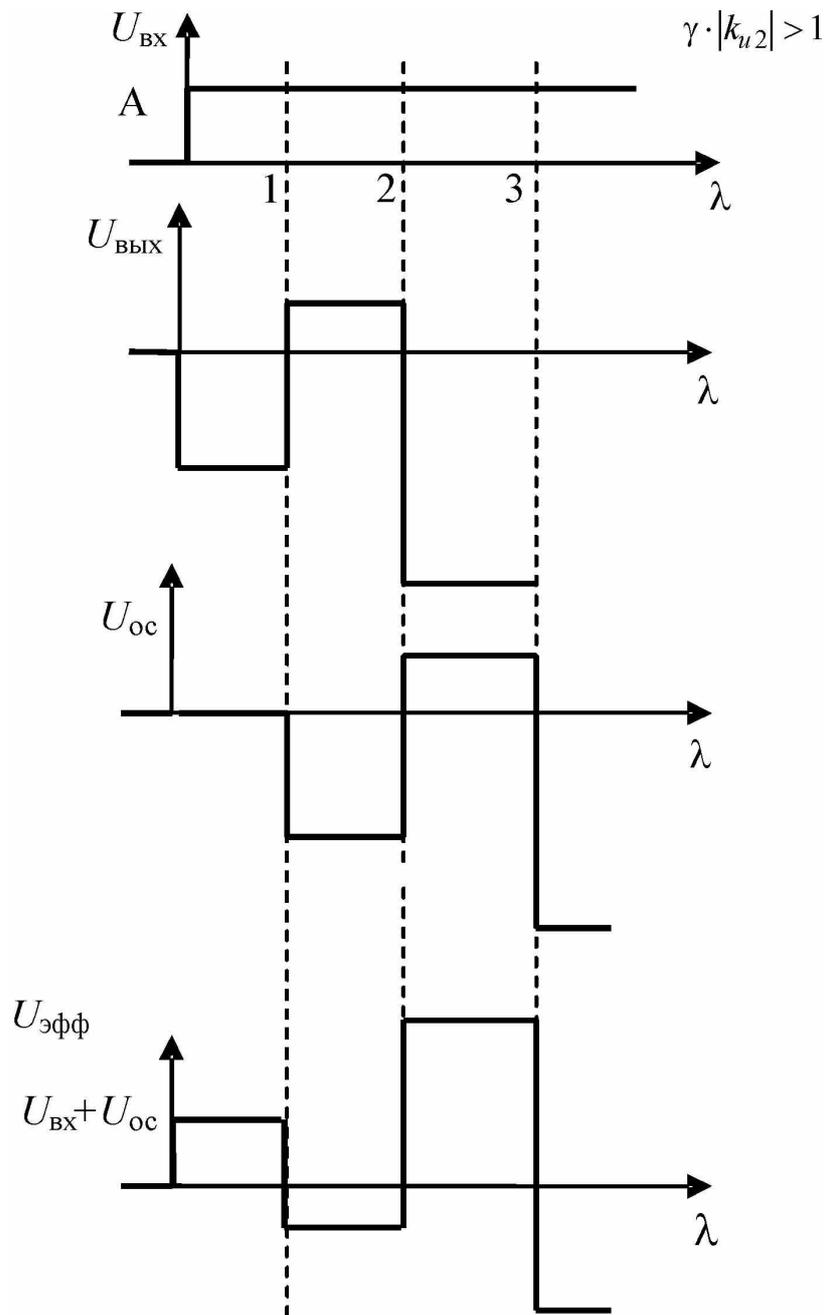


Рис. 7.21

Если $\gamma \cdot |k_{u2}| < 1$, то амплитуда импульсов будет затухать, а если $\gamma \cdot |k_{u2}| = 1$, то будет циркулировать перепад одной и той же амплитуды (рис. 7.22). То есть данное устройство может работать как генератор импульсов, если выполнить определенные условия. Длительность импульсов задана временем задержки в цепи ОС. Период повторения равен $2 \cdot \Delta t$.

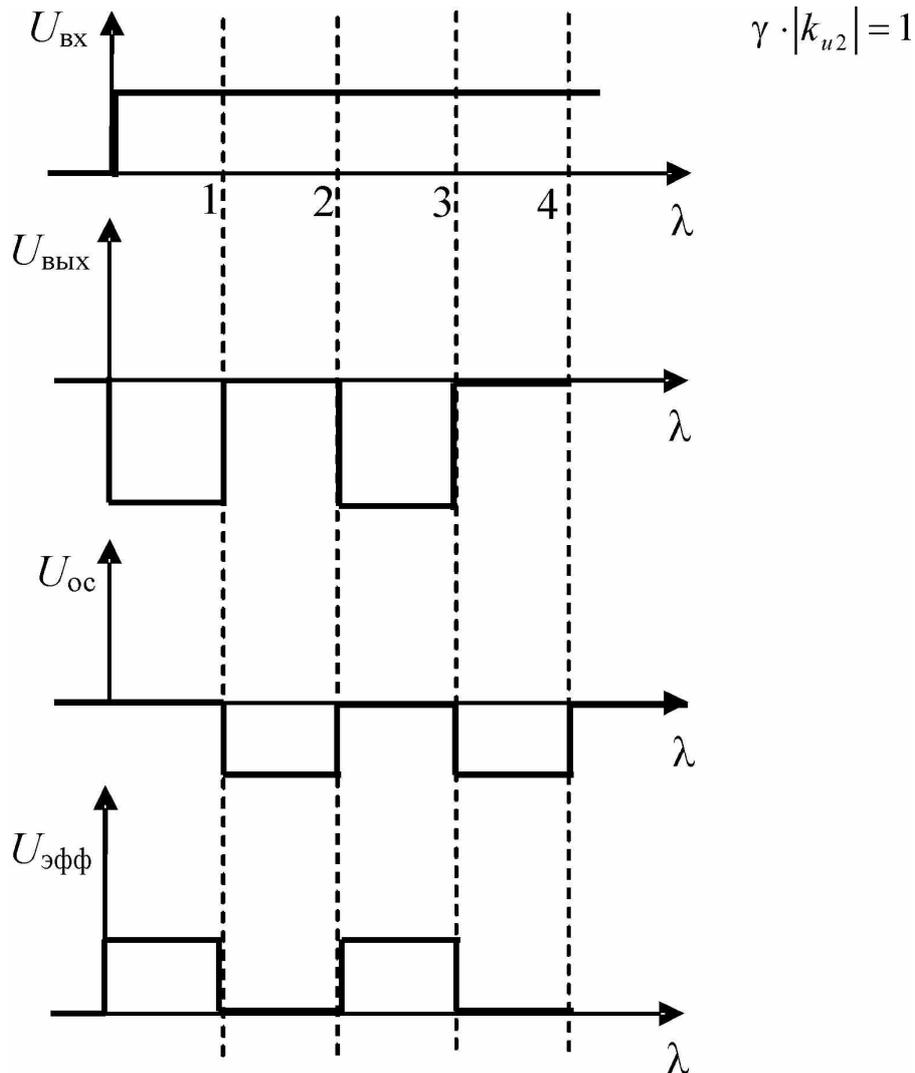


Рис. 7.22

Математически напряжение на выходе устройства можно представить следующей суммой: $U_{вых}(t) = A \cdot \sum_{n=0}^{\infty} k^{n+1} \cdot \gamma^n \cdot \delta_n(t - n \cdot \Delta t)$, где дельта-функции определяются следующим аналитическим вы-

ражением: $\delta_n(t - n \cdot \Delta t) = \begin{cases} 0, & t < n \cdot \Delta t \\ 1, & t \geq n \cdot \Delta t \end{cases}$. Графически дельта-функции

представляют собой единичные ступеньки, сдвинутые по времени от 0 в соответствии с номером на величину Δt (рис. 7.23).

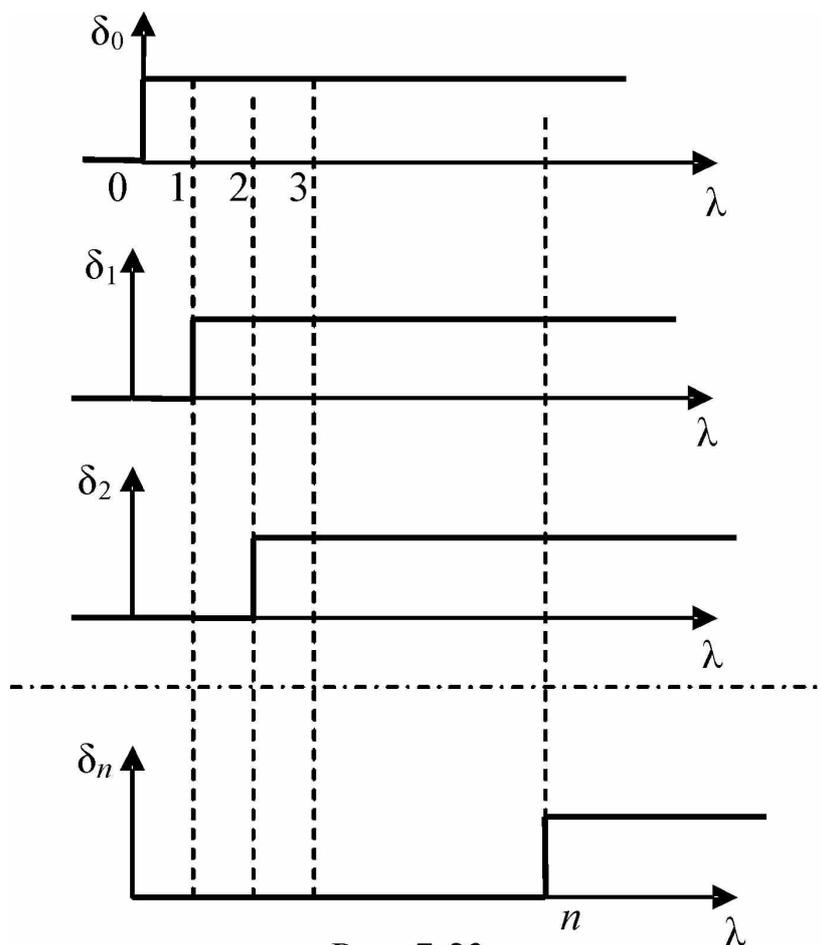


Рис. 7.23

Реализация такого генератора на ЛЭ проста. Переключательная характеристика ЛЭ близка к характеристике инвертирующего усилителя-ограничителя. Ограничение наступает при $U_{\text{вх}} \leq U_{\text{вх_от}}$ (на уровне $U_{\text{вых}} = U^0$) и при $U_{\text{вх}} \geq U_{\text{вх_гр}}$ (на уровне $U_{\text{вых}} = U^1$). В качестве элемента задержки можно использовать собственное время задержки распространения ЛЭ. Поскольку в канале ОС нет инверсии, то количество ЛЭ в канале ОС может быть только четным. Таким образом, для построения генератора необходимо замкнуть в кольцо нечетное количество ЛЭ. Подобные генераторы называются кольцевыми (рис. 7.24). Если обеспечивается условие $\gamma \cdot |k| > 1$, то

входного запускающего сигнала и не требуется. Обязательное условие работоспособности генератора $k_u \cdot \Delta U_{\text{лог}} > 2 \cdot U_{\text{пор_лог}}$. Для любых ЛЭ это условие выполняется, так как ширина активной зоны ЛЭ всегда меньше логического перепада.

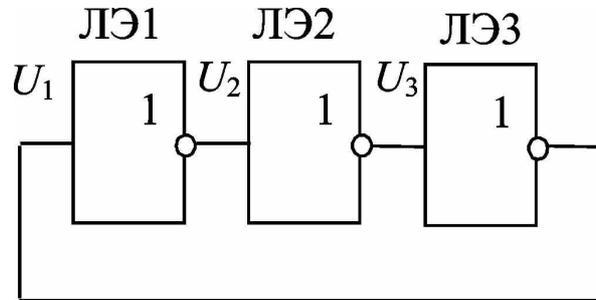


Рис. 7.24

Временные диаграммы работы кольцевого генератора можно представить в виде логического перепада, циркулирующего по кольцу, где каждый ЛЭ инвертирует перепад и сдвигает его на величину $t_{\text{зд_р_ср}}$ (рис. 7.25).

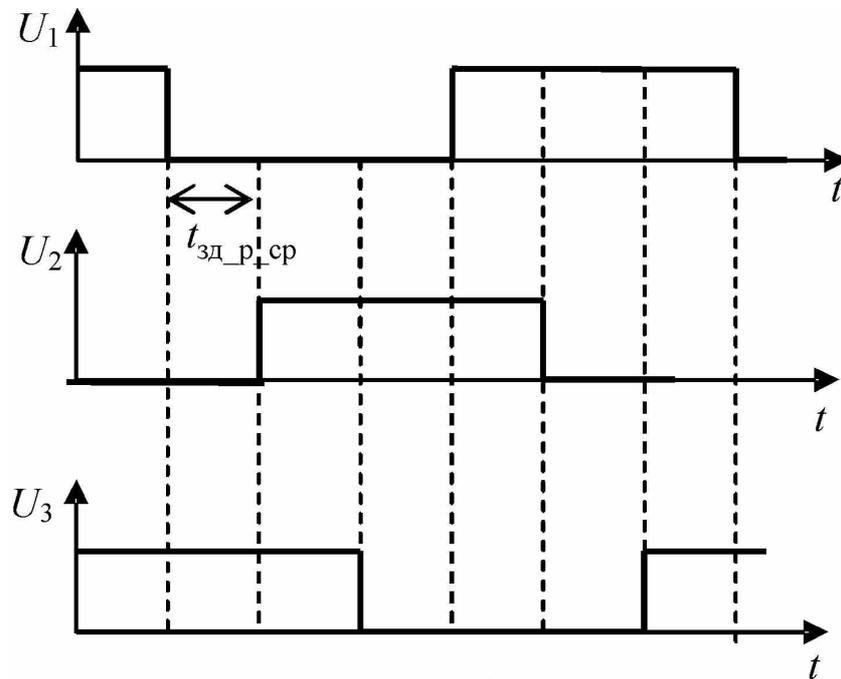


Рис. 7.25

Очевидно, что длительность импульса, полученного на выходе устройства (на выходе ЛЭ3), равна $t_{\text{И}} = n \cdot t_{\text{зд_р_ср}}$, а следовательно, период $T = 2 \cdot n \cdot t_{\text{зд_р_ср}}$. Поскольку реальные ЛЭ переключаются из

одного состояния в другое не мгновенно, следует учитывать отношения времен переключения к времени задержки распространения сигнала. Минимальное количество ЛЭ, которое позволяет построить такой генератор, ограничено значением

$$N_{\text{мин}} \geq (1,5 \dots 2) \cdot \max \left[\frac{t^{01}}{t_{\text{зд_р}}^{10}}, \frac{t^{10}}{t_{\text{зд_р}}^{01}} \right].$$

Если $n < N_{\text{мин}}$, то плоская вершина импульса отсутствует и амплитуда импульсов не достигает логических уровней.

Подобные генераторы удобно использовать для измерения среднего времени задержки распространения ЛЭ $\left(t_{\text{зд_р_ср}} = \frac{T}{2 \cdot n} \right)$, а также для создания генераторов с многофазным выходом.

Контрольные вопросы

1. Поясните разностный принцип формирования импульсов по длительности.
2. Как рассчитать параметры формирователя с интегрирующей цепью, если задана длительность выходного импульса?
3. Какие изменения надо сделать в схеме рис. 7.4, если использовать ЛЭ, выполняющие логическую функцию И-НЕ?
4. Что такое временно-устойчивое состояние? Чем определяется время нахождения схемы во временно-устойчивом состоянии?
5. Как зависит длительность сформированного импульса от длительности импульса запуска в формирователе с ПОС?
6. Какими параметрами характеризуется выходной сигнал автоколебательного генератора?
7. Какими элементами схемы задаются время импульса и время паузы в схеме генератора с двумя хронизирующими цепями?
8. От чего зависит скважность в генераторе с одной времязадающей цепью?
9. Какое количество ЛЭ, замкнутых в кольцо, обеспечивает работу генератора с задержанной ОС?
10. В кольцо замкнуто 5 ЛЭ с $t_{\text{зд_р_ср}} = 0,5$ мкс. На какую часть периода сдвинуты относительно друг друга выходные сигналы ЛЭ1 и ЛЭ4?

Список рекомендуемой литературы

1. Осипов А.К. Активные элементы и базовые каскады микронных схем: Учебное пособие. – М.: МИФИ, 1991.
2. Осипов А.К. Цифровые интегральные схемы по курсу «Микронные схемы»: Текст лекций. – М.: МИФИ, 1989.
3. Агаханян Т.М. Интегральные микросхемы: Учебное пособие для вузов. – М.: Энергоатомиздат, 1983.
4. Степаненко И.П. Основы микронной электроники: Учебное пособие для вузов. – М.: Сов.радио, 1980.
5. Степаненко И.П. Основы микронной электроники: Учебное пособие для вузов. – 2-е издание, перераб. и дополненное. – М.: Лаборатория Базовых Знаний, 2000.
6. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. – М.: Мир, 1982.
7. Хоровиц П., Хилл У. Искусство схемотехники: в 2-х томах. – М.: Мир, 1984.
8. Джонс М.Х. Электроника – практический курс. – Постмаркет, 1999.
9. Алексенко А.Г., Шагурин И.И. Микросхемотехника: Учебное пособие для вузов – 2-е изд. – М.: Радио и связь, 1990.
10. Завадский В.А. Компьютерная электроника. – Киев: ТОО «Век», 1996.
11. Опачий Ю.Ф., Глудкин О.П., Гуров А.И. Аналоговая и цифровая электроника /полный курс/. Учебник для вузов. – М.: "Горячая линия – Телеком", 2002.
12. Агаханян Т.М., Никитаев В.Г. Электронные устройства в медицинских приборах: Учебное пособие. – БИНОМ. Лаборатория знаний, 2005.

Наталия Александровна Короткова

ЭЛЕКТРОТЕХНИКА, ЭЛЕКТРОНИКА
И ОСНОВЫ МИКРОЭЛЕКТРОНИКИ

Текст лекций

Учебное пособие

Редактор *Е.Е. Шумакова*
Оригинал-макет изготовлен *С.В. Тялиной*

Подписано в печать 21.04.2008. Формат 60×84 1/16.
Печ. л. 16,25. Уч.-изд. 16 л. Тираж 00 экз. Изд. № 047-1
Заказ № 115

Московский инженерно-физический институт (государственный университет)
Типография МИФИ

115409, Москва, Каширское ш., 31

